

펄스 컨트롤 L S I
PCL6114/6124/6144

사용자 메뉴얼

[서론]

금번 Pulse 컨트롤 LSI[PCL6100시리즈]를 검토해 주셔서 대단히 감사합니다.
사용함에 있어서, 이 manual을 충분히 읽고, 충분한 이해한 후 사용 부탁드립니다.

또한 본 LSI의 실제 장비 등에 관한 [취급상의 주의사항]에 대해서는,
이 manual 가장 뒷부분에 기재되어 있습니다.

[주의사항]

- ① 이 manual의 내용의 전부 또는 일부를 무단으로 변경하여 사용하는 것을 금지합니다.
- ② 이 manual의 내용에 대해서는, 성능 그리고 품질의 향상에 따라, 예고 없이 변경되는 경우가 있습니다.
- ③ 이 manual의 내용에 대해서는 만전을 기하고 있지만, 이해하기 어려운 점이나, 틀린 부분, 기재 miss가 있으면 연락 부탁드립니다.
- ④ 사용한 결과의 영향에 대해서는 (3)에 해당되어도 책임을 지지 않으므로, 양해 바랍니다.

■메뉴얼 기재내용 설명

1. 단자명 또는 비트명 끝에 부가되어 있는 영자에 대하여 “x”는 X축, “y”는 Y축, “z”는 Z축, “u”는 U축으로 표시합니다.
2. 단자명에 over line(예: $\overline{\text{RST}}$)이 붙어있는 단자는 부(負)논리로 이론을 변경할 수 없습니다.
또 over line이 붙어 있지 않는 단자는 정 논리 또는 논리 변경을 할 수 있습니다.
3. 레지스터의 비트설명에서 “n”은 비트위치를, “0”은 비트위치와 작성 할 때의 “0”이외 금지 및 불러 낼 때 “0” 고정을 표시합니다.
4. STATUS나 REGISTER의 특정 비트를 표시하는 경우는 “STATUS명.비트 명”이나 “REGISTER명.비트명”으로 기재 합니다.
5. Manual 안에 시간이 기재되어 있는 경우, 별다른 설명이 없으면
기준 클럭 = 19.6608MHz일 때의 값입니다.

= = 목 차 = =

1. 개요 · 특징.....	1
1 - 1. 개요.....	1
1 - 2. 특징.....	1
2. 사양	4
3. 단자 배치도	
3 - 1. PCL6114	5
3 - 2. PCL6144	6
4. 단자 기능 표.....	7
5. 블럭도.....	13
6. CPU 버스 인터페이스	
6 - 1. Hard ware설계상의 주의 사항.....	14
6 - 2. Parallel bus I/F	
6 - 2-1 접속 CPU의 설정	
6-2-2. CPU bus I/F 접속 예	17
6-2-3. Address map	17
6- 2-4. MAP 내용의 설명	
6 - 3. Serial bus I/F	
6-3-1. 접속 CPU의 설정	
6-3-2. CPU bus I/F 접속 예	
6-3-3 통신 format	
7. Command	
7 - 1. 동작Command.....	23
7-1-1. 동작Command 쓰기 순서.....	23
7-1-2. Start Command.....	23
7-1-3. 속도변경Command.....	24
7-1-4. 정지 Command.....	24
7-1-5. NOP(무효)Command.....	24
7 - 2. 범용출력 비트제어Command.....	25
7 - 3. 제어 Command.....	26
7-3-1. 소프트웨어 리셋 Command.....	26
7-3-2. COUNTER 리셋Command.....	26
7-3-3. ERC출력제어Command.....	26
7-3-4. Pre register 제어 Command.....	26
7-3-5. PCS 입력 Command.....	26
7-3-6. LTC입력 (Counter latch) Command.....	26

7-3-4 SENI, SEOR reset Command	
7 - 4. 레지스터 제어Command.....	27
7-4-1. 레지스터에 데이터 쓰기 순서.....	27
7-4-2. 레지스터에서 데이터 읽기 순서.....	27
7-4-3. 레지스터제어Command일람.....	28
7 - 5. 범용출력제어Command.....	29
7-5-1. Command쓰기 순서.....	29
7-5-2. Command의 비트배치.....	29
8. 레지스터.....	30
8 - 1. 레지스터 일람.....	30
8 - 2. 프리 레지스터.....	31
8 - 3. 레지스터 설명.....	31
8 - 3 - 1. P R M V (RMV)레지스터(이동량 · 목표위치)	33
8 - 3 - 2. P R F L (RFL)레지스터 (처음속도)	33
8 - 3 - 3. P R F H (RFH)레지스터 (동작속도)	33
8 - 3 - 4. P R U R (RUR)레지스터 (가속Rate)	33
8 - 3 - 5. P R D R (RDR)레지스터 (감속Rate)	34
8 - 3 - 6. P R M G (RMG)레지스터 (속도배율)	34
8 - 3 - 7. P R D P (RDP)레지스터 (슬로다운포인트)	34
8 - 3 - 8. P R M D (RMD)레지스터 (동작모드)	35
8 - 3 - 9. P R I P (RIP)레지스터 (직선보관주축이동량)	36
8 - 3 - 10. P R U S (RUS)레지스터 (가속S 자구간)	36
8 - 3 - 11. P R D S (RDS)레지스터 (감속S 자구간)	37
8 - 3 - 12. R E N V 1 레지스터 (환경설정 1)	37
8 - 3 - 13. R E N V 2 레지스터 (환경설정 2)	39
8 - 3 - 14. R E N V 3 레지스터 (환경설정 3)	41
8 - 3 - 15. R C U N 1 레지스터 (COUNTER 1)	42
8 - 3 - 16. R C U N 2 레지스터 (COUNTER 2)	42
8 - 3 - 17. R C M P 1 레지스터 (Comparator 1 비교데이터)	42
8 - 3 - 18. R C M P 2 레지스터 (Comparator 2 비교데이터).....	42
8-3-19. RCMP3 레지스터	
8-3-20 RCMP4 레지스터	
8 - 3 - 21. R I R Q 레지스터 (이벤트Interrupt요인설정)	43
8 - 3 - 22. R L T C 1 레지스터 (COUNTER 1 Latch데이터)	43
8 - 3 - 23. R L T C 2 레지스터 (COUNTER 2 Latch데이터)	43
8 - 3 - 24. R S T S 레지스터 (확장Status)	44
8 - 3 - 25. R E S T 레지스터 (에러InterruptStatus)	45

8-3-26. R I S T 레지스터 (이벤트InterruptStatus)	45
8-3-27. R P L S 레지스터 (이동잔Pulse수).....	46
8-3-28. R S P D 레지스터 (E Z COUNTER값·현재속도).....	46
8-3-29. R S D C 레지스터 (슬로다운포인터자동연산값).....	46
8-3-30 RGPM 레지스터	
8-3-31 RGPD 레지스터	
9. 동작 모드.....	47
9-1. Command제어에 따른 연속 동작모드.....	47
9-2. 위치 결정 동작 모드.....	47
9-2-1. 위치결정동작 (MOD:41h).....	47
9-2-2. 타이머동작 (MOD:47h).....	47
9-3. Pulsar(PA/PB)입력 모드.....	48
9-3-1. Pulsar 입력에 따른 연속 동작 (MOD:01h).....	49
9-3-2. Pulsar 입력에 따른 위치 결정 동작 (MOD:51h).....	49
9-4. 외부스위치 동작 모드.....	50
9-4-1. 외부스위치에 따른 연속 동작 (MOD:02h).....	51
9-4-2. 외부스위치에 따른 위치 결정 동작 (MOD:56h).....	51
9-5. 원점복귀동작 모드.....	52
9-5-1. 원점복귀동작0 (ORM="0")	54
9-5-2. 원점복귀동작1(ORM="1").....	55
9-6. 직선보간동작	
9-6-1. 보간동작개요	56
9-6-2. 보간동작순서.....	56
9-6-3. 보간시의 동작에 대해서.....	57
10. 속도 패턴	
10-1. 속도 패턴.....	58
10-2. 속도 패턴 설정.....	59
10-3 FH 보정 기능.....	63
10-4. 가감속 속도 패턴 설정 예.....	67
10-5. 동작 중의 속도 패턴의 변경에 대해서.....	68
11. 기능 설명	
11-1. 리셋.....	69
11-2. 목표위치의 오버라이드.....	70
11-2-1. 목표위치의 오버라이드1.....	70
11-2-2. 목표위치의 오버라이드2(PCS신호).....	71
11-3. 출력Pulse제어	

11-3-1. 출력Pulse모드.....	72
11-3-2. 출력Pulse폭과 동작완료타이밍.....	73
1 1 - 4. 기계계 외부입력제어	
11-4-1. +EL, -EL신호.....	74
11-4-2. SD신호.....	75
11-4-3. ORG, EZ신호.....	77
1 1 - 5. 서보모터I/F	
11-5-1. INP신호.....	78
11-5-2. ERC신호.....	79
11-5-3. ALM신호.....	80
1 1 - 6. 외부시작/동시시작	
11-6-1. CSTA신호.....	81
11-6-2. PCS신호.....	82
1 1 - 7. 외부감속/동시감속.....	83
11-8 외부정지/동시정지	
11-9 비상정지	
1 1 - 10. COUNTER	
11-10-1. COUNTER의 종류와 입력방법.....	85
11-10-2. COUNTER의 Latch, 리셋.....	87
11-10-3. COUNTER정지... ..	88
1 1 - 11. 콤퍼레이터	
11-11-1. 콤퍼레이터의 종류와 기능.....	89
11-11-2. RING COUNTER기능.....	90
11-11-3 소프트 리미트 기능	
1 1 - 12. 동기시작	
11-12-1. 타축의 정지에 따른 시작.....	91
11-12-2. 내부동기신호에 따른 시작.....	92
1 1 - 13. Interrupt 신호출력.....	94
1 2 . 특성	
1 2 - 1. 절대 최대 정격.....	96
1 2 - 2. 추천 동작 조건.....	96
1 2 - 3. D C 특성.....	97
1 2 - 4. A C 특성.....	97
12-4-1. 기준 CLOCK	
12-4-2 16비트 I/F-1(IF1=L, IF0=L)(68000)등.....	98
12-4-3. 16비트 I/F-2 (IF1=L, IF0=H) H8등.....	99
12-4-4. 16비트 I/F-3 (IF1=H, IF0=L) 8086등.....	100

12-4-5. 8비트 I/F (IF1=H, IF0=H) Z80 등.....	101
12-4-6. Serial I/F (RD=L, WR=L)	
12-5. 동작 타이밍 (전측공통)	104
13. 외형 치수	
14 Command 일람	
14-1 동작 command	
14-2 범용 port 제어 command	
14-3 제어 command	
14-4 register 제어 command	
15. 취급상의 주의 사항	
15-1. 설계상의 주의.....	118
15-2. 운송·보관상의 주의.....	118
15-3. 실제 장치상의 주의.....	118
15-4. 기타 주의.....	119

1. 개요·특징

1-1. 개요

PCL6114, PCL6124, PCL6144는, CPU로부터 각종 Command에서 stepping motor, servo motor (Pulse 열 입력)구동용의 고속 Pulse를 발생하는 CMOS구성의 LSI입니다.

정속, 직선 가속, S자 가속에 의해 연속 동작, 위치 결정 동작, 원점복귀동작 등의 제어를 합니다.

제어 축수는, PCL6114가 1축, PCL6124가 2축, PCL6144가 4축 입니다.

단수 또는 복수의 LSI에 의한 다축 직선보간, LSI의 동작상태 확인, 각종 조건에 의한 Interrupt 출력을 합니다.

또, 서보 모터 driver 제어용의 기능도 갖추어져 있습니다.

이들 기능이 간단한 command로 행하여, 그리고 인텔리전트화된 설계에 의해 CPU의 부담이 가벼워 집니다.

1-2. 특징

◆3.3V 단일전원

3.0 ~ 3.6V 단일전원에서 동작합니다.

출력 신호 level은 0~3.3V입니다만, 입력 신호 level은 0~3.3V 또는 0~5V입니다.

◆초고속 Pulse 열 출력

기준 clock 19.6608MHz (표준)일 때에 9.8Mpps까지, 30MHz (최고)때에서는

15Mpps까지 출력할 수 있습니다.

◆CPU-I/F

Parallel bus I/F (8비트 1종류, 16비트 3종류)와 Serial bus I/F (4선식 동기 형)을 내장하고 있어, 다양한 CPU에 접속하기 쉽게 되어있습니다.

◆가속 제어

직선 가 가속과 S자 가 가속을 합니다.

S자 가 가속 시에는, 중간부분에 직선 가 가속부분을 넣을 수 있습니다. (S자 구간설정)

S자 구간 설정은, 가속 특성과 감속 특성 각각 독립 설정할 수 있습니다.

직선 가속해서 S자 감속을 행하거나, S자 가속하여 직선 감속하는 제어도 할 수 있습니다.

◆보간 동작

임의의 축수의 직선보간 동작(동기 동작)을 할 수 있습니다.

◆동작 속도의 override

단축동작에서는, 모든 동작 모드에 있어, 동작 중에 속도의 변경을 할 수 있습니다.

직선보간 동작의 때만은 변경할 수 없습니다.

◆목표위치의 override①, ②

①위치 결정 모드에서 동작 중에, 목표위치(이동 량) 변경이 가능합니다.

이미 새 목표 위치를 통과하고 있을 때는 감속 정지(정속 동작 때는 즉시 정지)후, 역방향으로 동작을 합니다.

②연속 모드와 같이 스타트하고, 외부신호 입력의 타이밍에서 설정 Pulse 수를 출력하고 정지합니다.

◆삼각구동 회피 기능(FH보정 기능)

위치 결정 모드에 있어서, 출력 Pulse수가 적을 때는 최고속도(FH)를 자동적으로 저하시켜 삼각구동을 회피합니다.

◆Free register 기능

동작 중에, 다음 동작용의 data(이동 량, 처음 속도, 동작 속도, 가속 rate, 감속 rate, 속도 배율, Slow Down Point, 동작 Mode, 가속 시 S자구간, 감속 시 S자 구간)를

작성 할 수 있습니다.

현재의 동작이 완료되면, 다음 동작 data를 실행합니다.

◆COUNTER 회로

각 축마다, 하기의 2개의 COUNTER가 있습니다.

카운트	사용목적	카운트 입력
COUNTER1	위치 관리용32bit 카운트	출력펄스, EA/EB 신호입력
COUNTER2	위치 관리용32bit 카운트	출력펄스, EA/EB 신호입력

어느 쪽의 COUNTER도, Command 쓰기, LTC신호 입력, ORG신호 입력에 따라 latch 할 수 있습니다.

그리고 Command 쓰기와, latch 직후에 reset 할 수 있습니다.

◆Comparator

각 축마다 4개의 Comparator 회로가 있어, 설정 값과 내부 COUNTER 값과의 비교를 합니다.

Comparator 1은 COUNTER1과 비교되며, Comparator 2은 COUNTER2과 비교됩니다.

Comparator3과 Comparator4는 soft limit기능 전용 입니다.

◆동시 START 기능

본 LSI내의 복수 축, 또는 본 LSI 복수 개 중의 복수 축을, Command 또는 외부신호에 따라 동시에 start 시킬 수 있습니다.

◆동시 정지 기능

본 LSI내의 복수 축, 또는 본 LSI 여러 개 중의 복수 축을, Command, 외부신호 또는 어떤 축의 이상정지 시에 모든 축을 동시에 정지시킬 수 있습니다.

◆수동 pulsar 입력 기능

수동 pulsar의 신호를 입력하여 직접 모터를 동작시킬 수 있습니다.

입력 신호는, 90도 위상 차 신호(1,2,4채배(通倍)) 또는, Up신호와 Down신호입니다.

동작 방향의 EL신호 입력에 따라 Pulse 출력은 정지하지만, 반대 방향으로의 동작은 command불필요로 동작할 수 있습니다.

◆외부 스위치의 직접 입력

모터 등을 직접 구동하기 위해 조작 스위치의 입력 단자 (pulsar 입력과 검용)를 준비하고 있습니다.

스위치의 기능은 모터의 정회전(+), 역회전(-) 입니다.

스위치ON일 경우에만 동작하는 연속 동작과, ON할 때마다 일정량씩 동작하는 위치결정 동작을 시킬 수 있습니다.

◆동작 모드

기본동작은, 연속 동작, 위치 결정 동작, 원점복귀동작, 직선보간 동작입니다.

Option적인 동작 모드 비트의 설정에 의해, 다양한 동작을 할 수 있습니다.

<동작 모드 예>

① command 에 의한 Start/Stop.

②수동 pulsar에 의한 연속 동작, 위치 결정 동작.

③드라이브 스위치에 의한 정량동작, 연속 동작.

④원점복귀동작

⑤Command에 의한 위치 결정 동작.

⑥CSTA-입력에 의한 위치 결정 동작의 start.

⑦PCS입력 ON시점부터의 지정 량 이동. (목표위치의 override②)

◆원점복귀 sequences

<원점 복귀 sequences 예>

①정속 동작으로, ORG신호ON으로 정지.

- ②정속 동작으로, ORG신호 ON후의 EZ신호 카운트로 정지.
- ③고속 동작으로, SD신호 ON에서 감속하고, ORG신호 ON으로 정지.
- ④고속 동작으로, ORG신호 ON에서 감속 정지.
- ⑤고속 동작으로, ORG신호ON에서 감속 시작하고, EZ신호 카운트로 정지.

◆기계 계 입력 신호

각 축마다 하기의 4신호를 입력할 수 있습니다.

- ① +EL… (+) 방향 동작 중에, 이 신호가 ON 하면 즉시정지(감속 정지)합니다.
또, 이 신호가 ON상태의 때에는 (+)방향에는 동작하지 않습니다. (- 방향은 가능)
- ② -EL… +EL신호와 같이 (-)방향 동작 시에 처리됩니다.
- ③ SD… 소프트웨어 설정에 의해 감속 신호 또는 감속 정지 신호가 됩니다.
감속 신호로 한 경우, 고속 동작 중에 이 신호가 ON 하면 FL속도까지 감속합니다.
또, start시에 이미 이 신호가 ON상태의 때에는 FL 정속 동작합니다.
감속 정지한 경우, 고속 동작 중에 이 신호가 ON 하면 FL속도까지 감속해 정지합니다.
- ④ ORG… 원점복귀동작용의 입력 신호입니다.
안전 때문에, +EL신호와, -EL신호는, end limit 위치로부터 stroke 끝까지 ON상태를 유지하여 주십시오.
또, 이 입력 논리는 ELL단자에서 변경할 수 있습니다.
SD, ORG신호의 입력 논리는, software로 변경할 수 있습니다.

◆Servo 모터I/F

각 축에 하기의 3개의 신호를 servo motor I/F(인터페이스)로서 준비하고 있습니다.

- ① INP… 서보 모터 driver가 출력하는 위치 결정 완료 신호를 입력합니다.
- ② ERC… 서보 모터 driver에 편차 COUNTER clear 신호를 출력합니다.
- ③ ALM… 동작 방향에 관계없이, 이 신호가 ON 하면 즉 정지(감속 정지)합니다.
또, ON상태의 때에는 동작하지 않습니다.
한편, timer 동작일 때에는, ALM신호 ON에서 정지하지 않습니다.

정지 중이라도 ALM신호ON으로 $\overline{\text{INT}}$ (interrupt request)신호를 출력합니다.
INP, ERC, ALM의 입출력논리는, 소프트에서 변경할 수 있습니다.
ERC신호는 Pulse 출력으로, Pulse 폭을 선택할 수 있습니다. (12 μ s~104ms, level 출력도 가능)

◆출력 Pulse 사양

공통 pulse mode, 2pulse mode, 90도 위상 차 mode 로부터 선택할 수 있고, 출력 논리도 선택할 수 있습니다.

◆비상정지 신호($\overline{\text{CEMG}}$)입력

이 신호가 ON 하면 전 축 즉시 정지가 됩니다. 또, 신호 ON중은 어느 축도 동작할 수 없습니다. 이 입력을 무효로 할 수는 없고, timer 동작 중 일 때에도 정지합니다.

◆Interrupt 신호 출력

여러 가지인 요인에 의해 $\overline{\text{INT}}$ (Interrupt 요구)신호를 출력할 수 있습니다.

각 축의 각 요인이 OR상태가 되고, $\overline{\text{INT}}$ 단자로부터 출력됩니다. $\overline{\text{INT}} = \text{Hi-Z}$)
(본 LSI를 복수 개사용 할 때에, wired OR 접속을 할 수 없습니다. (INT $\neq$ Hi-Z))

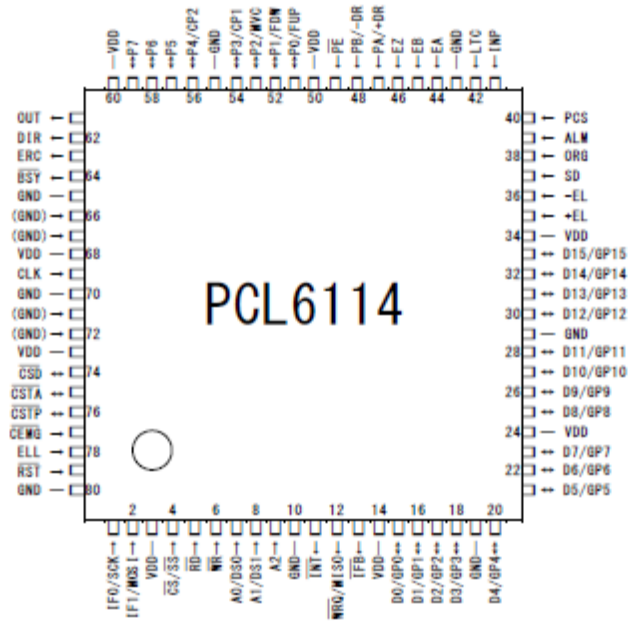
2 사양

항목	사양
제어축수	PCL6114 : 1축 PCL6124 : 2축 (X,Y 축) PCL6144 : 4축 (X,Y,Z,U축)

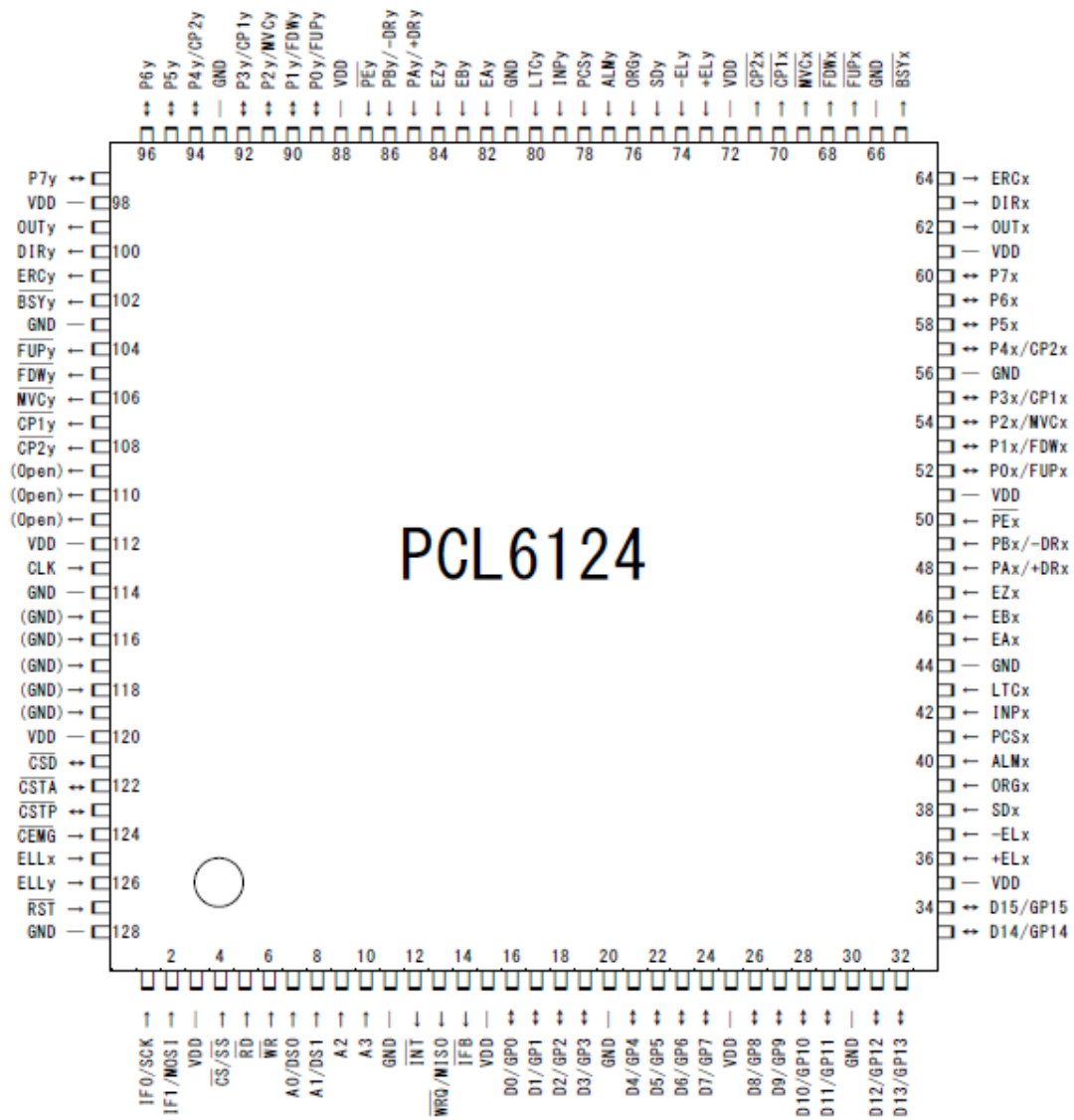
기준클럭	표준19.6608MHz(Max 30MHz)
위치결정 관리범위	-2,147,483,648 ~ +2,147,483,647 (32bit)
Slow down point 설정범위	0~16,777,215 (24bit)
속도 설정 레지스터 수	각 축별 FL, FH의 2종류
속도설정 스텝 범위	1~16,383 (14bit)
속도배율범위	기준 클럭의 변경에 의해 그에 따른 속도범위도 변화합니다. ① 기준 클럭=19.6608MHz 때: 0.293배 ~ 600배(하기는 예) 0.3배 0.3 ~ 4,914.9pps 1배 1 ~ 16,383pps 600배 600 ~ 9,829,800pps ② 기준 클럭=30MHz 때 : 0.447배 ~ 915.527배 (하기는 예) 0.5배 때 0.5 ~ 8,191.7 pps 1 배 때 1 ~ 16,383.5pps 915.527배 때 915.527 ~ 14,999,084.5pps
가감속특성	직선가감속, S자가감속의 2종류로 가감속 독자설정 가능
가속Rate설정 범위	1~65,535 (16bit)
감속Rate설정 범위	1~65,535 (16bit)
Siowdown point 자동설정	가감속 커브가 대칭형일 경우만 자동 설정 가능
동작속도 자동 수정 기능	이동량이 적은 위치결정 가감속동작시 최고속도를 자동으로 저하
수동조작입력	수동 펄서(PA/PB)입력, 외부스왑치(+DR/-DR) 입력
Counter	Counter1 : 위치관리용 카운트 (32bit) Counter2 : 위치관리용 카운트 (32bit)
Comparator	범용 Comparator : 32bit * 2회로 / 축 Soft limit 전용 : 32bit * 2회로 / 축
CPU bus I/F	8bit Parallel bus I/F 16bit Serial bus I/F Serial bus I/F (SCK≤CLK/1.5)
보간 기능	직선 보간 : 임의의 2축 ~ 4축
사용 온도 조건	-40 ~ +85도
전원전압	3.0 ~ 3.6V
Package	PCL6114 : 80pin QFP (치수 14*14mm) PCL6124 : 128pin QFP (치수 16*16mm) PCL6144 : 176pin QFP (치수 26*26mm)

3. 단자 배치도

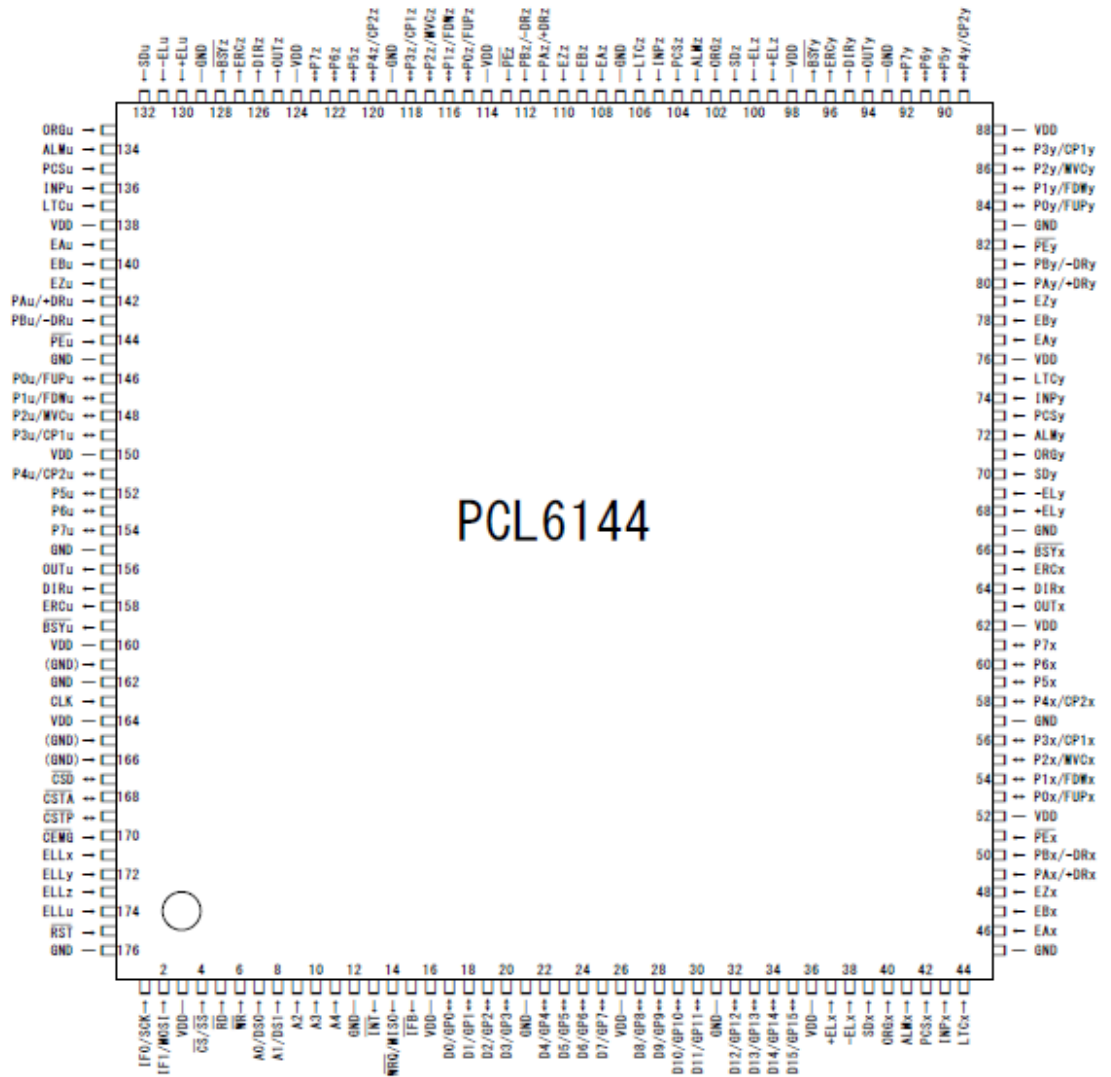
(1) PCL6114



2. PCL6124



(2) PCL6144



주의: 실제의 제품에서는, 제조상의 영향으로, index mark(O표시)에 닮은 표시가 존재하는 물건이 있습니다.
 형태 명 marking과 1번 단자의 위치는, 단자배치도 대로의 관계입니다.
 Marking의 방향이라도 1번 단자를 판별하여 주시길 바랍니다.

4. 단자기능표

주의

1. 신호 명 말미의 “n”은, 축 명 (x, y, z, u)을 나타냅니다. (ELLn 등)
2. [방향]란은 신호 방향 입니다.
IN=입력 단자, OUT=출력 단자, I/O=쌍방향 단자를 나타냅니다.
3. [논리]란은 신호 논리 입니다.
P=정 논리, N=부 논리, #=software로 변경 가, %=hardware에서 설정을 나타냅니다.
4. [처리]란 은 단자 미 사용시의 처리 방법입니다. 사용시에 처리가 필요한 단자도 있습니다.
OP=open, PU=pull-up, PD=pull-down, +V=VDD에 접속 또는 pull-up, GN=GND에 접속 또는 pull-down을 표시 합니다. (저항 값은 5k~10kΩ을 추천 합니다.)

(1) PCL6114

신호명	단자번호			입력 / 출력	논리	처리	내용
	PCL6114	PCL6124	PCL6144				
GND	10,19 29,43 55,65 70,80		12,21, 31,45, 57,67, 83,93, 107,119, 129,145, 155,162, 176	입력			GND를 접속 합니다. 반드시, 모든 단자를 접속해주세요
VDD	3,14, 24,34, 50,60, 68,73		3,16, 26,36 52,62, 76,88, 98,114, 124,138, 150,160, 164,	입력			+3.3V(+3.0 ~ 3.6V)전원 레벨을 입력합니다. 반드시, 모든 단자를 접속해주세요
RST	79	127	175	입력	부		리셋신호를 입력합니다. 전원투입후 사용 개시 전에 반드시 한번 더 L 레벨 신호를 입력해주세요. 또한, RST =L 레벨 사이에 CLK신호를 8회 이상 입력해주세요 리셋후의 상태는 「“11-1.리셋”」을 참조해주세요
CLK	69	113	163	입력			CLOCK신호(CLK)를 입력 합니다. 표준은 19.6608MHz의 클럭을 입력해주세요. 출력펄스의 기준 CLOCK 주파수는 이단자에 입력한 클럭신호의 주파수가 됩니다.
IF0/SCK IF1/MOSI	1 2		1 2	입력			Parallel bus I/F때는 CPU bus I/F Mode를 설정합니다. 상세는 「6-2 Parallel bus I/F」를 참조 바랍니다. Serial bus I/F때는 serial clock(SCK)와 쓰기 data(MOSI)의 입력 단자가 됩니다.
CS/SS	4		4	입력	부		Parallel bus I/F때는 CS단자가 L 레벨의 경우에 RD단자와 WR단자가 유효로 됩니다. Serial bus I/F때는 슬레이브 셀렉터(SS)의 입력 단자가 됩니다.

신호명	단자번호			입력 / 출력	논리	처리	내용
	PCL6114	PCL6124	PCL6144				
RD WR	5 6		5 6	입력	부		리셋 신호의 시작 때는 RD 단자와 WR 단자가 L 레벨의 경우는 serial bus I/F모드가 되고, 그 외의 경우는 Parallel bus I/F모드가 됩니다. Parallel bus I/F 때는 읽기 신호 (RD)와 쓰기신호 (WR)의 입력 단자 됩니다.
A0/DS0 A1/DS1 A2	7 8 9		7 8 9 10 11	입력	정		Parallel bus I/F때는 어드레스 신호 (A0~A2)를 입력합니다. Serial bus I/F때는 디바이스 셀렉터 번호 (DS0,SD1)을 설정 합니다, 디바이스 셀렉터 번호 설정에 따라 하나의 슬레이브 셀렉터 신호(SS)를 최대 4개 의 LSI선택하는 신호로 확장 합니다.
INT	11		13	출력	부	OP	CPU에 대해서 interrupt신호를 출력합니다. 정지 interrupt, 에러 interrupt, 이벤트 interrupt 3종류가 있으며, 메인상태의 interrupt에 의해서 구별됩니다. 에러 interrupt요인은 REST 레지스터,이벤트 interrupt요인은 RIST 레지스터로부터 읽기하여 판별 합니다.
WRQ /MISO	12	13	14	출력	부	OP	Parallel bus I/F때는 CPU를 대하여 부논리의 wait 리퀘스트신호(WRQ)를 출력합니다. Serial bus I/F때는 정 논리의 읽기 데이터(MISO)를 출력 합니다.
IFB	13	14	15	출력	부	OP	Command처리중 신호(IFB)의 신호입니다. wait 제어용 입력 단자가 없는 CPU를 접속하는 경우는 IFB 단자가 H 레벨인것을 확인하고 다음 동작을 행해주세요. Serial bus I/F때는 open으로 해 주세요.
D0/GP0 D1/GP1 D2/GP2 D3/GP3 D4/GP4 D5/GP5 D6/GP6 D7/GP7	15 16 17 18 20 21 22 23		17 18 19 20 22 23 24 25	입출력	정	PU 또는 PD	Parallel bus I/F 때는 16bit 데이터 bus의 경우에 하위 8bit 데이터 버스(D0~D7)을 접속 합니다. 8bit데이터 버스를 경우는 모두 데이터 bus에 접속 합니다. Serial bus I/F의 때는 범용 I/O port단자 (GP0~GP7)가 됩니다. 미 사용 때는 pull-up 또는 pull-down해 주세요
D8/GP8 D9/GP9 D10/GP10 D11/GP11 D12/GP12 D13/GP13 D14/GP14 D15/GP15	25 26 27 28 30 31 32 33		27 28 29 30 32 33 34 35	입출력	정	PU 또는 PD	Parallel bus I/F 때는 16bit 데이터 bus의 경우에 하위 8bit 데이터 버스(D8~D15)을 접속 합니다. Serial bus I/F의 때는 범용 I/O port단자 (GP8~GP15)가 됩니다. 8bit 데이터 버스의 경우나 미 사용 때는 pull-up 또는 pull-down해 주세요 (모아서 1저항으로도 가능)

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
CSD	74		167	입 출 력	정	PU	동시 감속신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해 서 동시감속을 행하는 경우에 각LSI의 CSD 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합 니다. 단자상태는 RSTS register에서 확인 합니 다.
CSTA	75		168	입 출 력	정	PU	동시 스타트 신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해 서 동시스타트를 행하는 경우에 각LSI의 CSTA 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합 니다. 단자상태는 RSTS register에서 확인 합니 다.
CSTP	76		169	입 출 력	정	PU	동시 정지 신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해 서 동시정지를 행하는 경우에 각LSI의 CSTP 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합 니다. 단자상태는 RSTS register에서 확인 합니 다.
CEMG	77		170	입 력	부 하	+V	비상정지 입력입니다. CEMG 단자가 L레벨중은 동작불가입니 다. 동작 중에 CEMG 단자가 L레벨이 되 면 모든 축이 정지됩니다. 단자상태는 RSTS register에서 확인 합니 다.
ELL	78		X:171 Y:172 Z:173 U:174	입 력			±EL신호의 입력논리를 설정합니다. L레벨 : ±EL신호의 입력논리는 정논리 H레벨 : ±EL신호의 입력논리는 부논리
+EL	35		X:37 Y:68 Z:99 U:130	입 력	N%	+V	(+)방향의 end limit신호를 입력합니다. (+)방향 동작중에 ON되면 즉시정지/감속 정지합니다. 입력논리는 ELL단자에서 설 정해주세요. 단자상태는SSTSW(서브상태) 에서 확인 가능합니다.
-EL	36	X:37 Y:74	X:38 Y:69 Z:100 U:131	입 력	N%	+V	(-)방향의 end limit신호를 입력합니다. (-)방향 동작중에 ON되면 즉시정지/감속 정지합니다. 입력논리는 ELL단자에서 설 정해주세요. 단자상태는SSTSW(서브상태 확인)에서 확인 가능합니다.
SD	37		X:39 Y:70 Z:101 U:132	입 력	N#	+V	감속(감속정지)신호를 입력합니다. 입력방법은 레벨입력 또는 레치입력중에 선택가능합니다. 입력논리는 소프트에서 변경가능합니다. 단자상태는SSTSW(서브상태확인)에서 확 인 가능합니다.

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6113	PCL6123	PCL6143				
.ORG	38		X:40 Y:71 Z:102 U:133	입 력	N#	+V	원점신호를 입력합니다. 원점동작에서 사용합니다.(edge검출) 입력논리는 소프트에서 설정 합니다. 단자상태는SSTSW(서브상태확인)에서 확인 합니다.
ALM	39		X:41 Y:72 Z:103 U:134	입 력	N#	+V	알람신호를 입력합니다. 이 신호가 ON되면 즉시정지/감속정지합니다. 입력논리는 소프트에서 변경가능하며, 단자상태는SSTSW(서브상태확인)에서 확인 합니다.
PCS	40		X:42 Y:73 Z:104 U:135	입 력	N#	GN	이 입력 신호ON에서 위치결정동작을 개시 합니다.(목표위치 over ride2) 입력논리는 소프트변경에서 가능하며 단자상태는 RSTS(확장상태확인)에서확 인 합니다.
INP	41		X:43 Y:74 Z:105 U:136	입 력	N#	GN	서보 드라이버 위치결정완료신호(인포 지션신호)를 입력합니다. 입력논리는 소프트변경에서 가능하며 단자상태는 RSTS(확장상태확인)에서확 인 합니다.
LTC	42		X:44 Y:75 Z:106 U:137	입 력	N#	GN	Counter1, Counter2의 값을 레치합니 다. 입력논리는 소프트변경에서 가능하 며 단자상태는 RSTS(확장상태확인)에 서 확인 합니다.
EA	44		X:46 Y:77 Z:108 U:139	입 력		GN	A상(+)방향의 엔코더신호를 입력합니 다. 90도 위상차 신호 입력의 경우는 EA신호의 상위가 EB신호보다도 나아 갈 때에 카운터 합니다. 카운터 방향은 소프트웨어로 설정합니 다.
EB	45		X:47 Y:78 Z:109 U:140	IN		GN	B상(-)방향의 엔코더 신호를 입력 합니 다. 90도 위상차신호 입력의 경우는 EA신 호의 상위가 EB신호보다도 진행하고 있을 때에 카운터 UP 합니다.. 카운트 방향은 소프트에서 설정 합니 다.
EZ	46		X:48 Y:79 Z:110 U:141	입 력	N#	GN	원점복귀모드에서 사용하는 EZ신호를 입력합니다. EZ신호를 엔코더로부터 1 회전 마다 출력되는 마커신호 입니다. EZ신호를 사용하는 것에 따라 원점 복 귀 동작의 정도가 향상합니다. 입력논리는 소프트에서 변경가능하며 단자상태는 RSTS(확장상태확인)에서 확인 합니다.
PA/+DR	47		X:49 Y:80 Z:111 U:142	입 력		GN	A상(+)방향의 수동펄서 신호(PA)또는 (+)방향의 외부 스왑치 신호(+DR)를 입력 합니다. 입력신호의 유효,무효 는 PE단자에서 설정 합니다. 단자 기능의 선택과 동작 방향은 소프 트에서 설정 합니다.

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
PB/-DR	48		X:50 Y:81 Z:112 U:143	IN		GN	B상(-)방향의 수동펄서 신호(PB)또는 (-)방향의 외부 스윗치 신호(-DR)를 입력 합니다. 입력신호의 유효,무효는 PE단자에서 설정 합니다. 단자 기능의 선택과 동작 방향은 소프트에서 설정 합니다.
PE (PEn)	49		X:51 Y:82 Z:113 U:144	입 력	부	GN	PA/+DR단자와 PB/-DR단자의 유효신호를 입력 합니다. L 레벨: PA/+DR단자와 PB/-DR단자가 유효 H 레벨: PA/+DR단자와 PB/-DR단자가 무효
P0/FUP	51		X:53 Y:84 Z:115 U:146	입 출 력		PD	범용I/O port(P0) 또는 가속모니터 출력(FUP)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트로 설정합니다.
P1/FDW	52		X:54 Y:85 Z:116 U:147	입 출 력		PD	범용I/O와 port(P1) 또는 가속모니터 출력(FDW)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트에서 설정합니다.
P2/MVC	53		X:55 Y:86 Z:117 U:148	입 출 력		PD	범용I/O와 port(P2) 또는 정속모니터 출력(MVC)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트로 설정합니다.
P3/CP1	54		X:56 Y:87 Z:118 U:149	입 출 력		PD	범용I/O와 port(P3) 또는 컴패레터1 출력(CP1)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트에서 설정합니다
P4/CP2	56		X:58 Y:89 Z:120 U:151	입 출 력		PD	범용I/O와 port(P4) 또는 Comparator2 출력(CP2)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트에서 설정합니다.
P5	57		X:59 Y:90 Z:121 U:152	입 출 력		PD	범용I/O port (P5)용 단자입니다. 단자기능 선택은 software에서 설정 합니다.
P6	58		X:60 Y:91 Z:122 U:153	입 출 력		PD	범용I/O port (P6)용 단자입니다. 단자기능 선택은 software에서 설정 합니다.
P7 (P7n)	59		X:61 Y:92 Z:123 U:154	입 출 력		PD	범용I/O port (P7)용 단자입니다. 단자기능 선택은 software에서 설정 합니다.

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
OUT	61		X:63 Y:94 Z:125 U:156	출 력	N#	OP	모터 제어용 펄스열(지령펄스)를 출 력합니다. 출력 사양의 선택은 software에서 설 정 합니다.
DIR	62		X:64 Y:95 Z:126 U:157	출 력	N#	OP	모터 제어용 펄스열(지령펄스)를 출 력합니다. 출력 사양의 선택은 software에서 설 정 합니다.
ERC	63		X:65 Y:96 Z:127 U:158	출 력	N#	OP	서보 드라이버의 편차카운트클리어신 호를 출력합니다. 펄스폭의 변경과 출력 논리는소프트 에서 설정 합니다.
BSY (BSYn)	64		X:66 Y:97 Z:128 U:159	출 력	부	OP	동작상태 모니타 출력(BSY)용 단자 입니다. 동작 중 L레벨이 됩니다.
(GND)	66 67 71 72		161 165 166	입 력		GN	출하 검사용입력단자입니다. GND에 접속해주세요

(2) PCL6124

신호명	단자번호			입력 / 출력	논리	처리	내용
	PCL6114	PCL6124	PCL6144				
GND		11,20,30,44,56 66,81,93,103,114 128		입력			GND를 접속 합니다. 반드시, 모든 단자를 접속해주세요
VDD		3,15,25,35,51,61, 72,88,98,112,120		입력			+3.3V(+3.0 ~ 3.6V)전원 레벨을 입력합니다. 반드시, 모든 단자를 접속해주세요
RST		127		입력	부		리셋신호를 입력합니다. 전원투입후 사용 개시 전에 반드시 한번 더 L 레벨 신호를 입력해주세요. 또한, RST =L 레벨 사이에 CLK신호를 8회 이상 입력해주세요 리셋후의 상태는 「“11-1.리셋”」을 참조해주세요
CLK		113		입력			CLOCK신호(CLK)를 입력 합니다. 표준은 19.6608MHz의 클럭을 입력해주세요. 출력펄스의 기준 CLOCK 주파수는 이단자에 입력한 클럭신호의 주파수가 됩니다.
IF0/SCK IF1/MOSI		1 2		입력			Parallel bus I/F 때는 CPU bus I/F Mode를 설정합니다. 상세는 「6-2 Parallel bus I/F 」를 참조 바랍니다. Serial bus I/F 때는 serial clock(SCK)와 쓰기 data(MOSI)의 입력 단자가 됩니다.
CS/SS		4		입력	부		Parallel bus I/F 때는 CS 단자가 L 레벨의 경우에 RD 단자와 WR 단자가 유효로 됩니다. Serial bus I/F 때는 슬레이브 셀렉터(SS)의 입력 단자가 됩니다.
신호명	단자번호			입력 / 출력	논리	처리	내용
	PCL6114	PCL6124	PCL6144				
RD WR		5 6		입력	부		리셋 신호의 시작 때는 RD 단자와 WR 단자가 L 레벨의 경우는 serial bus I/F모드가 되고, 그 외의 경우는 Parallel bus I/F 모드가 됩니다. Parallel bus I/F 때는 읽기 신호(RD)와 쓰기신호(WR)의 입력 단자 됩니다.

A0/DS0 A1/DS1 A2 A3		7 8 9 10		입 력	정		Parallel bus I/F때는 어드레스 신호(A0~A4)를 입력합니다. Serial bus I/F때는 디바이스 셀렉터 번호(DS0,SD1)을 설정 합니다, 디바이스 셀렉터 번호 설정에 따라 하나의 슬레이브 셀렉터 신호(SS)를 최대 4개의 LSI선택 하는 신호로 확장 합니다.
INT		12		출 력	부	OP	CPU에 대해서 interrupt신호를 출력합니다. 정지 interrupt, 에러 interrupt, 이벤트 interrupt 3종류가 있으며, 메인상태의 interrupt에 의해서 구별됩니다. 에러 interrupt요인은 REST 레지스터,이벤트 interrupt요인은 RIST 레지스터로부터 읽기하여 판별 합니다.
WRQ/MISO		13		출 력	부	OP	Parallel bus I/F때는 CPU를 대하여 부논리의 wait 리퀘스트신호(WRQ)를 출력합니다. Serial bus I/F때는 정 논리의 읽기 데이터(MISO)를 출력 합니다.
IFB		14		출 력	부	OP	Command처리중 신호(IFB)의 신호를 출력입니다. wait 제어용 입력 단자가 없는 CPU를 접속하는 경우는 IFB단자가 H 레벨인것을 확인하고 다음 동작을 행해주세요. Serial bus I/F때는 open으로 해주세요.
D0/GP0 D1/GP1 D2/GP2 D3/GP3 D4/GP4 D5/GP5 D6/GP6 D7/GP7		16 17 18 19 21 22 23 24		입 출 력	정	PU 또 는 PD	Parallel bus I/F 때는 16bit 데이터 bus의 경우에 하위 8bit 데이터 버스(D0~D7)을 접속 합니다. 8bit데이터 버스를 경우는 모두 데이터 bus에 접속 합니다. Serial bus I/F의 때는 범용 I/O port단자 (GP0~GP7)가 됩니다. 미 사용 때는 pull-up 또는 pull-down해 주세요
D8/GP8 D9/GP9 D10/GP10 D11/GP11 D12/GP12 D13/GP13 D14/GP14 D15/GP15		26 27 28 29 31 32 33 34		입 출 력	정	PU 또 는 PD	Parallel bus I/F 때는 16bit 데이터 bus의 경우에 하위 8bit 데이터 버스(D8~D15)을 접속 합니다. Serial bus I/F의 때는 범용 I/O port단자 (GP8~GP15)가 됩니다. 8bit 데이터 버스의 경우나 미 사용 때는 pull-up 또는 pull-down해 주세요 (모아서 1저항으로도 가능)

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
$\overline{\text{ESD}}$		124		입 출 력	정	PU	동시 감속신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해 서 동시감속을 행하는 경우에 각LSI의 $\overline{\text{ESD}}$ 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합 니다. 단자상태는 RSTS register에서 확인 합니 다.
$\overline{\text{GSTA}}$		122		입 출 력	정	PU	동시 스타트 신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해 서 동시스타트를 행하는 경우에 각LSI의 $\overline{\text{GSTA}}$ 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합 니다. 단자상태는 RSTS register에서 확인 합니 다.
$\overline{\text{GSTP}}$		123		입 출 력	정	PU	동시 정지 신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해 서 동시정지를 행하는 경우에 각LSI의 $\overline{\text{GSTP}}$ 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합 니다. 단자상태는 RSTS register에서 확인 합니 다.
$\overline{\text{CEMG}}$		124		입 력	부 하	+V	비상정지 신호를 입력입니다. $\overline{\text{CEMG}}$ 단자가 L레벨중은 동작불가입니 다. 동작 중에 $\overline{\text{CEMG}}$ 단자가 L레벨이 되 면 모든 축이 정지됩니다. 단자상태는 RSTS register에서 확인 합니 다.
ELLn		X:125 Y:126		입 력			±EL신호의 입력논리를 설정합니다. L레벨 : ±EL신호의 입력논리는 정논리 H레벨 : ±EL신호의 입력논리는 부논리
+ELn		X:36 Y:73		입 력	N%	+V	(+)방향의 end limit신호를 입력합니다. (+)방향 동작중에 ON되면 즉시정지/감속 정지합니다. 입력논리는 ELL단자에서 설 정해주세요. 단자상태는SSTSW(서브상태) 에서 확인 가능합니다.
-ELn		X:37 Y:74		입 력	N%	+V	(-)방향의 end limit신호를 입력합니다. (-)방향 동작중에 ON되면 즉시정지/감속 정지합니다. 입력논리는 ELL단자에서 설 정해주세요. 단자상태는SSTSW(서브상태 확인)에서 확인 가능합니다.
SDn		X:38 Y:75		입 력	N#	+V	감속(감속정지)신호를 입력합니다. 입력방법은 레벨입력 또는 레치입력중에 선택가능합니다. 입력논리는 소프트에서 변경가능합니다. 단자상태는SSTSW(서브상태확인)에서 확 인 가능합니다.

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6113	PCL6123	PCL6143				
.ORGn		X:39 Y:76		입 력	N#	+V	원점신호를 입력합니다. 원점동작에서 사용합니다.(edge검출) 입력논리는 소프트에서 설정 합니다. 단자상태는SSTSW(서브상태확인)에서 확인 합니다.
ALMn		X:40 Y:77		입 력	N#	+V	알람신호를 입력합니다. 이 신호가 ON되면 즉시정지/감속정지합니다. 입력논리는 소프트에서 변경가능하며, 단자상태는SSTSW(서브상태확인)에서 확인 합니다.
PCSn		X:41 Y:78		입 력	N#	GN	이 입력 신호ON에서 위치결정동작을 개시 합니다.(목표위치 over ride2) 입력논리는 소프트변경에서 가능하며 단자상태는 RSTS(확장상태확인)에서확 인 합니다.
INPn		X:42 Y:79		입 력	N#	GN	서보 드라이버 위치결정완료신호(인포 지션신호)를 입력합니다. 입력논리는 소프트변경에서 가능하며 단자상태는 RSTS(확장상태확인)에서확 인 합니다.
LTCn		X:43 Y:80		입 력	N#	GN	Counter1, Counter2의 값을 레치합니 다. 입력논리는 소프트변경에서 가능하 며 단자상태는 RSTS(확장상태확인)에 서 확인 합니다.
EAn		X:45 Y:82		입 력		GN	A상(+)방향의 엔코더신호를 입력합니 다. 90도 위상차 신호 입력의 경우는 EA신호의 상위가 EB신호보다도 나아 갈 때에 카운터 합니다. 카운터 방향은 소프트웨어로 설정합니 다.
EBn		X:46 Y:83		IN		GN	B상(-)방향의 엔코더 신호를 입력 합니 다. 90도 위상차신호 입력의 경우는 EA신 호의 상위가 EB신호보다도 진행하고 있을 때에 카운터 UP 합니다.. 카운트 방향은 소프트에서 설정 합니 다.
EZn		X:47 Y:84		입 력	N#	GN	원점복귀모드에서 사용하는 EZ신호를 입력합니다. EZ신호를 엔코더로부터 1 회전 마다 출력되는 마커신호 입니다. EZ신호를 사용하는 것에 따라 원점 복 귀 동작의 정도가 향상합니다. 입력논리는 소프트에서 변경가능하며 단자상태는 RSTS(확장상태확인)에서 확인 합니다.
PAn/+DRa		X:48 Y:85		입 력		GN	A상(+)방향의 수동펄서 신호(PA)또는 (+)방향의 외부 스왑치 신호(+DR)를 입력 합니다. 입력신호의 유효,무효 는 PE단자에서 설정 합니다. 단자 기능의 선택과 동작 방향은 소프 트에서 설정 합니다.

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
PBnn/-DR		X:49 Y:86		IN		GN	B상(-)방향의 수동펄서 신호(PB)또는 (-)방향의 외부 스윗치 신호(-DR)를 입력 합니다. 입력신호의 유효,무효는 PEn단자에서 설정 합니다. 단자 기능의 선택과 동작 방향은 소프트웨어에서 설정 합니다.
PEn		X:50 Y:87		입 력	부	GN	PA/+DR단자와 PB/-DR단자의 유효신호를 입력 합니다. L 레벨: PA/+DR단자와 PB/-DR단자가 유효 H 레벨: PA/+DR단자와 PB/-DR단자가 무효
P0n/FUPn		X:52 Y:89		입 출 력		PD	범용I/O port(P0) 또는 가속모니터 출력(FUP)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어로 설정합니다.
P1n/FDWn		X:53 Y:90		입 출 력		PD	범용I/O와 port(P1) 또는 가속모니터 출력(FDW)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어에서 설정합니다.
P2n/MVCn		X:54 Y:91		입 출 력		PD	범용I/O와 port(P2) 또는 정속모니터 출력(MVC)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어로 설정합니다.
P3n/CP1n		X:55 Y:92		입 출 력		PD	범용I/O와 port(P3) 또는 컴패레터1 출력(CP1)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어에서 설정합니다
P4n/CP2n		X:57 Y:94		입 출 력		PD	범용I/O와 port(P4) 또는 Comparator2 출력(CP2)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어에서 설정합니다.
P5n		X:58 Y:95		입 출 력		PD	범용I/O port (P5)용 단자입니다. 단자기능 선택은 software에서 설정 합니다.
P6n		X:59 Y:96		입 출 력		PD	범용I/O port (P6)용 단자입니다. 단자기능 선택은 software에서 설정 합니다.
P7n		X:60 Y:97		입 출 력		PD	범용I/O port (P7)용 단자입니다. 단자기능 선택은 software에서 설정 합니다.

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
OUTn		X:62 Y:99		출 력	N#	OP	모터 제어용 펄스열(지령펄스)를 출 력합니다. 출력 사양의 선택은 software에서 설 정 합니다.
DIRn		X:63 Y:100		출 력	N#	OP	모터 제어용 펄스열(지령펄스)를 출 력합니다. 출력 사양의 선택은 software에서 설 정 합니다.
ERCn		X:64 Y:101		출 력	N#	OP	서보 드라이버의 편차 카운트 클리어 신호를 출력합니다. 펄스폭의 변경과 출력 논리는소프 에서 설정 합니다. 단자 상황은 RSTS register에서 확인 합니다.
BSYn		X:65 Y:102		출 력	부	OP	동작상태 모니터 출력(BSY)용 단자 입니다. 동작 중 L레벨이 됩니다.
FUPn		X:67 Y:104		출 력	부	OP	가속 모니터 출력 단자 입니다. 가속중에 L레벨이됩니다.
FDWn		X:68 Y:105		출 력	부	OP	감속 모니터 출력 단자 입니다. 감속중에 L레벨이됩니다.
MVCn		X:69 Y:106		출 력	부	OP	정속 모니터 출력 단자 입니다. 정속중에 L레벨이됩니다.
CP1n		X:70 Y:107		출 력	부	OP	Comparator1 출력 용 단자 입니다. 조건 성립중에 L레벨이됩니다.
CP2n		X:71 Y:108		출 력	부	OP	Comparator2의 출력 용 단자 입니다 조건 성립중에 L레벨이됩니다.
(OPEN)		109,110 111		출 력		OP	출하검사용출력단자입니다. 미접속상태로 해주세요
(GND)		115,116, 117,118, 119		입 력		GN	출하 검사용입력단자입니다. GND에 접속해주세요

(3) PCL6144

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
GND			12,21, 31,45, 57,67, 83,93, 107,119, 129,145, 155,162, 176	입 력			GND를 접속 합니다. 반드시, 모든 단자를 접속해주세요
VDD			3,16, 26,36 52,62, 76,88, 98,114, 124,138, 150,160, 164,	입 력			+3.3V(+3.0 ~ 3.6V)전원 레벨을 입력합니다. 반드시, 모든 단자를 접속해주세요
RST			175	입 력	부		리셋신호를 입력합니다. 전원투입후 사용 개시 전에 반드시 한번 더 L 레벨 신호를 입력해주세요. 또한, $\overline{\text{RST}}=\text{L}$ 레벨 사이에 CLK신호를 8회 이 상 입력해주세요 리셋후의 상태는 「“11-1.리셋”」을 참조해 주세요
CLK			163	입 력			CLOCK신호(CLK)를 입력 합니다. 표준은 19.6608MHz의 클럭을 입력해주세요. 출력펄스의 기준 CLOCK 주파수는 이단자에 입력한 클럭신호의 주파수가 됩니다.
IF0/SCK IF1/MOSI			1 2	입 력			Parallel bus I/F때는 CPU bus I/F Mode를 설 정합니다. 상세는 「6-2 Parallel bus I/F 」를 참조 바랍 니다. Serial bus I/F 때는 serial clock(SCK)와 쓰기 data(MOSI)의 입력 단자가 됩니다.
CS/SS			4	입 력	부		Parallel bus I/F때는 CS단자가 L 레벨의 경 우에 RD단자와 WR단자가 유효로 됩니다. Serial bus I/F 때는 슬레이브 셀렉터(SS)의 입 력 단자가 됩니다.
신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
RD WR			5 6	입 력	부		리셋 신호의 시작 때는 RD 단자와 WR 단 자가 L 레벨의 경우는 serial bus I/F모드 가 되고, 그 외의 경우는 Parallel bus I/F 모드가 됩니다. Parallel bus I/F 때는 읽기 신호 (RD)와 쓰기신호 (WR)의 입력 단자 됩니다.

A0/DS0 A1/DS1 A2 A3 A4			7 8 9 10 11	입 력	정		Parallel bus I/F때는 어드레스 신호 (A0~A2)를 입력합니다. Serial bus I/F때는 디바이스 셀렉터 번호 (DS0,SD1)을 설정 합니다, 디바이스 셀렉터 번호 설정에 따라 하나의 슬레이브 셀렉터 신호(SS)를 최대 4개의 LSI선택하는 신호로 확장 합니다.
INT			13	출 력	부	OP	CPU에 대해서 interrupt신호를 출력합니다. 정지 interrupt, 에러 interrupt, 이벤트 interrupt 3종류가 있으며, 메인상태의 interrupt에 의해서 구별됩니다. 에러 interrupt요인은 REST 레지스터,이벤트 interrupt요인은 RIST 레지스터로부터 읽기하여 판별 합니다.
WRQ/MISO			14	출 력	부	OP	Parallel bus I/F때는 CPU를 대하여 부논리의 wait 리퀘스트신호(WRQ)를 출력합니다. Serial bus I/F때는 정 논리의 읽기 데이터(MISO)를 출력 합니다.
IFB			15	출 력	부	OP	Command처리중 신호(IFB)의 신호입니다. wait 제어용 입력 단자가 없는 CPU를 접속하는 경우는 IFB단자가 H 레벨인것을 확인하고 다음 동작을 행해주세요. Serial bus I/F때는 open으로 해 주세요.
D0/GP0 D1/GP1 D2/GP2 D3/GP3 D4/GP4 D5/GP5 D6/GP6 D7/GP7			17 18 19 20 22 23 24 25	입 출 력	정	PU 또 는 PD	Parallel bus I/F 때는 16bit 데이터 bus의 경우에 하위 8bit 데이터 버스(D0~D7)을 접속 합니다. 8bit데이터 버스를 경우는 모두 데이터 bus에 접속 합니다. Serial bus I/F의 때는 범용 I/O port단자 (GP0~GP7)가 됩니다. 미 사용 때는 pull-up 또는 pull-down해 주세요
D8/GP8 D9/GP9 D10/GP10 D11/GP11 D12/GP12 D13/GP13 D14/GP14 D15/GP15			27 28 29 30 32 33 34 35	입 출 력	정	PU 또 는 PD	Parallel bus I/F 때는 16bit 데이터 bus의 경우에 하위 8bit 데이터 버스(D8~D15)을 접속 합니다. Serial bus I/F의 때는 범용 I/O port단자 (GP8~GP15)가 됩니다. 8bit 데이터 버스의 경우나 미 사용 때는 pull-up 또는 pull-down해 주세요 (모아서 1저항으로도 가능)

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
GSD			167	입 출 력	정	PU	동시 감속신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해서 동시감속을 행하는 경우에 각LSI의 GSD단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합니다. 단자상태는 RSTS register에서 확인 합니다.

CS TA			168	입출력	정	PU	동시 스타트 신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해서 동시스타트를 행하는 경우에 각LSI의 CSTA 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합니다. 단자상태는 RSTS register에서 확인 합니다.
CS TP			169	입출력	정	PU	동시 정지 신호를 입출력 합니다. 본 LSI를 여러개 사용한 다축제어에 대해서 동시정지를 행하는 경우에 각LSI의 CSTP 단자를 동시에 접속합니다. 또한 사용시에도 VDD에 full up이 필요합니다. 단자상태는 RSTS register에서 확인 합니다.
C EMG			170	입력	부하	+V	비상정지 입력입니다. CEMG 단자가 L레벨중은 동작불가입니다. 동작 중에 CEMG 단자가 L레벨이 되면 모든 축이 정지됩니다. 단자상태는 RSTS register에서 확인 합니다.
ELLn			X:171 Y:172 Z:173 U:174	입력			±EL신호의 입력논리를 설정합니다. L레벨 : ±EL신호의 입력논리는 정논리 H레벨 : ±EL신호의 입력논리는 부논리
+ELn			X:37 Y:68 Z:99 U:130	입력	N%	+V	(+)방향의 end limit신호를 입력합니다. (+)방향 동작중에 ON되면 즉시정지/감속정지합니다. 입력논리는 ELL단자에서 설정해주세요 단자상태는SSTSW(서브상태)에서 확인 가능합니다.
-ELn			X:38 Y:69 Z:100 U:131	입력	N%	+V	(-)방향의 end limit신호를 입력합니다. (-)방향 동작중에 ON되면 즉시정지/감속정지합니다. 입력논리는 ELL단자에서 설정해주세요. 단자상태는SSTSW(서브상태확인)에서 확인 가능합니다.
SDn			X:39 Y:70 Z:101 U:132	입력	N#	+V	감속(감속정지)신호를 입력합니다. 입력방법은 레벨입력 또는 레치입력중에 선택가능합니다. 입력논리는 소프트에서 변경가능합니다. 단자상태는SSTSW(서브상태확인)에서 확인 가능합니다.
신호명	단자번호			입력 / 출력	논리	처리	내용
	PCL6113	PCL6123	PCL6143				
.ORGn			X:40 Y:71 Z:102 U:133	입력	N#	+V	원점신호를 입력합니다. 원점동작에서 사용합니다.(edge검출) 입력논리는 소프트에서 설정 합니다. 단자상태는SSTSW(서브상태확인)에서 확인 합니다.
ALMn			X:41 Y:72 Z:103 U:134	입력	N#	+V	알람신호를 입력합니다. 이 신호가 ON되면 즉시정지/감속정지합니다. 입력논리는 소프트에서 변경가능하며, 단자상태는SSTSW(서브상태확인)에서확인 합니다.

PCSn			X:42 Y:73 Z:104 U:135	입 력	N#	GN	이 입력 신호ON에서 위치결정동작을 개 시 합니다.(목표위치 over ride2) 입력논리는 소프트변경에서 가능하며 단 자상태는 RSTS(확장상태확인)에서확인 합 니다.
INPn			X:43 Y:74 Z:105 U:136	입 력	N#	GN	서보 드라이버 위치결정완료신호(인포지 션신호)를 입력합니다. 입력논리는 소프트변경에서 가능하며 단 자상태는 RSTS(확장상태확인)에서확인 합 니다.
LTCn			X:44 Y:75 Z:106 U:137	입 력	N#	GN	Counter1, Counter2의 값을 레치합니다. 입력논리는 소프트변경에서 가능하며 단 자상태는 RSTS(확장상태확인)에서 확인 합니다.
EAn			X:46 Y:77 Z:108 U:139	입 력		GN	A상(+)방향의 엔코더신호를 입력합니다. 90도 위상차 신호 입력의 경우는 EA신호 의 상위가 EB신호보다도 나아갈 때에 카 운터 합니다. 카운터 방향은 소프트웨어로 설정합니다.
EBn			X:47 Y:78 Z:109 U:140	IN		GN	B상(-)방향의 엔코더 신호를 입력 합니다. 90도 위상차신호 입력의 경우는 EA신호 의 상위가 EB신호보다도 진행하고 있을 때에 카운터 UP 합니다.. 카운트 방향은 소프트에서 설정 합니다.
EZn			X:48 Y:79 Z:110 U:141	입 력	N#	GN	원점복귀모드에서 사용하는 EZ신호를 입 력합니다. EZ신호를 엔코더로부터 1회전 마다 출력되는 마커신호 입니다. EZ신호를 사용하는 것에 따라 원점 복귀 동작의 정도가 향상합니다. 입력논리는 소프트에서 변경가능하며 단 자상태는 RSTS(확장상태확인)에서 확인 합니다.
PAn/+DRn			X:49 Y:80 Z:111 U:142	입 력		GN	A상(+)방향의 수동펄서 신호(PA)또는(+) 방향의 외부 스위치 신호(+DR)를 입력 합니다. 입력신호의 유효,무효는 P#단 자에서 설정 합니다. 단자 기능의 선택과 동작 방향은 소프트 에서 설정 합니다.
신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
PBn/-DRn			X:50 Y:81 Z:112 U:143	IN		GN	B상(-)방향의 수동펄서 신호(PB)또는(-) 방향의 외부 스위치 신호(-DR)를 입력 합니다. 입력신호의 유효,무효는 P#단자에서 설정 합니다. 단자 기능의 선택과 동작 방향은 소프트 에서 설정 합니다.
P#En			X:51 Y:82 Z:113 U:144	입 력	부	GN	PA/+DR단자와 PB/-DR단자의 유효신호 를 입력 합니다. L 레벨: PA/+DR단자와 PB/-DR단자가유효

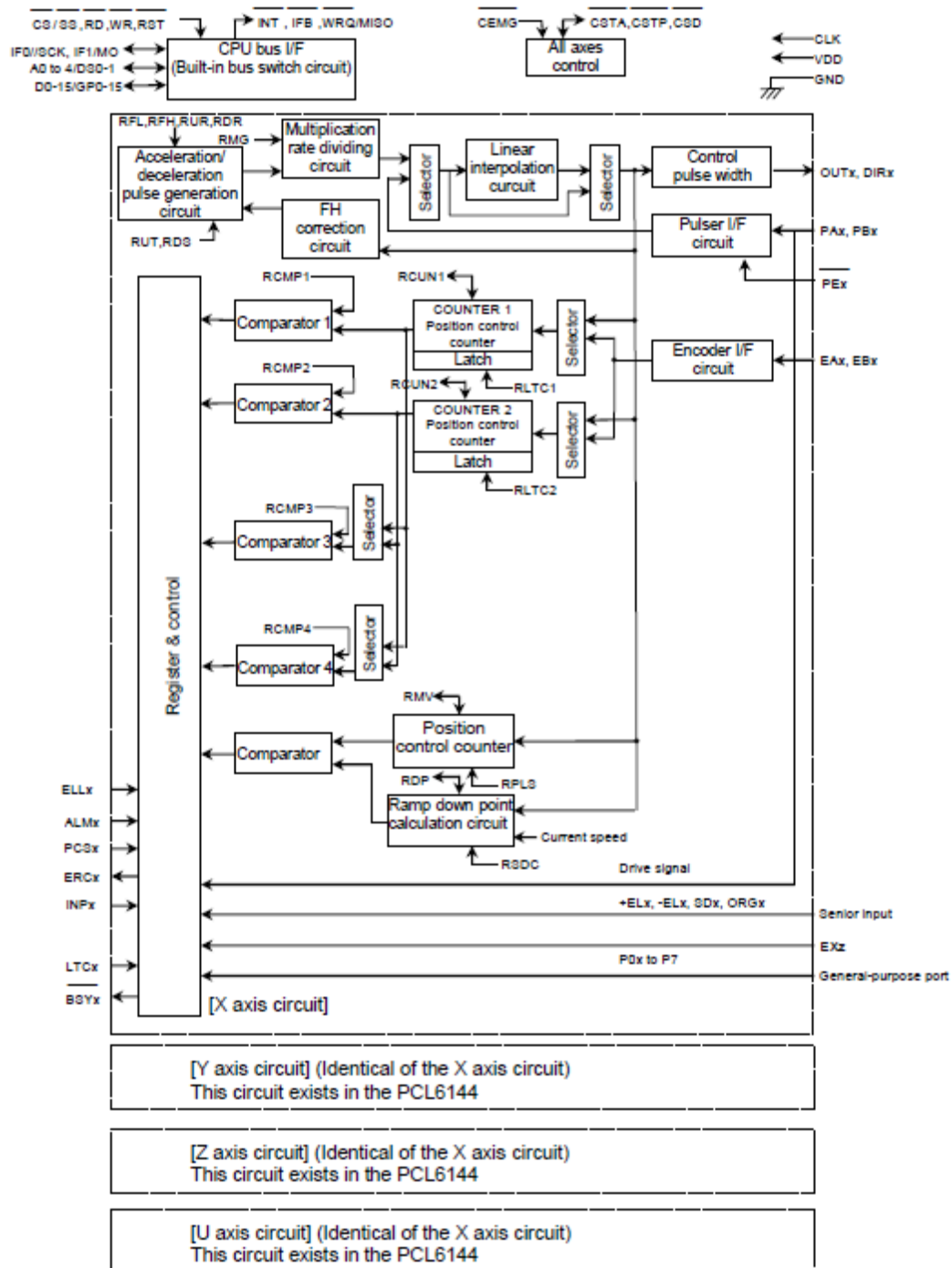
							H 레벨: PA/+DR단자와 PB/-DR단자가축
P0n/FUPn			X:53 Y:84 Z:115 U:146	입 출 력		PD	범용I/O port(P0) 또는 가속모니터 출력(FUP)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어로 설정합니다.
P1n/FDWn			X:54 Y:85 Z:116 U:147	입 출 력		PD	범용I/O와 port(P1) 또는 가속모니터 출력(FDW)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어에서 설정합니다.
P2n/MVCn			X:55 Y:86 Z:117 U:148	입 출 력		PD	범용I/O와 port(P2) 또는 정속모니터 출력(MVC)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어로 설정합니다.
P3n/CP1n			X:56 Y:87 Z:118 U:149	입 출 력		PD	범용I/O와 port(P3) 또는 컴패레터1 출력(CP1)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어에서 설정합니다.
P4n/CP2n			X:58 Y:89 Z:120 U:151	입 출 력		PD	범용I/O와 port(P4) 또는 Comparator2 출력(CP2)에 사용하는 겸용단자입니다. 단자기능의 선택과 출력논리는 소프트웨어에서 설정합니다.
P5n			X:59 Y:90 Z:121 U:152	입 출 력		PD	범용I/O port (P5)용 단자입니다. 단자기능 선택은 software에서 설정합니다.
P6n			X:60 Y:91 Z:122 U:153	입 출 력		PD	범용I/O port (P6)용 단자입니다. 단자기능 선택은 software에서 설정합니다.
P7n			X:61 Y:92 Z:123 U:154	입 출 력		PD	범용I/O port (P7)용 단자입니다. 단자기능 선택은 software에서 설정합니다.

(4)

신호명	단자번호			입 력 / 출 력	논 리	처 리	내용
	PCL6114	PCL6124	PCL6144				
OUTn			X:63 Y:94 Z:125 U:156	출 력	N#	OP	모터 제어용 펄스열(지령펄스)를 출력합니다. 출력 사양의 선택은 software에서 설정 합니다.
DIRn			X:64 Y:95 Z:126 U:157	출 력	N#	OP	모터 제어용 펄스열(지령펄스)를 출력합니다. 출력 사양의 선택은 software에서 설정 합니다.
ERCn			X:65 Y:96 Z:127 U:158	출 력	N#	OP	서보 드라이버의 편차카운트클리어신호를 출력합니다. 펄스폭의 변경과 출력 논리는소프트에서 설정 합니다.
BSYn			X:66	출	부	OP	동작상태 모니타 출력(BSY)용 단자

			Y:97 Z:128 U:159	력		입니다. 동작 중 L레벨이 됩니다.
(GND)			161 165 166	입 력	GN	출하 검사용입력단자입니다. GND에 접속해주세요

5. 블록도



[Y축 용 회로] (X축용 회로와 동일) PCL6124와 PCL6144에 존재
[Z축 용 회로] (X축용 회로와 동일) PCL6144에 존재
[U축 용 회로] (X축 용 회로와 동일) PCL6144에 존재

6. CPU인터페이스

본 LSI는 4종류의 Parallel bus I/F 회로와 1종류의 Serial bus I/F 회로를 CPU bus I/F회로로서 내장 되어 있어 다양한 CPU에 접속하기 쉽게 되어 있습니다.

6-1. Hard ware 설계상의 주의 사항

- 모든 신호 입력 단자는, 0~+5V level 이라도 입력할 수 있습니다.
- 모든 신호 출력 단자는, +5V에 pull-up 할 수 있습니다만, 3.3V이상은 출력할 수는 없습니다. 저항 값은5KΩ이상을 추천 합니다.

·P0~P7의 단자의 가운데 사용하지 않는 단자는 외부에서, GND에 pull-down하거나 VDD에 Pull up하여 주세요

추천 저항은 5k~10 kΩ을 추천 합니다.

·8비트 I/F 로 CPU와 접속할 경우, D8~D15의 단자는 외부에서 GND에 pull-down 하거나,VDD로 pull up해 주세요.

저항 값은 5k~10kΩ을 추천 합니다.(모아서 1저항으로도 가)

·±EL신호의 입력 논리의 변경은 ELL단자에서 실시할 수 있습니다.

시리얼 버스 I/F에서 CPU와 접속 하는 경우, GP~GP15단자 가운데 사용 하지 않는 단자는 외부에서 GND로 pull down하거나 VDD로 pull up해 주세요. 저항 값은 5k~10kΩ을 추천 합니다.

6-2 Parallel bus I/F

6-2-1 접속 CPU의 설정

Parallel bus I/F회로의 선택은 IF0단자와 IF1단자에서 합니다.

하기에 예를 제시합니다만, 다른 CPU의 경우에는, 「12-4.AC특성」을 참조하여, 알맞은 인터페이스 회로를 선택해 주십시오.

[Parallel bus I/F CPU 신호 접속 예]

IF1	IF0	인터페이스명 칭	CPU 예	단자에 접속한CPU신호			
				RD	WR	A0	WRQ
L	L	16bit I/F-1	68000	+3.3V	R/W	LDS	DTACK
L	H	16bit I/F-2	H8	RD	HWR	(GND)	WAIT
H	L	16bit I/F-3	8086	RD	WR	(GND)	READY
H	H	8bit I/F	Z80	RD	WR	A0	WAIT

16비트I/F-1: R/W모드 입력, strobe 입력, acknowledge 출력에 의한 16bit 길이의 인터페이스입니다. 하위 address가, 입출력 buffer의 상위 word에 대응하고 있습니다.

VME버스, 68000계CPU에 쓰기 쉬운 모드입니다.

16비트I/F-2: RD입력, WR입력에 의한 16bit 길이의 인터페이스입니다.

하위 address가, 입출력 buffer의 상위 word에 대응하고 있습니다.
H8계CPU에 쓰기 쉬운 모드입니다.

16비트I/F-3: RD입력, WR입력에 의한 16bit 길이의 인터페이스입니다.

하위 Address가, 입출력 buffer의 하위 word에 대응하고 있습니다.
8086계CPU에 쓰기 쉬운 모드입니다.

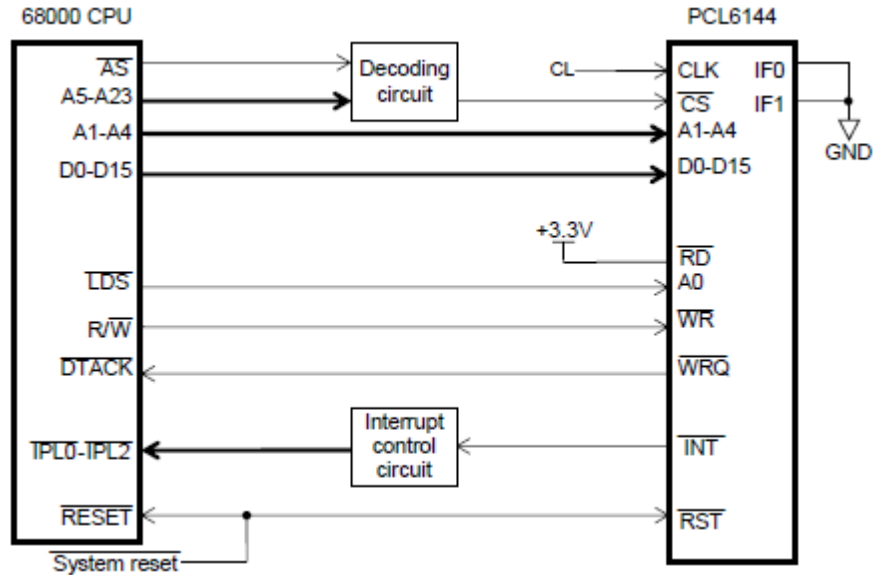
8비트 I/F: RD입력, WR입력에 의한 8bit 길이의 인터페이스입니다.

하위 address가, 입출력 buffer의 하위 word에 대응하고 있습니다.
Z80계CPU에 쓰기 쉬운 mode입니다.

6-2-2. CPU INTERFACE 접속 예

① 16 bit Parallel bus I/F-1

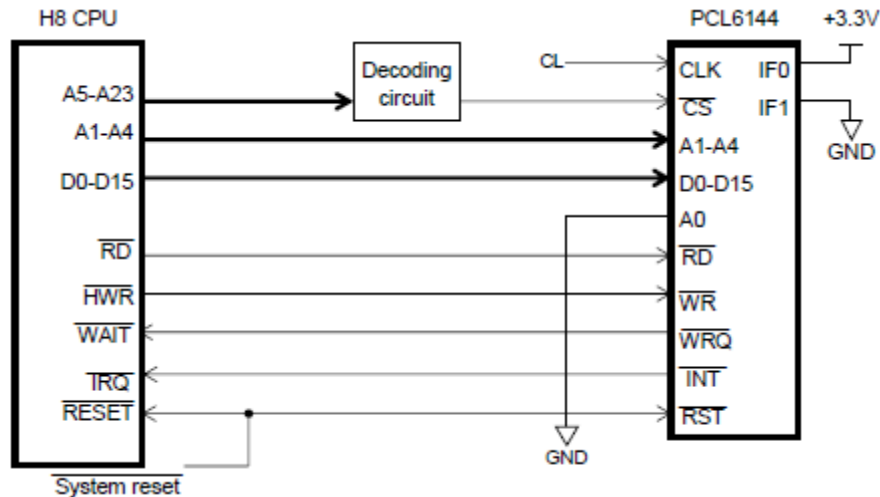
CPU bus I/F 선택의 설정 상태 : IF1=L, IF0=L



주) PCL6144에서는 A0와 A1~A4을 사용 합니다
PCL6124에서는 A0와 A1~A3을 사용 합니다.
PCL6114에서는 A0와 A1~A2을 사용 합니다.
16bit I/F는 word (16bit) access만을 행하고, 바이트(8bit) 액세스를 행할 수 있습니다.

② 16 bit Parallel bus I/F-2

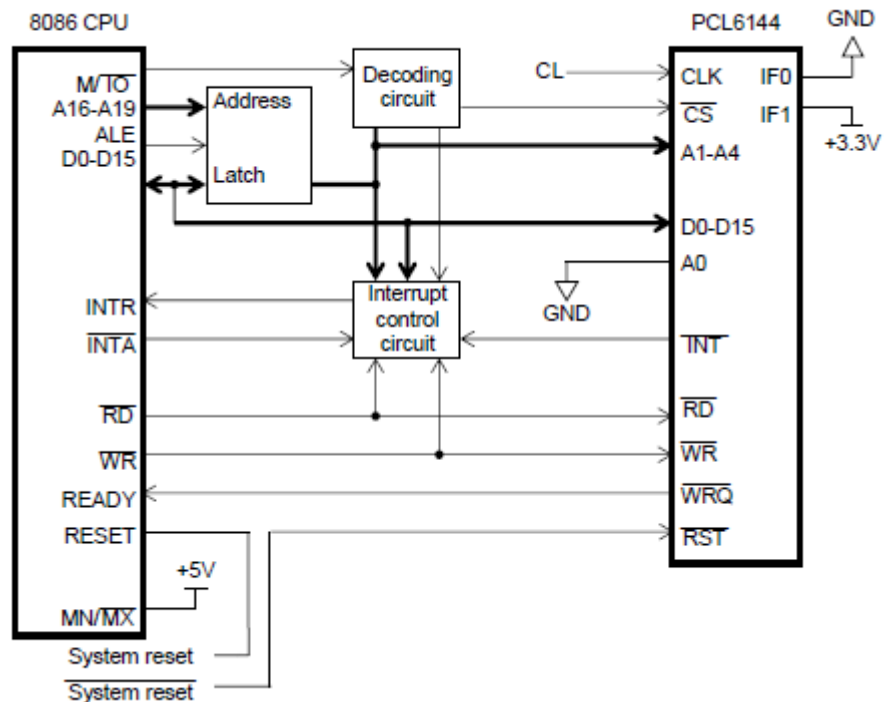
CPU bus I/F 선택의 설정 상태 : IF1=L, IF0=L



주) PCL6144에서는 A0를 GND로 접속하고 A1~A4을 사용 합니다
PCL6124에서는 A0를 GND로 접속하고 A1~A3을 사용 합니다.
PCL6114에서는 A0와 GND로 접속하고 A1~A2을 사용 합니다.
16bit I/F는 word (16bit) access만을 행하고, 바이트(8bit) 액세스를 행할 수 있습니다.

③ 16 bit Parallel bus I/F-3

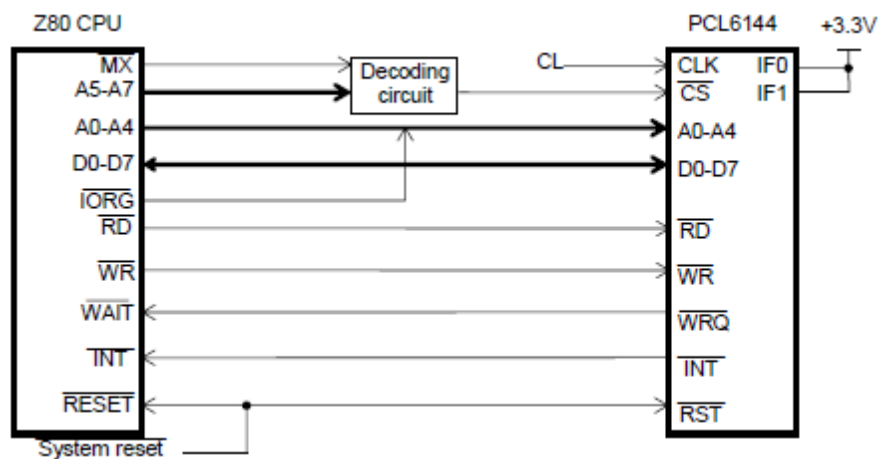
CPU bus I/F 선택의 설정 상태 : IF1=H, IF0=L



주) PCL6144에서는 A0를 GND로 접속하고 A1~A4를 사용 합니다
PCL6124에서는 A0를 GND로 접속하고 A1~A3을 사용 합니다
PCL6114에서는 A0를 GND로 접속하고 A1~A2를 사용 합니다.
16bit I/F는 word (16bit) access만을 행하고, 바이트(8bit) 액세스를 행할 수 있습니다

④ 8 bit Parallel bus I/F

CPU bus I/F 선택의 설정 상태 : IF1=H, IF0=L



주) PCL6144에서는 A0~A4를 사용 합니다.
PCL6124에서는 A0~A3을 사용 합니다.
PCL6114에서는 A0~A2를 사용 합니다.

6-2-3. ADDRESS MAP

6-2-3-1. 축 배치 MAP

본 LSI에서는, 각 축마다의 제어 Address 범위는 독립하고 있어, 아래 표와 같이 A4, A3 Address 입력에 의해 선택합니다.

A4	A3	내용
0	0	X축제어어드레스범위
0	1	Y축제어어드레스범위
1	0	Z축제어어드레스범위
1	1	U축제어어드레스범위

주) 왼쪽 표는 PCL6144의 Address 입력입니다.
PCL6124는 A4 address가 없고,X축과 Y축만
입니다.
PCL6114는 A4, A address 3입력이 없고,
X 축만입니다.

6-2-3-2. 각 축 내의 MAP

각 축 내의 MAP은 A2, A1(,A0) Address 입력에 따라 정의됩니다.

<16비트I/F-1,16비트I/F-2의 때 >

1) 기입시에 사이클

A2~A1	어드레스 기호	처리내용
1 1	COMW	축 지정, 제어command쓰기
1 0	OTPW	범용출력포트의 상태변경(출력지정bit만 유효)
0 1	BUFW0	입출력버퍼(bit15~0)에 쓰기
0 0	BUFW1	입출력버퍼(bit31~16)에 쓰기

2) 읽을때의 사이클

A2~A1	어드레스 기호	처리내용
1 1	MSTSW	메인상태(bit15~0)읽기
1 0	SSTSW	서브 상태, 범용출력포트 읽기
0 1	BUFW0	입출력버퍼(bit15~0)에 읽기
0 0	BUFW1	입출력버퍼(bit31~16)에 읽기

<16비트I/F-3의 때 >

1) 기입시에 사이클

A2 A1	어드레스 기호	처리내용
0 0	COMW	축 지정, 제어command쓰기
0 1	OTPW	범용출력포트의 상태변경(출력지정bit만 유효)
1 0	BUFW0	입출력버퍼(bit15~0)에 쓰기
1 1	BUFW1	입출력버퍼(bit31~16)에 쓰기

2)읽을때의 사이클

A2 A1	어드레스 기호	처리내용
0 0	MSTSW	메인상태(bit15~0)읽기
0 1	SSTSW	서브 상태, 범용출력포트 읽기
1 0	BUFW0	입출력버퍼(bit15~0)에 읽기
1 1	BUFW1	입출력버퍼(bit31~16)에 읽기

<8비트I/F때 >

1) 기입시에 사이클

A2 A1 A0	어드레스 기호	처리내용
0 0 0	COMB0	제어command쓰기
0 0 1	COMB1	축지정(제어command의 실행축에 지정)
0 1 0	OTPB	범용출력포트의 상태변경(출력지정bit만 유효)
0 1 1		무효
1 0 0	BUFB0	입출력버퍼(bit7~0)에 쓰기
1 0 1	BUFB1	입출력버퍼(bit15~8)에 쓰기
1 1 0	BUFB2	입출력버퍼(bit23~16)에 쓰기
1 1 1	BUFB3	입출력버퍼(bit31~24)에 쓰기

2)읽을때의 사이클

A2 A1 A0	어드레스 기호	처리내용
0 0 0	MSTSB0	메인상태(bit7~0)읽기
0 0 1	MSTSB1	메인상태(bit15~8)읽기
0 1 0	IOPB	범용입출력포트의 읽기
0 1 1	SSTSB	서브상태 읽기
1 0 0	BUFB0	입출력버퍼(bit7~0)에 읽기
1 0 1	BUFB1	입출력버퍼(bit15~8)에 읽기
1 1 0	BUFB2	입출력버퍼(bit23~16)에 읽기
1 1 1	BUFB3	입출력버퍼(bit31~24)에 읽기

6-2-4. MAP 내용의 설명

6-2-4-1.command code와 축 선택의 쓰기

각 축에 대하여, 레지스터의 쓰기/ 읽기, START/STOP 제어 등을 행하기 위한 Command를 써 넣습니다.

COMB0 : command code를 설정합니다. 상세한 것은 “7. COMMAND”를 참조해 주십시오.

SELu~x: Command를 실행하는 축을 선택합니다. 전 비트가 “0”의 때에는 자기 축만 (A4,A3의 설정에 의해 선택한 축)이 선택됩니다.

복수 축으로 동일 command를 써 넣을 때에, 선택하는 축의 비트를 “1”로 합니다.

레지스터 쓰기 때에는, 각 축의 입출력 buffer의 내용이 레지스터에 써 넣어집니다.

레지스터 읽어 낼 때에는, 각 축마다 레지스터의 내용이 입출력 buffer에 읽어 내집니다.

COMW															
COMB 1								COMB 0							
15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	SELu	SELz	SELy	SELx								

주의 1. SELu~x의 지정은, 레지스터 쓰기/읽기 command 뿐만 아니라,

모든 command에 대하여 유효합니다.

주의 2. PCL6144에는 SELx~SELu가 존재 하고 PCL6124는 SELx와 SELy가 존재 합니다만,

PCL6114에는 COMB1이 존재하지 않습니다.

레지스터에 쓰기/읽기를 행할 경우, 다음 2개의 방법이 있습니다. 또한, 소프트 작성상의 방식이므로, 혼재된 사용방법도 할 수 있습니다. PCL6144에서의 사용 예로 하기 참조 바랍니다.

① Command쓰기와 data 입출력을 1세트라고 생각하고, 전체로 4세트의 area로 사용.

이 경우, 보관 동작의 start/stop 이외의 command의 축 지정(COMB1)은 00h로 사용합니다.

다만, 보관 동작의 start/stop에 ~~CSTA~~, ~~CSTP~~신호를 사용하면, 00h로 사용할 수 있습니다.

본 LSI는 복수 개 사용했을 때라도, 공통 프로그램을 만들기 쉬워집니다.

<16bit I/F-3의 경우>

A4~A1	신호	내용
“0000”b	COMW_X	X축 command
“0010”b	BUFW0_X	X축 범용버퍼(bit 15~0)
“0011”b	BOFW1_X	X축 범용버퍼(bit 31~15)
“0100”b	COMW_Y	Y축 command
“0110”b	BUFW0_Y	Y축 범용버퍼(bit 15~0)
“0111”b	BOFW1_Y	Y축 범용버퍼(bit 31~15)
“1000”b	COMW_Z	Z축 command
“1010”b	BUFW0_Z	Z축 범용버퍼(bit 15~0)
“1011”b	BOFW1_Z	Z축 범용버퍼(bit 31~15)
“1100”b	COMW_U	U축 command
“1110”b	BUFW0_U	U축 범용버퍼(bit 15~0)
“1111”b	BOFW1_U	U축 범용버퍼(bit 31~15)

- ② Command 쓰기는 공통 address라고 해서 data 입 출력 area만을 축마다 사용.
 이 경우에는, 모든 Command 쓰기 때에, 반드시 축 지정을 행할 필요가 있습니다.
 (다만 SRST(04h) command (software reset)은 축 지정을 무시합니다.)
 하나의 command로 전 축의 동일 레지스터에 대하여, 쓰기 /읽기를 할 수 있으므로,
 data 설정 시간을 단축할 수 있습니다.
 <16bit I/F-3의 경우>

A4~A1	기호	내용
"0000"b	COMW	Command
"0010"b	BUFW0_X	X축 범용버퍼(bit 15~0)
"0011"b	BOFW1_X	X축 범용버퍼(bit 31~15)
"0110"b	BUFW0_Y	Y축 범용버퍼(bit 15~0)
"0111"b	BOFW1_Y	Y축 범용버퍼(bit 31~15)
"1010"b	BUFW0_Z	Z축 범용버퍼(bit 15~0)
"1011"b	BOFW1_Z	Z축 범용버퍼(bit 31~15)
"1110"b	BUFW0_U	U축 범용버퍼(bit 15~0)
"1111"b	BOFW1_U	U축 범용버퍼(bit 31~15)

주의. 상기 예에서 X축의 COMW를 사용하지만, 어느 축의 COMW를 사용해도 동일하다.

6-2-4-2. 출력 port에의 쓰기

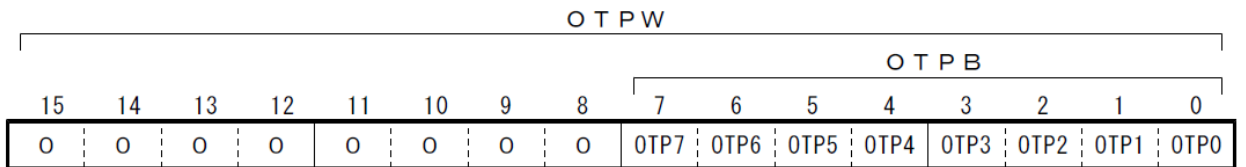
범용I/O단자(P0~P7)의 안에서, 출력 단자의 상태를 설정합니다.

출력 이외에 설정한 단자에 대응하는 비트는 무시됩니다.

word 쓰기의 경우, 상위 8비트는 무효입니다만, 장래의 기능 변경에 대비해서 0으로 설정 해 주십시오.

OTP7~0: 출력 단자 P7n~P0n (n=x, y, z, u)의 상태를 설정합니다.

"1"의 때에 H level 이 출력됩니다.

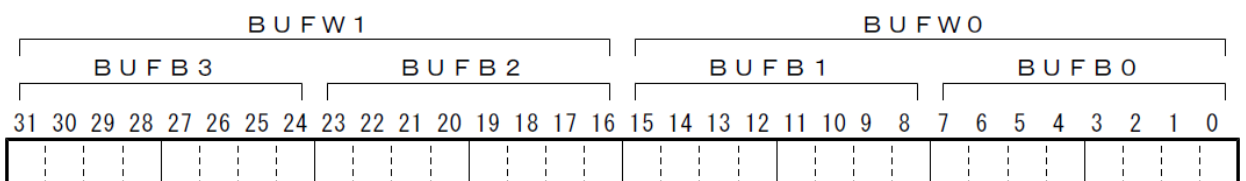


6-2-4-3. 입출력 buffer의 쓰기/읽기

레지스터에 data를 써 넣을 경우, 입출력 buffer에 data를 쓰기 후, COMB0에 「레지스터 쓰기 Command」를 써 넣으면, 입출력 buffer의 내용이 레지스터에 복사됩니다.

레지스터의 내용을 읽어낼 경우, COMB0에 「레지스터 읽기 Command」를 써 넣으면, 레지스터의 내용이 입출력 buffer에 복사되므로, 입출력 buffer로부터 data를 읽어내 주십시오.

BUFW0~1(BUFB0~3)에의 쓰기순서 및 읽기순서는 임의 입니다. 또, 입출력 buffer에 써 넣은 내용은 읽어 낼 수 있습니다.

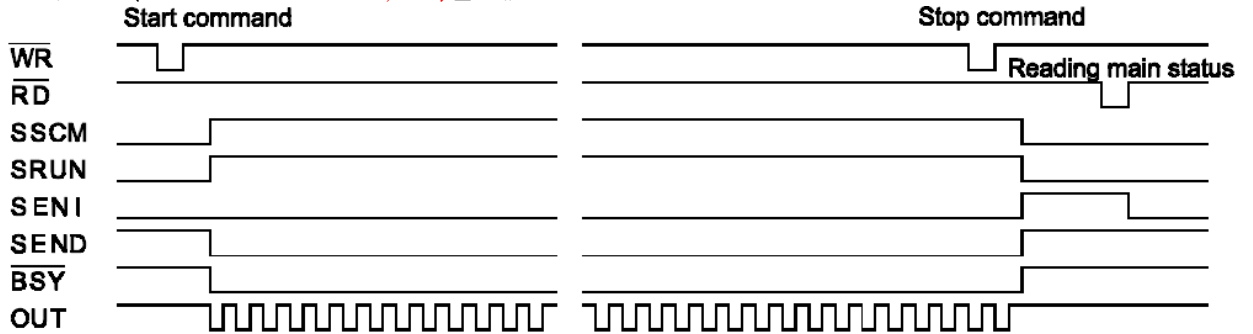


6-2-4-4. Main status의 읽기(MSTSW, MSTSB)

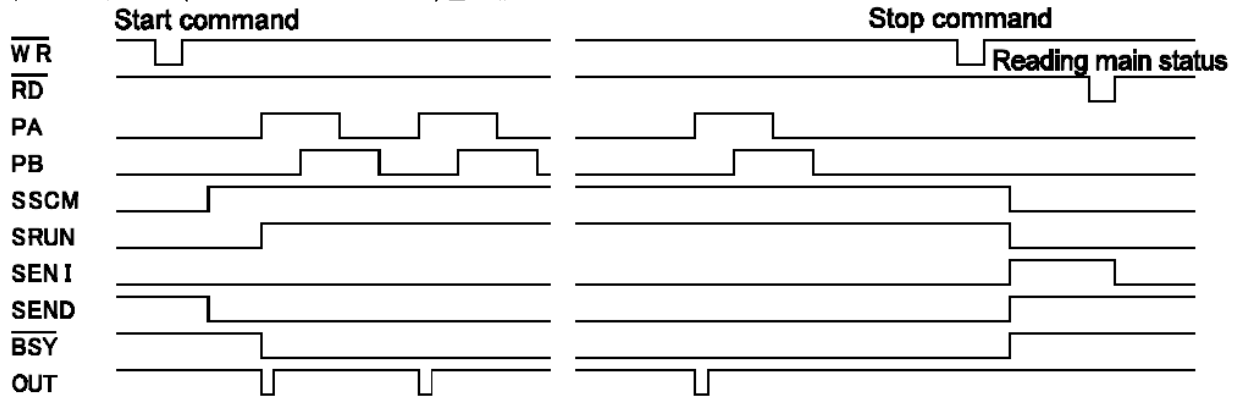
[illegible]

status 변화 타이밍

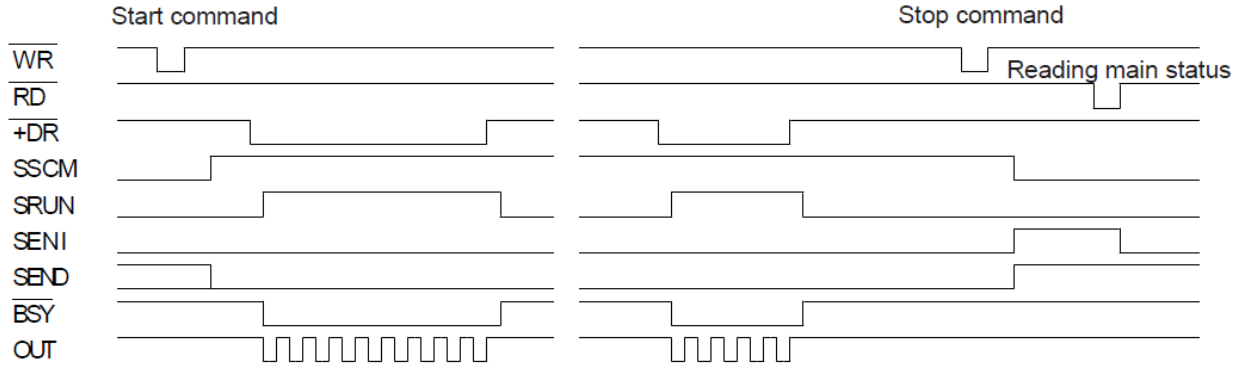
- ① 연속 모드(RMD.MOD6~0=00h,08h)일 때



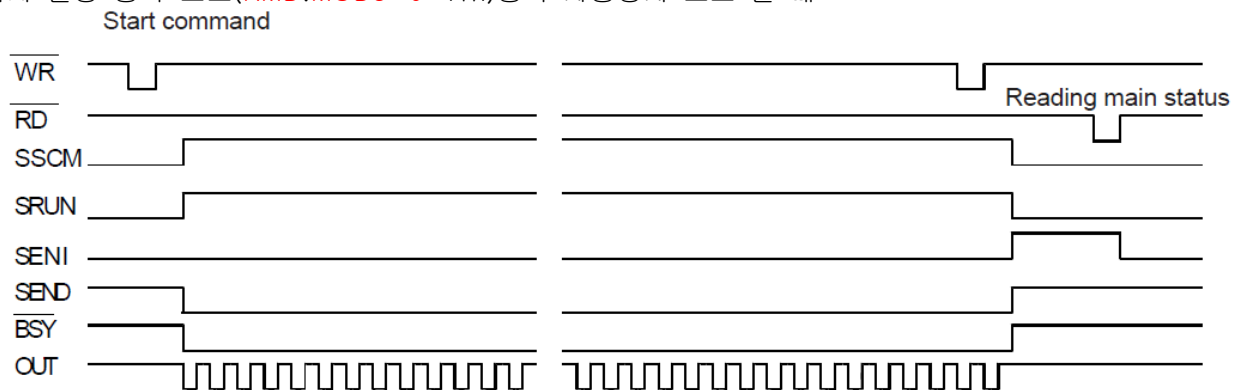
- ② PA/PB연속 모드(RMD.MOD6~0=01h)일 때



- ③ DR연속 모드(RMD.MOD6~0=02h)일 때

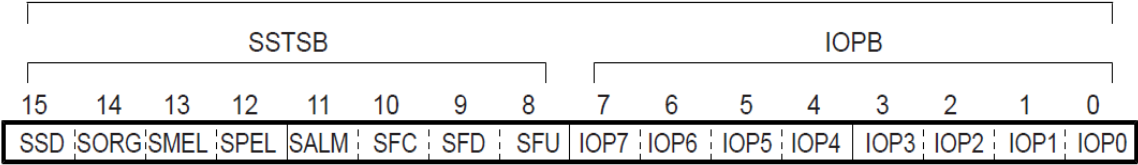


- ④ 위치 결정 동작 모드(RMD.MOD6~0=41h)등의 자동정지 모드 일 때



6-2-4-5. Sub status와 입출력 포트의 읽기(SSTSW, SSTSB, IOPB)

SSTSW



Bit	Bit 명	내용
7~0	IOP7~0	P7~P0단자의 상태를 읽습니다.(0:L레벨, 1:H레벨)
8	SFU	가속중에 “1”이됩니다.
9	SFD	감속중에 “1”이됩니다.
10	SFC	정속동작중에 “1”이됩니다.
11	SALM	ALM입력 ON시에 “1”이됩니다.
12	SPEL	+EL입력 ON시에 “1”이됩니다.
13	SMEL	-EL입력 ON시에 “1”이됩니다.
14	SORG	ORG입력 ON시에 “1”이됩니다.
15	SSD	SD입력ON시에 “1”이됩니다.(SD입력 렛치신호)

6-3. Serial Bus I/F

6-3-1. 접속 CPU의 설정

Serial bus I/F 회로의 선택은 **RD**단자와 **WR**단자에서 행합니다.

【Serial bus I/F CPU 신호 접속 예】

설정상태		I/F 명	단자에 접속하는 CPU 신호			
RD	WR		IF0 단자	IF1 단자	CS 단자	WRQ 단자
L	L	Serial I/F	SCK	MOSI	SS	MISO
상기 이외		Parallel I/F	【6-2-1.접속 CPU의 설정】에 기재			

Serial bus I/F : 4선식 동기 형의 Serial bus I/F를 내장 하고 있습니다.

1개의 slave select신호 (**SS**)로, 4개의 LSI까지 확장 접속을 행할 수 있습니다.

확장 접속 한 LSI의 식별은 DS0단자와 DS1단자에 device선택 정보를 설정 하는 것으로 행합니다.

SCK (Serial Clock) : Serial bus I/F의 clock 단자 입니다.

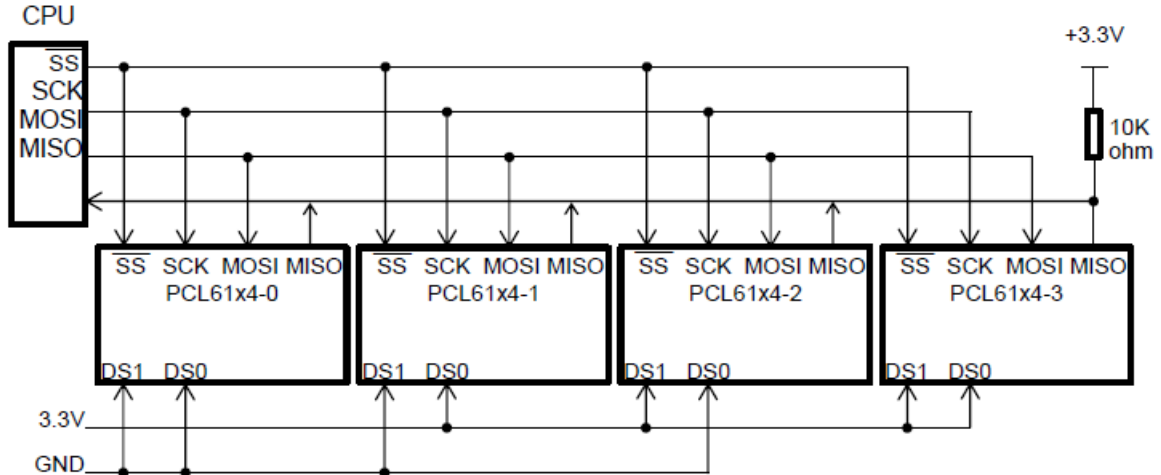
SS (Slave Select) : Slave (본 LSI)선택 단자 입니다.

MOSI (Master Output Slave Input) : Master (CPU)로부터 Slave (본LSI) 로의 입력 단자 입니다.

MISO (Master Input Slave Output) : Slave (본 LSI)로부터 Master (CPU)로의 출력 단자 입니다.

6-3-2. CPU Bus I/F 접속 예

CPU Bus I/F 선택의 설정 상태 : **RD**=L레벨, **WR**=L 레벨



주) Pull up저항은 Floating때에 CPU나 PCL61x4의 파손을 방지 하는 목적으로 접속하고 있습니다.

6-3-3. 선택 format

통신 format은 칩 선택 code의 type선택에 따라 아래의 4종류가 있습니다.

① Command 쓰기 format

1) 동작 command

MOSI :

칩 선택 code (S7-S0)	Command (C7-C0)
-------------------	-----------------

1회의 통신에 대하여 칩 선택 code와 command는 한 가지 입니다.

동작 command의 상세는 「7-1-1-2. Serial bus I/F의 동작 command 쓰기」를 참조 하세요 (범용 출력 bit제어 command와 제어 command도 동작 command와 같음).

2) Register 쓰기 command

MOSI :

칩 선택code (S7-S0)	Command(C7-C0)	Data x	Data y	Data z	Data u
------------------	----------------	--------	--------	--------	--------

1회의 통신에 대하여 칩 선택 code와 command는 한 가지 입니다.

data수는 칩 선택 code에서 선택한 칩수분을 기입 합니다.

data의 size는 32bit로 정렬 순서는 “data [7-0] +data [15-8] +data [23-16] +data [7-0] [31-24] ”입니다.

Register 기입 command의 상세는 「7-4-1-2 serial bus I/F의 register 기입」을 참조 하세요

3) Register 읽기 command

MOSI :

칩 선택 code (S7-S0)	Command (C7-C0)
-------------------	-----------------

1회의 통신에 대하여 칩 선택 code와 command는 한 가지 입니다.

MISO :

Data X	Data y	Data z	Data u
--------	--------	--------	--------

data수는 칩 선택 code에서 선택한 칩수분을 읽기 합니다.

data의 size는 32bit로 정렬 순서는 “data [7-0] +data [15-8] +data [23-16] +data [7-0] [31-24] ”입니다.

Register 읽기 command의 상세는 「7-4-2-2 serial bus I/F의 register 읽기」을 참조 하세요

② Main status 읽기 format

MOSI :

칩 선택 code (S7-S0)

1 회의 통신에 대하여 칩 선택 code는 한 가지 입니다.

MISO :

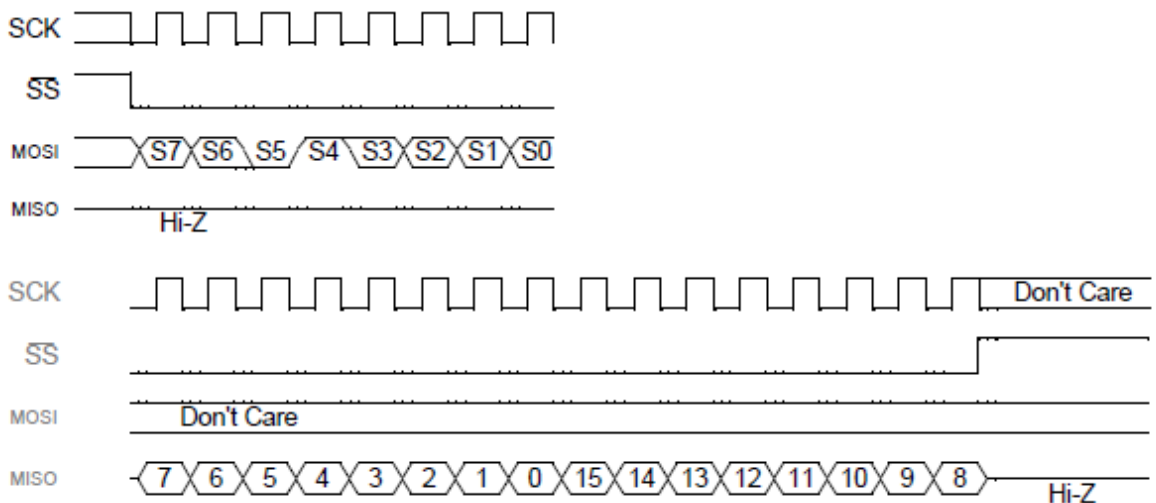
Data x	Data y	Data z	Data u
--------	--------	--------	--------

data수는 칩 선택 code에서 선택한 칩수분을 읽기 합니다.

data의 size는 16bit로 정렬 순서는 “data [7-0] +data [15-8] ”입니다.

Main status의 상세는 「6-2-4-4 main status의 읽기」를 참조 하세요

예. Main status의 읽기



S7-S0 : 칩 선택 code (main status 읽기 format은 S5="0", S4="1")

15-0 : main status 읽기 data

③ 범용 포트 쓰기 format

MOSI :

축 선택 code (S7-S0)	Data x	Data y	Data z	Data u
-------------------	--------	--------	--------	--------

1회의 통신에 대하여 축 선택 code는 한 가지 입니다.

data수는 축 선택 code에서 선택한 축수분을 쓰기 합니다.

data의 size는 8bit로 정렬 순서는 “data [7-0]”입니다.

[31-24]”입니다. 범용포트 data의 상세는 「7-5-1-2. Serial bus I/F의 범용 출력 제어 command쓰기」를 참조 하세요

④ Sub status 읽기 format

MOSI :

축 선택 code (S7-S0)

1회의 통신에 대하여 축 선택 code는 한 가지 입니다.

MISO :

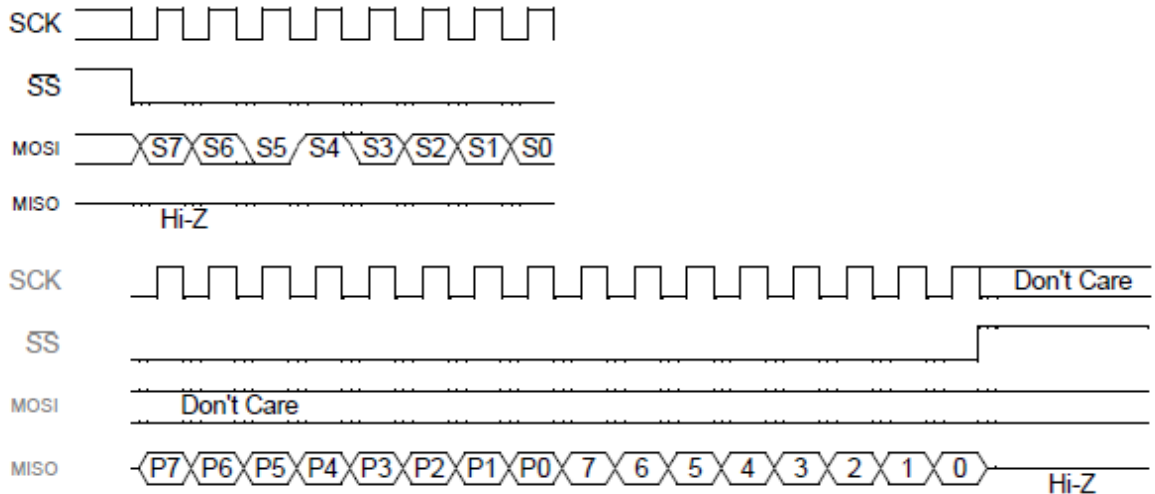
Data x	Data y	Data z	Data u
--------	--------	--------	--------

data수는 축 선택 code에서 선택한 축수분을 읽기 합니다.

data의 size는 16bit로 정렬 순서는 “data [7-0] +data [15-8]”입니다. “data [7-0]”이 범용 포트 입력 data이고 “data [15-8]”이 sub status 입니다.

Sub status data의 상세는 「6-2-4-5.sub status와 입출력 board의 읽기」를 참조 하세요

예. Sub status 의 읽기



S7-S0 : 축 선택 code (sub status 읽기 format은 S5="1", S4="1")

P7-P0 : 범용 포트 읽기 data

7-0 : sub status 읽기 data

주.

1. 축 선택 code로 복수 축을 선택 하면 복수 축에 대하여 1회의 serial 통신에서 access를 행할 수 있습니다.
그 경우 data 순서는 선택 된 축 가운데서 X>Y>Z>U의 순 입니다.
2. 복수 축에 대하여 command(register) 기입, 범용 board 기입은, ~~SS~~신호의 시작 때에 기입 됩니다.
3. 복수 축에 대하여 register 읽기는 “C0”bit 기입 때의 상태를 latch해서 결과를 순차 읽기 합니다.
4. 복수 축에 대하여 main status 읽기, sub status (범용 board)읽기도 “S0”쓰기 때의 상태를 latch하고 결과를 순차 읽기 합니다.
5. format 대로 bit수를 쓰지 않고 제어를 중단 (쓰기 도중에서 ~~SS~~신호를 시작)한 경우는 예기치 못한 데이터를 써 버리기 때문에 주의 바랍니다.
6. format 대로의 bit수를 읽지 않고 제어를 중단(읽기 도중에서 ~~SS~~신호를 시작)한 경우는 남은 데이터가 파괴되어 버리기 때문에 주의 바랍니다.

6-3-3-1 축 선택 code

축 선택 code는 1byte 입니다. 하기의 8bit 부터 입니다.

Bit	PCL6114	PCL6124	PCL6144
0	X축 선택	X축 선택	X축 선택
1	(“0” 고정)	Y축 선택	Y축 선택
2	(“0” 고정)	(“0” 고정)	Z축 선택
3	(“0” 고정)	(“0” 고정)	U축 선택
4	TYPE 선택 A		
5	TYPE 선택 B		
6	DEVICE 선택 0		
7	DEVICE 선택 1		

① 축 선택 (Bit3-0)

쓰기, 또는 읽기 대상의 축을 선택 합니다.

축 선택 bit가 “1”의 축이 선택 된 축이 됩니다.

모두의 축 선택 bit가 “0”의 경우는 X축만 선택 (:0001b”와 같음) 됩니다.

② TYPE 선택 (Bit5. 4)

4종류의 통신 format를 선택 합니다.

TYPE 선택		통신 format
B	A	
0	0	COMMAND 기입
0	1	Main status 읽기
1	0	범용 board 쓰기
1	1	Sub status 범용 board 읽기

③ Device 선택 (Bit7. 6)

통상은 한 개의 slave select신호 (SS)에서의 1개의 LSI만을 접속 합니다만 본 LSI는 최대 4개의 LSI까지 확장 접속 할 수 있습니다.

Device선택 1과 device 선택0의 bit는 device select 번호 단자 (DS1, DS0)에 대응 하고 있습니다. Device select 번호 단자의 설정이 다른 복수의 LSI로, 동시 access는 할 수 없습니다.

Device 선택		Device select 번호 단자	
1	0	DS1	DS0
0	0	L	L
0	1	L	H
1	0	H	L
1	1	H	H

6-3-3-2 Command

Command code는 1byte입니다. 상세는 「7. command」를 참조 하세요

6-3-3-3 data

data는 1byte 의 정수 배로, 하위 byte로부터 상위 byte의 순으로, 각 byte는 Bit7 (MSB)로부터 Bit0(LSB)의 순입니다. Data는 8bit 미만의 경우도 부족 bit에 “0”을 대용하고 1byte단위로 설정해 주세요.

register기입 때의 data가 4byte미만의 경우도 부족 byte로 00h를 대용하고 4byte단위로 설정 해 주세요. 복수 축 register일괄 쓰기의 경우도 같고 1축당 4byte단위로 설정해 주세요.

7. COMMAND (동작 command 및 제어 command)

7-1. 동작 command

8bit Parallel bus I/F의 경우는, 축 지정 data를 COMB1 (8Bit-I/F시의 1번지)에 쓰기 후, Command를 COMB0 (8Bit-I/F시의 0번지)에 써 넣는 것에 의해, Pulse 출력의 start, 정지, 속도의 변경을 합니다. 16bit Parallel bus I/F의 경우는, 축 지정과 command를 포함시킨 16비트 data를 써 넣습니다. Serial bus I/F의 경우는 command쓰기 포맷을 씁니다.

7-1-1. 동작 Command의 쓰기 순서(축 지정은 생략)

다음 command를 계속할 경우는 CLK신호 4주기분(약0.2us)의 wait가 필요합니다.

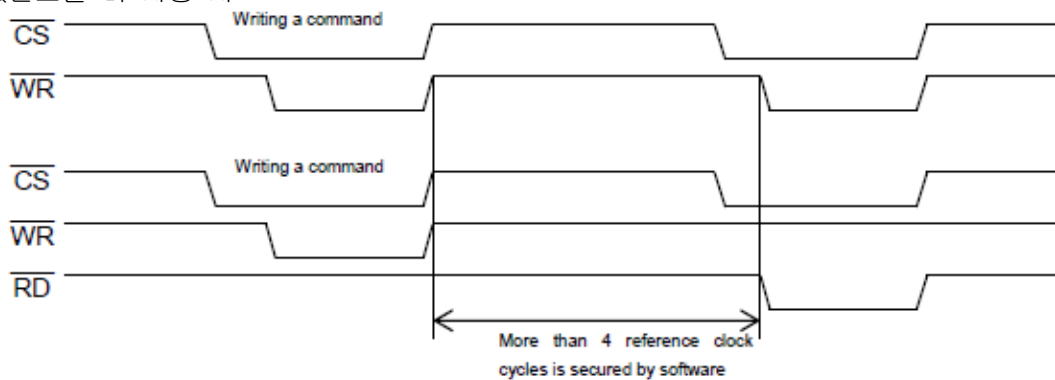
WRQ 신호를 CPU에 접속하여 사용 하는 경우는 CPU기능에 따라 자동적으로 wait 시간이 확보 됩니다.

wait 기능이 없는 CPU를 사용하는 경우는 IFB=H레벨을 확인하고 나서 액세스해 주세요

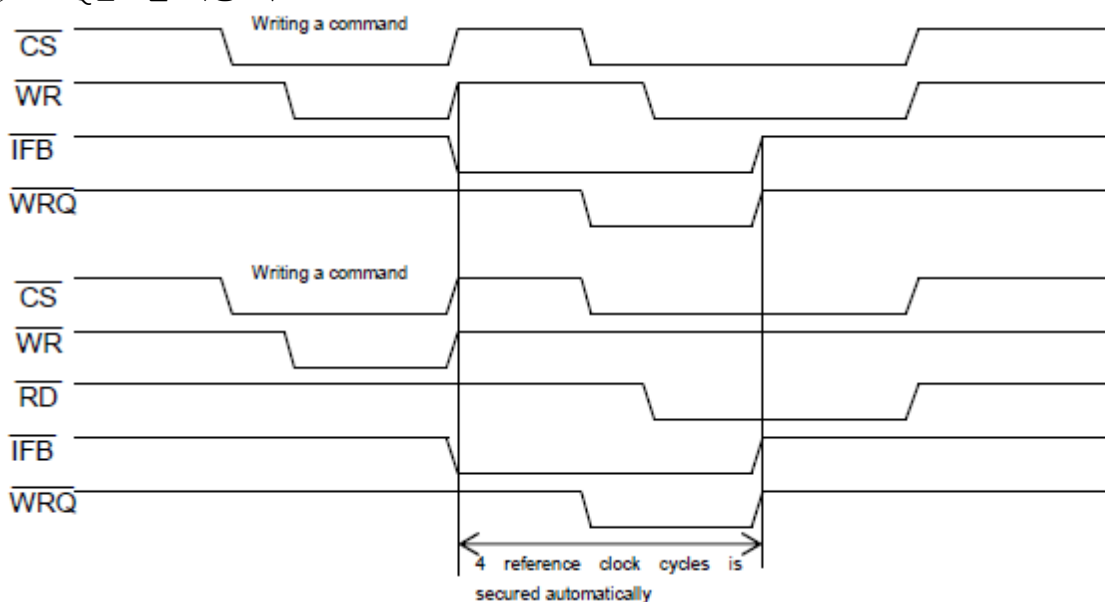
7-1-1-1 Parallel bus I/F의 동작 command 쓰기 (축 지정은 생략)

COMB0에 command를 기입 합니다.

1) WRQ신호를 미 사용 시



③ ~~WRQ~~신호를 사용 시

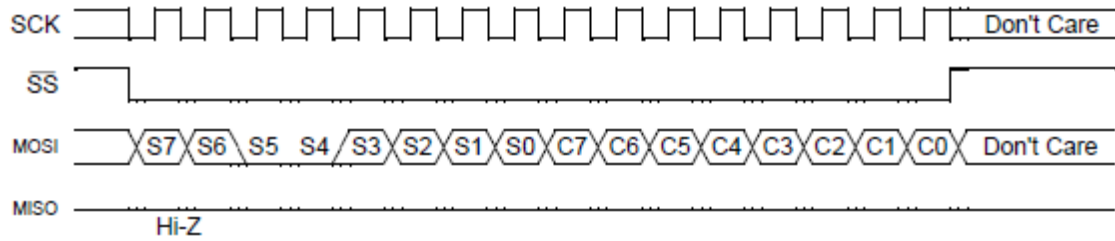


주의. CS와 IFB가 모두 L 레벨의 사이, WRQ신호가 L 레벨이 됩니다.

7-1-1-2 Serial bus I/F의 동작 command 기입

Command 쓰기 포맷을 사용 합니다.

예. 동작 command 쓰기



S7-0 : 칩 선택 code (command 쓰기 포맷이기 때문에, S5="0". S4="0")

C7-0 : command

7-1-2.start command

①start command

정지 시에 써 넣으면 스타트합니다. 동작 중의 쓰기는 다음 start용이 됩니다.

COMB0	기호	내용
50h	STAFL	FL정속 start
51h	STAFH	FH정속 Start
52h	STAD	고속 Start1 (FH정속 -> 감속정지) 주
53h	STAUD	고속 Start2(가속 -> FH정속 -> 감속정지) 주

주 . 상세에 대해서는, 「10-1. 속도 패턴」을 참조해 주십시오.

② 잔량 start command

위치 결정 동작을 도중 정지시킨 후에 써 넣으면, 위치 결정 COUNTER의 남은 Pulse 수분 동작합니다.

COMB0	기호	내용
54h	CNTFL	잔량FL정속 start
55h	CNTFH	잔량FH정속 Start
56h	CNTD	잔량고속 Start1 (FH정속 -> 감속정지)
57h	CNTUD	잔량고속 Start2(가속 -> FH정속 -> 감속정지)

③ 동시 start command

RMD레지스터의 설정에 의해, CSTA신호 입력 기다림 상태에 있는 축을 start 시킵니다.

COMB0	기호	내용
06h	CMSTA	CSTA단자에서 start용 펄스를 한펄스출력합니다.
2Ah	SPSTA	자기축만 CSTA입력과 동등처리

7-1-3. 속도 변경 command

동작 중에 써 넣으면 동작 속도를 변경합니다. 정지 중의 쓰기는 무시됩니다.

COMB0	기호	내용
40h	FCHGL	순간FL정속에 변경(FL정속 start와 같은 동작 상태로 전이)
41h	FCHGH	순간FH정속에 변경(FH정속 start와 같은 동작 상태로 전이)
42h	FSCHL	감속해서 FL속도에 변경(고속start와 같은 동작 상태로 전이)
43h	FSCHH	가속해서 FH속도에 변경(고속start와 같은 동작 상태로 전이)

7-1-4. 정지 Command

①정지 Command

동작 중에 써 넣으면 정지합니다.

COMB0	기호	내용
49h	STOP	동작중에 쓰면 즉시정지합니다.
4Ah	SDSTP	FH정속동작중 또는 고속동작중에 쓰면 FL속도까지 감속하고 즉시정지합니다. FL정속동작중에 쓰면 즉시정지합니다.

④ 동시 정지 command

RMD레지스터의 설정에 의해, CSTP입력 정지 기능이 유효해져 있는 축을 정지시킵니다.

COMB0	기호	내용
07h	CMSTP	CSTP단자에서 Stop용 펄스를 한펄스 출력합니다.

③비상 정지 Command

축을 비상 정지시킵니다.

COMB0	기호	내용
05h	CMEMG	비상정지(CEMG입력과 동등)

7-1-5.NOP(무효) command

COMB0	기호	내용
00h	NOP	동작에 영향을 주지않습니다.

7-2. 범용 출력 bit 제어 command

P0~P7단자의 출력을 bit 제어할 수 있습니다.

입 출력 설정이 출력에 설정되어 있을 경우에, command에 대응해서 P0~P7단자로부터 출력되고, 출력 이외에 설정한 단자에 대응하는 command는 무시됩니다.

쓰기 수순은 동작 command와 같습니다.

이 command 이외에, **Parallel bus I/F** 경우는 범용 출력 포트(OTPB: 8Bit-I/F시의 2번지)에 써 넣는 것에 의해, **Serial bus I/F**의 경우는 범용 port기입 포맷을 기입하는 것에 따라 8비트 일괄 설정을 할 수 있습니다. " 7-5. 범용 출력 제어 command"를 참조해 주십시오.

COMB0	기호	내용	COMB0	기호	내용
10h	P0RST	P0를 L레벨로합니다	18h	P0SET	P0를 H레벨로합니다
11h	P1RST	P1를 L레벨로합니다	19h	P1SET	P1를 H레벨로합니다
12h	P2RST	P2를 L레벨로합니다	1Ah	P2SET	P2를 H레벨로합니다
13h	P3RST	P3를 L레벨로합니다	1Bh	P3SET	P3를 H레벨로합니다
14h	P4RST	P4를 L레벨로합니다	1Ch	P4SET	P4를 H레벨로합니다
15h	P5RST	P5를 L레벨로합니다	1Dh	P5SET	P5를 H레벨로합니다
16h	P6RST	P6를 L레벨로합니다	1Eh	P6SET	P6를 H레벨로합니다
17h	P7RST	P7를 L레벨로합니다	1Fh	P7SET	P7를 H레벨로합니다

7-3. Control command

COUNTER reset 등의 각종의 컨트롤을 합니다.

쓰기 수순은 동작 command와 같습니다.

7-3-1. software reset command

본 LSI를 reset 합니다.

COMB0	기호	내용
04h	SRST	소프트웨어 리셋(RST단자 = L 레벨과 동일한 기능)

주의. 본 command 를 쓰기 후, CLK의 12주기의 사이는 액세스를 행하지 말아 주십시오.

7-3-2. COUNTER reset command

COUNTER의 내용을 0으로 합니다.

COMB0	기호	내용
20h	CUN1R	COUNTER1의 리셋
21h	CUN2R	COUNTER2의 리셋

7-3-3. ERC 출력 제어 command

ERC신호를 command로 제어할 수 있습니다.

COMB0	기호	내용
24h	ERCOUT	ERC신호의 출력
25h	ERCRST	ERC출력을 레벨출력에 설정한 경우에 출력을 리셋합니다.

7-3-4. Pre register control command

Pre register 설정의 cancel을 행합니다.

한편, Pre register에 대해서는, 「8-2. Pre register를 참조해 주십시오.

COMB0	기호	내용
26h	PRECAN	동작중에 프리레지스터 취소

7-3-5. PCS입력 command

PCS입력 ON과 동등한 처리를 행합니다.

COMB0	기호	내용
28h	STAON	PCS입력 대행

7-3-6. LTC입력 (COUNTER latch) command

LTC입력 ON과 동등한 처리를 행합니다.

COMB0	기호	내용
29h	LTCH	LTC입력대행(카운트 렛치)

7-3-7 SENI, SEOR reset command

메인 status의 자동 reset 정지 기능이 유효(RENV2. MRST="1")의 경우에 각각의 bit를 수동 reset 합니다.

COMB0	기호	내용
2Dh	SENI	정지 interrupt bit(MSTSW. SENI)를 reset 합니다.
2Eh	SEOR	목표위치 override실패 bit (MSTSW.SEOR)을 reset 합니다.

7-4. REGISTER 제어 COMMAND

Parallel bus I/F 경우는 레지스터 제어 command를 COMB0 (8비트I/F시의 0번지)에 써 넣는 것에 의해, serial bus I/F의 경우는 쓰기 포맷을 써 넣는 것에따라, 레지스터와 입출력 buffer 사이에서 data의 copy가 행하여 집니다.

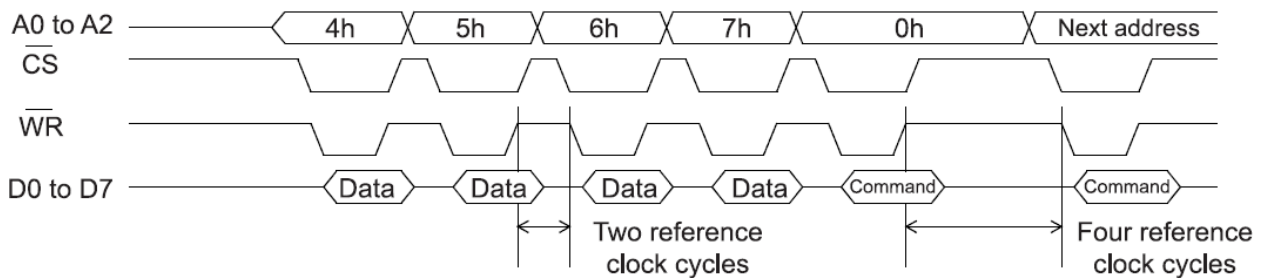
주의: Interrupt 처리 프로그램으로 입출력 buffer를 사용할 경우에는, 사용 전에 입출력 buffer의 내용을 읽어내서 PUSH 하고, 사용 후에 원래의 값으로 되돌아서 POP하는 주의가 필요합니다.

7-4-1. 레지스터에의 data쓰기 순서

7-4-1-1 Parallel bus I/F의 register 쓰기 (축 지정은 생략)

- ① 레지스터에 써 넣는 data를 입출력 buffer (8비트I/F시의 4번지~7번지)에 써 넣습니다. 쓰기 순서는 임의 입니다만, CLK신호 2 주기 분 이상의 간격(t1)을 확보해 주십시오.
- ③ 그 후, COMB0 (8비트I/F시의 0번지)에 「레지스터 쓰기 Command」를 써 넣습니다. 다음 data 또는 command의 쓰기를 계속할 경우에는, CLK신호 4주기분 이상 (약 0.2μs)의 간격(t2)을 확보해 주십시오.

①② 모두, WRQ출력을 CPU에 접속하고 있을 경우에는, CPU의 wait 제어에 의해 자동적으로 쓰기 간격이 확보됩니다.



7-4-1-2 Serial bus I/F의 register 쓰기

Command 쓰기 포맷을 사용 합니다.

예. Register 쓰기



S7-0 : 칩 선택 code (command 쓰기 포맷이기 때문에 S5="0", S4="0")

C7-0 : command

31-0 : register 쓰기 data

7-4-2. Register로부터의 data 읽기 순서

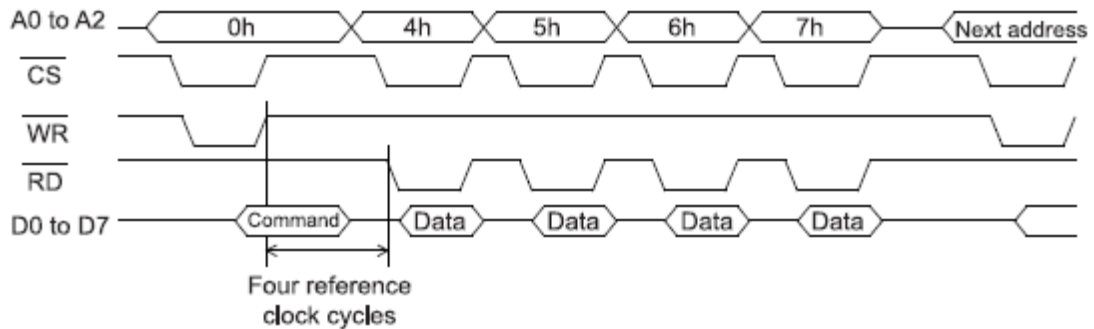
7-4-2-1 Parallel bus I/F의 register 읽기 (축 지정은 생략)

①COMB0 (8비트I/F때에 0번지)에 「레지스터 읽기 command」를 써 넣습니다.

②입출력 buffer에 data가 copy 될 때까지 기다립니다. wait 시간은 CLK신호 4주기 분이상 (약 0.2 μ s)의 간격(t3)이 필요합니다.

3.입출력 buffer (8비트I/F때에 4번지~7번지)로부터 data를 읽어냅니다. 입출력 buffer의 읽기 순서는 임의입니다. 또, 읽기 간격에 제한은 없습니다.

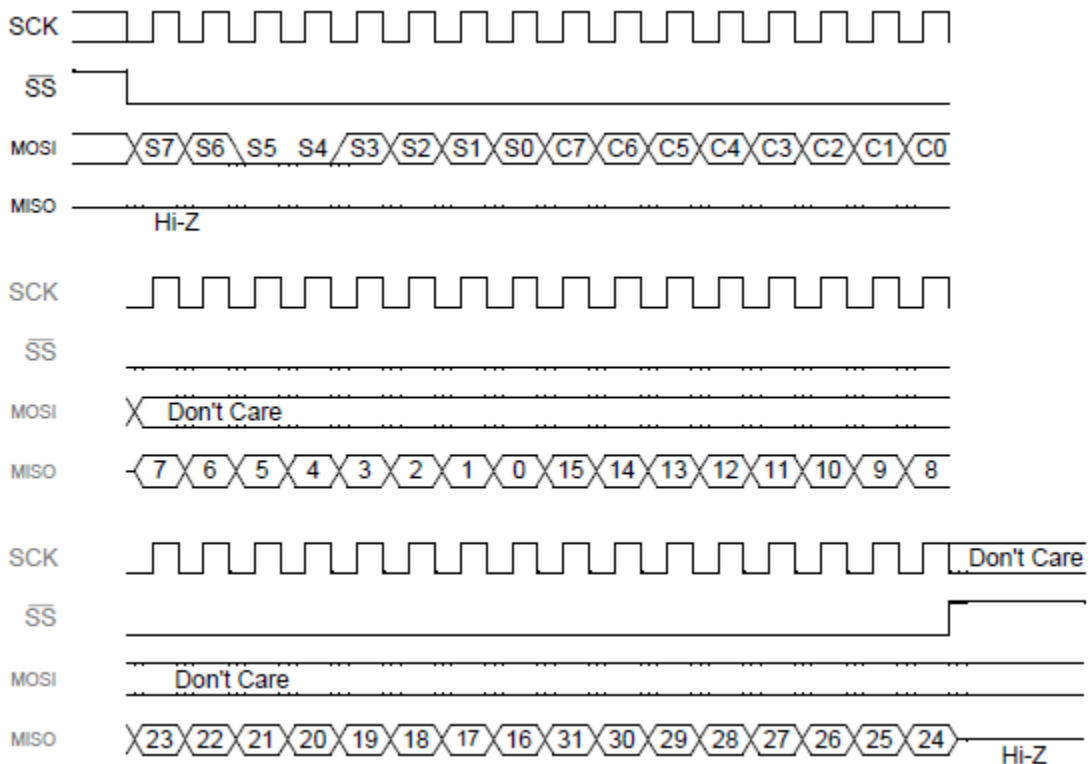
②WRQ출력을 CPU에 접속하고 있을 경우에는, CPU의 wait 제어에 의해 자동적으로 쓰기 간격이 확보됩니다.



7-4-2-2 Serial bus I/F의 register 읽기

Command 쓰기 포맷을 사용 합니다.

예. Register 읽기



S7-0 : 축 선택 code (command 쓰기 포맷이기 때문에 S5="0", S4="0")

C7-0 : command

31-0 : register 읽기 data

7-4-3. Register 제어 command 일람
하기는 축별 register 입니다.

No	내용	BIT	레지스터					프리레지스터				
			명칭	읽기Command		쓰기Command		명칭	읽기Command		쓰기Command	
				COMB0	기호	COMB0	기호		COMB0	기호	COMB0	기호
1	이동량	32	RMV	D0h	RRMV	90h	WRMV	PRMV	C0h	RPRMV	80h	WPRMV
2	초기속도	14	RFL	D1h	RRFL	91h	WRFL	PRFL	C1h	RPRFL	81h	WPRFL
3	동작속도	14	RFH	D2h	RRFH	92h	WRFH	PRFH	C2h	RPRFH	82h	WPRFH
4	가속rate	16	RUR	D3h	RRUR	93h	WRUR	PRUR	C3h	RPRUR	83h	WPRUR
5	감속rate	16	RDR	D4h	RRDR	94h	WRDR	PRDR	C4h	RPRDR	84h	WPRDR
6	속도배율	12	RMG	D5h	RRMG	95h	WRMG	PRMG	C5h	RPRMG	85h	WPRMG
7	Slowdown point	24	RDP	D6h	RRDP	96h	WRDP	PRDP	C6h	RPRDP	86h	WPRDP
8	동작 모드	30	RMD	D7h	RRMD	97h	WRMD	PRMD	C7h	RPRMD	87h	WPRMD
9	직선보간주축 이동량	32	RIP	D8h	RRIP	98h	WRIP	PRIP	C8h	RPRIP	88h	WPRIP
10	가속 S구간	13	RUS	D9h	RRUS	99h	WRUS	PRUS	C9h	RPRUS	89h	WPRUS
11	감속 S구간	13	RDS	DAh	RRDS	9Ah	WRDS	PRDS	CAh	RPRDS	8Ah	WPRDS
12	환경설정1	32	RENV1	DCh	RRENV1	9Ch	WRENV1					
13	환경설정2	32	RENV2	DDh	RRENV2	9Dh	WRENV2					
14	환경설정3	26	RENV3	DEh	RRENV3	9Eh	WRENV3					
15	COUNTER1 (지령)	32	RCUN1	E3h	RRCUN1	A3h	WRCUN1					
16	COUNTER2 (기계)	32	RCUN2	E4h	RRCUN2	A4h	WRCUN2					
17	Comparator1	32	RCMP1	E7h	RRCMP1	A7h	WRCMP1					
18	Comparator2	32	RCMP2	E8h	RRCMP2	A8h	WRCMP2					
19	Comparator3	32	RCMP3	E9h	RPCMP3	A9h	WRCMP3					
20	Comparator4 (-_soft limit)	32	RCMP4	EAh	RRCMP4	AAh	WRCMP4					
21	이벤트 INT 요인설정	13	RIRQ	ECh	RRIRQ	ACH	WRIRQ					
22	Counter1 래치 DATA	32	RLTC1	EDh	RRLTC1							
23	Counter2 래치data	32	RLTC2	EEh	RRLTC2							
24	확장상태	17	RSTS	F1h	RRSTS							
25	에러INT 상태	11	REST	F2h	RREST	B2h	WREST					
26	이벤트 INT 상태	16	RIST	F3h	RRIST	B3h	WRIST					

27	위치결정 Counter	32	RPLS	F4h	RRPLS							
28	EZ Counter, 속도 모니터	20	RSPD	F5h	RRSPD							
29	Slowdown point counter	24	RSDC	F6h	RRSDC							

하기는 공통 register 입니다. (Serial bus I/F의 경우에 사용 할 수 있습니다.)

No	내용	BIT	레지스터						프리레지스터			
			명칭	읽기Command		쓰기Command		명칭	읽기Command		쓰기Command	
				COMB0	기호	COMB0	기호		COMB0	기호	COMB0	기호
1	범용 port(GP0~15) 사양 설정	16	RGPM	FAh	RRGPM	Bah	WRGPM					
2	초기속도	16	RGPD	FBh	RRGPD	BBh	WRGPD					

공통 register로는 어떤 축으로 부터라도 액세스를 행할 수 있습니다.

7-5. 범용 출력 제어 COMMAND

Parallel bus I/F의 경우는 범용 출력 제어 Command를 출력 포트(OTPB: 8Bit-I/F시 2번지)에 써 넣는 것에 의해, P0~P7단자의 출력을 제어합니다.

Serial bus I/F의 경우는 command에 대응하는 P0~P7의 단자로 부터 출력됩니다.

16bit Parallel bus I/F의 경우는, 상위 8비트는 무효입니다만, 장래의 기능 변경에 대비해서 0으로 해 주십시오.

P0~P7단자의 출력 설정은, 입 출력 설정이 입력에 설정되어 있을 때도 유지됩니다.

Bit 제어 command에 의해, 단자 마다 설정할 수도 있습니다.

7-5-1. Command 쓰기 순서

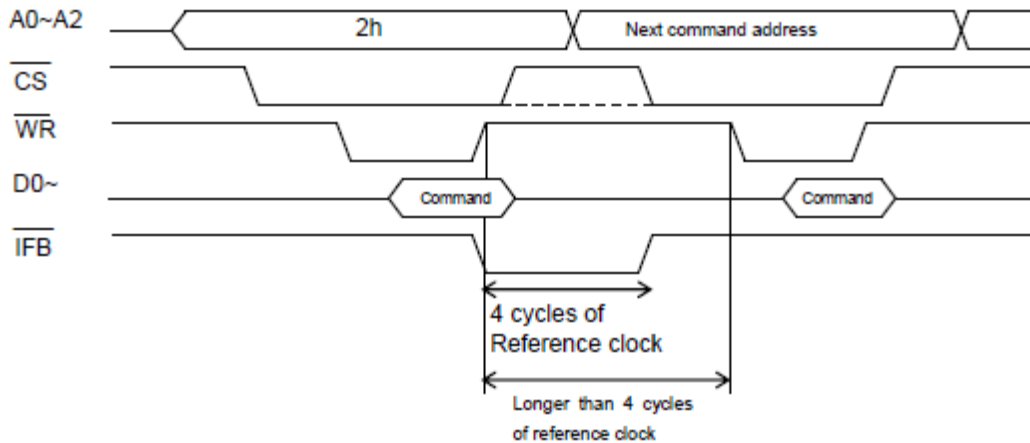
다음 command를 계속할 경우는 CLK신호 4주기분 (약0.2us)의 wait이 필요합니다.

~~WRQ~~단자로부터는 wait request 신호가 출력됩니다.

~~WRQ~~신호를 CPU에 접속하지 않는 경우는 software에서 간격을 확보 할지, ~~IFB~~출력 단자가 H 레벨로 있는 것을 확인하고 액세스 바랍니다.

7-5-1-1 Parallel bus I/F의 범용 출력 제어 command 쓰기

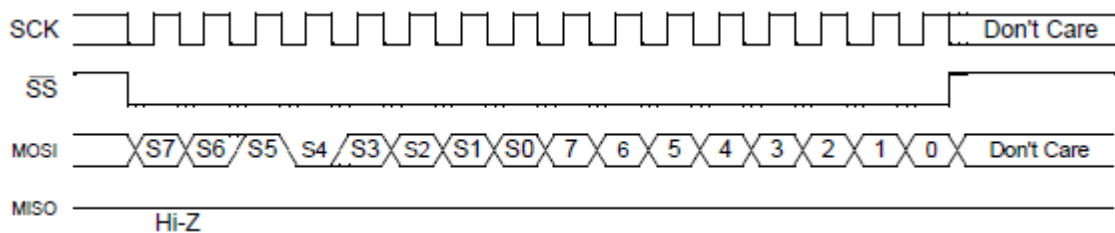
출력 port(OTPB : 8bit I/F때에 2번지)로 command를 쓰기 합니다.



7-5-1-2 Serial bus I/F의 범용 출력 제어 command 쓰기

범용 port쓰기 포맷을 사용 합니다.

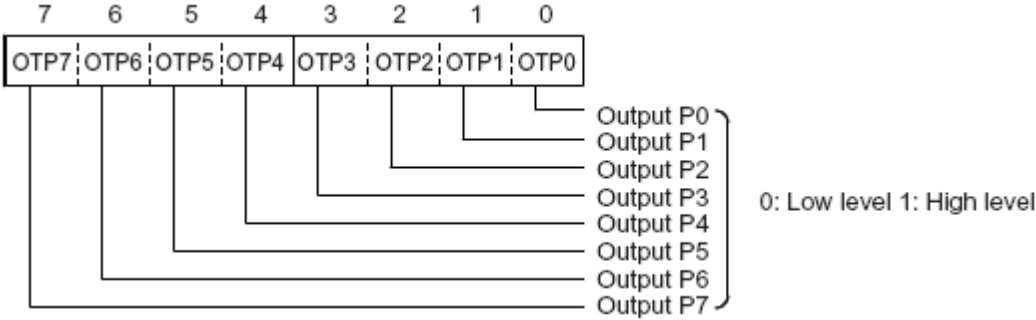
예. 범용 포트쓰기



S7-0 : 축 선택 code (범용 port 쓰기 포맷이기 때문에 S5="1", S4="0")

7-0 : 범용 port의 bit 배치 data

7-5-2. Command의 bit 배치



8. Register

8-1. Register 일람

각 축마다 하기의 register가 있습니다.

No	레지스터명칭	BIT	R/W	내용	프리레지스터
1	RMV	32	R/W	이동량, 목표위치	PRMV
2	RFL	14	R/W	초기속도	PRFL
3	RFH	14	R/W	동작속도	PRFH
4	RUR	16	R/W	가속rate	PRUR
5	RDR	16	R/W	감속rate	PRDR
6	RMG	12	R/W	속도배율	PRMG
7	RDP	24	R/W	Slowdown point	PRDP
8	RMD	30	R/W	동작 모드	PRMD
9	RIP	32	R/W	직선보간주축 data	PRIP
10	RUS	13	R/W	가속시S자구간	PRUS
11	RDS	13	R/W	감속시 S자구간	PRDS
12	RENV1	32	R/W	환경설정1(입출력단자의 사양 설정)	
13	RENV2	32	R/W	환경설정2(범용포트의 사양설정)	
14	RENV3	26	R/W	환경설정3(원점복귀, Counter의 사양설정)	
15	RCUN1	32	R/W	COUNTER1(지령위치 Counter)	
16	RCUN2	32	R/W	COUNTER2(기계위치 Counter)	
17	RCMP1	32	R/W	Comparator1용 비교data	
18	RCMP2	32	R/W	Comparator2용 비교data	
19	RCMP3	32	R/W	Comparator3용 비교data (+)SOFT LIMIT	
20	RCMP4	32	R/W	Comparator4용 비교data (-)SOFT LIMIT	
21	RIRQ	13	R/W	이벤트INT 요인설정	
22	RLTC1	32	R	Counter1(지령위치)렛치data	
23	RLTC2	32	R	Counter2(기계위치)렛치data	
24	RSTS	17	R	확장상태	
25	REST	11	R	에러INT상태	
26	RIST	16	R	이벤트INT상태	
27	RPLS	32	R	위치결정Counter(이동잔펄스수)	
28	RSPD	20	R	EZ Counter,속도 모니터	
27	RSDC	24	R	Slowdown point 설정 값	

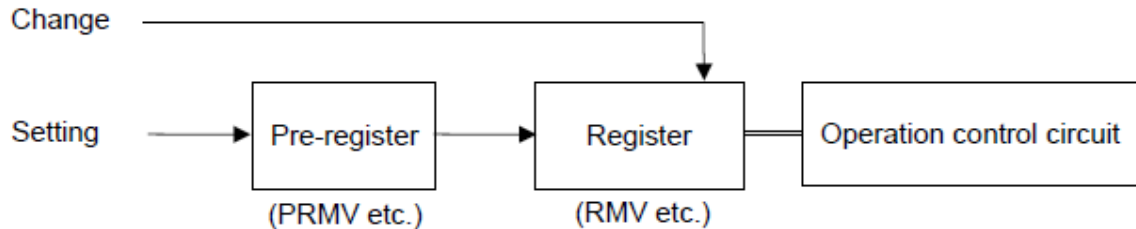
공통으로 하기의 register가 있습니다. (Serial bus I/F의 경우에 사용 합니다.)

No	레지스터명칭	BIT	R/W	내용	Pre-register명
1	RMV	16	R/W	범용 PORT(GP0~15) 사양설정	-
2	RFL	16	R/W	범용 PORT(GP0~15) DATA	-

8-2. Pre register

RMV, RFL, RFH, RUR, RDR, RMG, RDP, RMD, RIP, RUS, RDS register와 start command에는 pre register가 있습니다.

Pre register와는, 동작 중에 다음 동작용 data를 세트 해 두는 register로, 본 LSI의 pre register는 아래의 그림과 같은 구성이 되고 있으며, FIFO동작합니다.



통상, 동작용 data는 pre register에 작성 합니다. Start command의 pre register는 쓰기 전용입니다.

속도 변경 등, 현재의 동작 상태를 변경할 경우에는 레지스터에 새 data를 써 넣습니다.

「pre register」→「register」에의 내용의 시프트 동작(copy)은, 동작 완료 시에 행하여 집니다.

또, 1회의 동작용 data설정은 복수의 pre register (PRMV, PRFH ,...) 를 사용 합니다. 모든 pre register에 다음 동작 용 data를 설정하기 전에, 현재의 동작이 종료해서 미완성 data set로 start하는 것을 방지하기 위해서, 확정/미 확정이라고 하는 방식을 도입하고 있습니다.

start command를 써 넣으면, 그 동작용 data가 확정하고, 현재의 동작 완료 시에 계속 동작을 행합니다.

Pre register의 쓰기, 동작 순서를 아래에 명기합니다.

- ① Pre register, register가 빈 상태일 때에
Pre register에 data를 써 넣으면, Pre register, 및 register에 data가 써 넣어집니다.
(data 1 미 확정 상태)
- ② start command 쓰기에 의해, 레지스터의 내용이 확정되어 동작을 시작합니다.
- ③ 동작 중에 다음 동작 data를 Pre register에 작성합니다. (전회와 같은 내용의 레지스터는 생략할 수 있습니다.)
Register는 확정 상태이기 때문에 pre register 만으로 다음 동작 data를 써 넣습니다. (data 2)
- ④ 다음 동작용 start command의 쓰기에 의해, Pre register 확정 (기억 마침) 상태가 됩니다.
- ⑤ 첫 회의 동작이 완료하면, Pre register→ register data 전송이 행하여 지고, 다음 동작 data(data2)를 따라서 동작을 시작합니다.
- ⑥ 다음동작이 완료되면, Pre register→ register data 전송이 행하여 집니다만, 다음 동작 data가 미 확정 상태 이기 때문에 정지합니다.

순서	pre register	register	SPRF
	0 미확정	0 미확정	0
1	데이터1 미확정	데이터1 미확정	0
2	데이터1 미확정	데이터1 확정	0
3	데이터2 미확정	데이터1 확정	0
4	데이터2 확정	데이터1 확정	1
5	데이터2 미확정	데이터2 확정	0
6	데이터2 미확정	데이터2 미확정	0

순서 ⑤ 이후는, Pre register가 미 확정 상태 때문에, 다음 동작 data를 써 넣을 수 있습니다. Pre register가 확정 상태의 때의 쓰기 data는 무효가 됩니다.

Pre register가 확정 상태의 때는, main status MSTSW. SPRF="1"이 됩니다.

또, RIRQ.IRNM 설정에 의해, 동작 완료에 의해 Pre register가 미 확정 상태로 변화 했을 때, ~~INT~~신호를 출력 합니다

또한, 아래의 경우에, Pre register 가 미 확정 상태가 되어, 현재의 동작이 완료해도 계속 start를 cancel 가능 합니다.

①Pre Pre register cancel command (26h)의 쓰기.

②STOP command(49h), SDSTP(4Ah)에 의한 정지.

->위치 결정 동작에 있어서 자동 감속 중에 SDSTP (4Ah) (감속 정지 command)를 써 넣었을 경우는, 목표위치에 도달합니다만 미 확정 상태가 되고, 다음 동작은 취소됩니다.

③ 이상 정지 시(REST register의 비트6~0의 어느 것인가 가 “1”이 되었을 때)

주의. Pre register를 이용해서 다음동작을 자동 스타트할 경우,

동작 완료 타이밍은” 주기완료” (RMD의 METM=” 0”)로 설정해 주십시오.

「 Pulse 완료」 (RMD의 METM=” 1”)로 설정 하면

최종 Pulse와 다음 동작의 start pulse와의 간격이, $17 \times T_{clk}$ (T_{clk} : 기준 clock 주기)로 좁아집니다.

상세에 대해서는 「11-3-2. 출력 Pulse 폭과 동작 완료 타이밍」을 참조해 주십시오.

8-3. Register의 설명

모든 register와 pre register의 초기 값은 "0"입니다.

register에 의해, "0"은 설정 범위 외가 될 경우가 있으므로 주의해 주십시오.

주의 1. *표시의 비트는, 쓰기 때에는 무시되어, 읽어 낼 때에는 "0"이 됩니다.

1. &표시의 비트는, 쓰기 때에는 무시되어, 읽어 낼 때에는 공란 표시 중의 최상위 비트와 동일해집니다. (부호확장)

8-3-1 .PRMV (RMV) register

위치 결정 동작에 있어서, 목표 위치를 설정하는 pre register 입니다.

RMV는 PRMV용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
&	&	&	&																												

설정 범위는 -2,147,483,648 ~ +2,147,483,647입니다.

동작 중에 RMV레지스터를 변경하는 것에 의해, 목표 위치 override를 실시할 수 있습니다.

8-3-2. PRFL(RFL)레지스터

고속(가 감속 첨부)동작에 있어서, 처음 속도(정지 속도)을 설정하는 pre register 입니다.

RFL은 PRFL용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*														

설정 범위는 1~16,383입니다만, 실 속도 [pps]는 PRMG레지스터의 속도배율설정 값에 의해 변화됩니다.

8-3-3. PRFH(RFH)레지스터

동작 속도를 설정하는 pre register 입니다.

RFH는 PRFH용의 레지스터로, 속도의 override 때에 써 넣습니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*														

설정 범위는 1~16,383입니다만, 실 속도 [pps]는 PRMG레지스터의 속도배율설정 값에 의해 변화됩니다.

8-3-4.PRUR(RUR)레지스터

가속 rate를 설정하는 pre register 입니다.

RUR는 PRUR용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*														

설정 범위는 1 ~ 65,535 입니다.

8-3-5.PRDR(RDR)레지스터

감속 rate를 설정하는 레지스터입니다.

RDR는 PRDR용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*														

통상의 설정 범위는 1~65,535입니다.

PRDR="0"의 때, 감속 rate는 PRUR에서 설정한 값이 됩니다.

주의. Slow down 포인트 자동 설정 시(PRMD. MSDP="0")에는, PRUR와 동일 값인가, "0"을 설정해 주십시오.

8-3-6. PRMG(RMG)레지스터

속도배율을 설정하는 pre register 입니다.

RMG은 PRMG용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

설정 범위는 1~4,095입니다.

속도 레지스터 PRFL(RFL), PRFH(RFH)설정 값과 실 속도의 관계를 설정합니다.

실 속도 [pps]는, 속도배율과 속도 레지스터 설정 값과의 적 (積)이 됩니다.

[기준 clock = 19.6608MHz 때의 설정 예]

설정값	배율	실제속도범위(pps)	설정값	배율	실제속도범위(pps)
3999(0F9Fh)	0.3	0.3~4,914.9	59(003Bh)	20	20~327,660
2399(095Fh)	0.5	0.5~8,191.5	23(0017h)	50	50~819,150
1199(04AFh)	1	1~16,383	11(000Bh)	100	100~1,638,300
599(0257h)	2	2~32,766	5(0005h)	200	200~3,276,600
239(00EFh)	5	5~81,915	2(0002h)	400	400~6,553,200
119(0077h)	10	10~163,830	1(0001h)	600	600~9,829,800

8-3-7. PRDP(RDP)레지스터

위치 결정 동작에 있어서, slow down point (감속 시작 점)을 설정하는 pre register 입니다.

RDP은 PRDP용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
#	#	#	#	#	#	#	#																								

PRDP register의 #표시의 비트는, 쓰기 때에는 무시되고, 읽어 낼 때에는 PRMD.MSDP의 설정에 따라 내용이 변화 합니다.

RDP 레지스터의 #표시 bit는, 쓰기 때에는 무시 되고, 읽기 낼 때에는 MSDP의 설정에 의해 내용은 변화됩니다.

MSDP	설정내용	BIT	설정범위
0	자동설정값에대해서 offset이됩니다. +정수일경우 빨리감속 시작으로 FL 구간이 길어지고 -정수일경우 느게 감속시작으로 FL속도에 도착하지 못 합니다.	Bit23과 같습니다.	-8,388,608~ +8,388,607
1	이동잔량이 설정값이하일 경우에 감속을 개시합니다.	0	0~16,777,215

8-3-8.PRMD(RMD)레지스터

동작 모드를 설정하는 pre register 입니다.

RMD는 PRMD용의 레지스터입니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
O	MPCS	MSDP	METM	MCCE	MSMD	MINP	MSDE	O				MOD			
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
O	O	MCD0	MCDE	O	MADJ	MSPO	MSPE	MAX3	MAX2	MAX1	MAX0	MSY1	MSY0	MSN1	MSN0

BIT	BIT명칭	내용
기본동작모드설정		
6~0	MOD6~0	동작모드 설정을 합니다. “000 0000”b (00h) : Command제어에의한(+)방향 연속동작 “000 1000”b (08h) : Command제어에의한(-)방향 연속동작 “000 0001”b (01h) : 펄서(PA/PB)입력에의한 연속동작 “000 0010”b (02h) : 외부신호(+DR/-DR)입력에 의한 연속동작 “001 0000”b (10h) : (+)방향 원점복귀동작 “001 1000”b (18h) : (-)방향 연속복귀동작 “100 0001”b (41h) : 위치결정동작(목표대상위치지정) “100 0111”b (47h) : 타이머 동작 “101 0001”b (51h) : 펄서(PA/PB)입력에의한 위치결정동작 “101 0110”b (56h) : 외부신호(+DR/-DR)입력에의한 위치결정동작 “110 0010”b (62h) : 연속직선보간 “110 0011”b (63h) : 직선보간
7	미정의	(통상은 “0”으로 설정해주세요)
옵션 설정		
8	MSDE	0:SD입력은 무효가됩니다(서브상태, RSTS에서 확인은 가능) 1:SD입력ON에의해감속 (감속정지)됩니다.
9	MINP	0:INP입력에의한 지연은 무효가됩니다(RSTS에서 확인은 가능) 1:INP입력ON으로 동작완료가됩니다.
10	MSMD	고속동작시에 가감속동작을 설정합니다.(0:직선가감속 1: S자가감속)
11	MCCE	1: 출력펄스에의한 COUNTER1,COUNTER2의 Counter를 정지시킵니다. PCL관리위치를 변경하지 않고 메카를동작시키고자할경우 사용합니다. Counter입력선택(RENV3,CIS1,RENV3, CIS2)이 EA/EB시에는 정지하지 않습니다.
12	METM	동작완료 타이밍을 설정합니다.(0:주기완료 1:펄스완료) 프리레지스터에의한 연속동작을 하는 경우 주기완료합니다.
13	MSDP	고속동작시에 Slow down point를 설정합니다. (0:자동설정 1:매뉴얼설정) 위치결정동작, 직선보간동작에 유효합니다. 또한,자동 설정시에는 PRUR=PRDR, PRUS=PRDS로 해야합니다.
14	MPCS	1:위치결정동작시에 PCS입력에서 펄수수 관리를 합니다. (목표위치 오버라이드2)
15	미정의	(통상은 0으로 설정해주세요)
17~16	MSN1~0	동작불력을 관리하는경우는 2bit의 시퀀스번호를 설정합니다. 메인상태(MSTSW)를 읽는것으로 현재실행중인 시퀀스번호 (MSTSW.SSC1~0)확인 가능합니다. 스퀀스번호를 설정해도 동작에는 영향은 없습니다.

BIT	BIT명칭	내용
19~18	MSY1~0	Start Command쓰기후 다른 타이밍에 동기해서Start합니다. “00”b : 즉시Start합니다. “01”b : CSTA 입력(또는 CMSTA(06h)인가, SPSTA(2Ah) command에 의해Start입니다. “10”b : 내부동기Start신호에 의해 Start합니다. “11”b : 지정축의 정지에 의해 Start합니다.
23~20	MAX3~0	PRMD.MSY = “11”b 의 경우에 정지확인축을 설정합니다. 설정예 “0001”b : X축의 정지에서 Start합니다. “0010”b : Y 축의 정지에서 Start합니다. “0100”b : Z 축의 정지에서 Start합니다. “1000”b : U 축의 정지에서 Start합니다. “0101”b : X축과 Z축이 정지시에 Start합니다. “1111”b : 전축이 정지하면 Start합니다.
24	MSPE	1 : CSTP 입력에 의해서 감속정지 또는 즉시 정지합니다. 다른축의 이상정지에 동시정지를 시킬 때 사용합니다.
25	MSPO	1 : 이상정지 시에 CSTP (동시정지)신호를 출력합니다.
26	MADJ	FH보정기능을 설정합니다.(0:ON 1:OFF)
27	미정의	통상은 0으로 설정해주세요
28	MCDE	1 : CSD 입력=L에의해 감속합니다. 다른축과 동시감속시키는 경우에 “1”입니다.
29	MCDO	1: 감속시 또는 FL정속시에 CSD 단자에서 L레벨을 출력합니다.
31~30	미정의	통상은 0으로 설정해주세요

8-3-9.PRIP(RIP)레지스터

직선 보간의 주축 이동 량(최장축의 PRMV설정 값의 절대치)을 설정하는 pre register 입니다.
RIP은 PRIP용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

설정 범위는 0 ~ 2,147,483,648 입니다.

·**PRMD. MOD6~0**가 하기설정의 때에 유효합니다.

“110 0010”b(62h): 연속 직선보간 (직선보간 비율에서의 연속 동작)

“110 0011”b(63h): 직선보간·

8-3-10.PRUS(RUS)레지스터

S자 가속시의 S자 구간을 설정하는 pre register 입니다.

RUS는 PRUS용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

통상의 설정 범위는 1~8,191입니다.

“0”을 설정하면 (PRFH-PRFL)/2의 값이 내부 계산 되어서 대응됩니다.

8-3-11.PRDS(RDS)레지스터

S자 감속시의 S자 구간을 설정하는 pre register 입니다.

RDS는 PRDS용의 레지스터입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

통상의 설정 범위는 1~8,191입니다.

“0”을 설정하면 (PRFH-PRFL)/2의 값이 내부 계산 되어서 대응됩니다.

주의. Slow down point 자동 설정 시(PRMD. MSDP=“0”)에는, PRUS와 동일 값을 설정해 주십시오.

8-3-12.RENV1레지스터

환경설정 1 용 레지스터입니다. 입 출력 단자의 사양을 설정합니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ERCL	EPW2	EPW1	EPW0	EROR	EROE	ALML	ALMM	ORGL	SDL	SDLT	SDM	ELM	PMD2	PMD1	PMD0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
PMSK	PCSM	INTM	DTMF	DRF	FLTR	DRL	PCSL	LTCL	INPL	FTM1	FTM0	STPM	STAM	ETW1	ETW0

BIT	BIT명칭	내용																																																	
2~0	PMD2~0	출력펄스 사양을 설정합니다. <table><tr><th rowspan="2">PMD 2~0</th><th colspan="2">When feeding in a positive direction</th><th colspan="2">When feeding in a negative direction</th></tr><tr><th>OUT output</th><th>DIR output</th><th>OUT output</th><th>DIR output</th></tr><tr><td>0 0 0</td><td></td><td>High</td><td></td><td>Low</td></tr><tr><td>0 0 1</td><td></td><td>High</td><td></td><td>Low</td></tr><tr><td>0 1 0</td><td></td><td>Low</td><td></td><td>High</td></tr><tr><td>0 1 1</td><td></td><td>Low</td><td></td><td>High</td></tr><tr><td>1 0 0</td><td></td><td>High</td><td>High</td><td></td></tr><tr><td>1 0 1</td><td colspan="2">OUT DIR </td><td colspan="2">OUT DIR </td></tr><tr><td>1 1 0</td><td colspan="2">OUT DIR </td><td colspan="2">OUT DIR </td></tr><tr><td>1 1 1</td><td></td><td>Low</td><td>Low</td><td></td></tr></table>	PMD 2~0	When feeding in a positive direction		When feeding in a negative direction		OUT output	DIR output	OUT output	DIR output	0 0 0		High		Low	0 0 1		High		Low	0 1 0		Low		High	0 1 1		Low		High	1 0 0		High	High		1 0 1	OUT DIR		OUT DIR		1 1 0	OUT DIR		OUT DIR		1 1 1		Low	Low	
PMD 2~0	When feeding in a positive direction			When feeding in a negative direction																																															
	OUT output	DIR output	OUT output	DIR output																																															
0 0 0		High		Low																																															
0 0 1		High		Low																																															
0 1 0		Low		High																																															
0 1 1		Low		High																																															
1 0 0		High	High																																																
1 0 1	OUT DIR		OUT DIR																																																
1 1 0	OUT DIR		OUT DIR																																																
1 1 1		Low	Low																																																
3	ELM	EL입력ON시 처리를 설정합니다(0 : 즉시정지 1:감속정지) 주1, 주2																																																	
4	SDM	SD입력ON시 처리를 설정합니다. (0 : 감속만 1: 감속정지)																																																	
5	SDLT	SD입력 렛치기능을 설정합니다 (0 : OFF 1:ON) SD신호폭이 짧은 경우에 ON합니다. Start시에 SD입력이 OFF시에는 렛치신호가리셋됩니다. 또한, RENV1. SDLT="0"이여도 렛치신호는 리셋됩니다.																																																	
6	SDL	SD신호입력논리를 설정합니다 (0 :부논리 1:정논리)																																																	
7	ORGL	ORG신호입력논리를 설정합니다 (0 :부논리 1:정논리)																																																	
8	ALMM	ALM입력 ON시에 처리를 설정합니다 (0:즉시정지 1:감속정지) 주2																																																	
9	ALML	ALM신호입력논리를 설정합니다 (0 :부논리 1:정논리)																																																	
10	EROE	1:+EL,-EL,ALM,CEMG입력에의해서 즉시정지한 경우에 ERC신호를 자동출력합니다. 단, 감속정지한 경우에는 출력하지 않습니다.																																																	
11	EROR	1: 원점복귀 완료시에 ERC신호를 자동출력합니다.																																																	
14~12	EPW2~0	ERC출력신호의 펄스폭을 설정합니다. (CLK=19.6608MHz시) "000"b : 11~13us "100"b : 11~13ms "001"b : 91~98us "101"b : 46~50ms "010"b : 360~390us "110"b : 93~100ms "011"b : 1.4~1.6ms "111"b : 레벨출력																																																	
15	ERCL	ERC출력 논리를 설정합니다 (0:부논리 1: 정논리)																																																	
17~16	ETW1~0	ERC신호OFF타이머시간을 설정합니다 (CLK=19.6608MHz시) "00"b : 0us "01"b : 11~13us "10"b : 1.4~1.6ms "11"b : 93~100ms																																																	
18	STAM	GSTA입력사양을 설정합니다 (0: 레벨트리거 1: 엣지트리거)																																																	
19	STPM	GSTP입력에 따라 정지방법을 설정합니다 (0: 즉시정지 1: 감속정지)																																																	

		주2
21~20	FTM1~0	+EL, -EL, SD, ORG, ALM, INP입력필터의 특성을 선택합니다. “00”b : 3.2μS 이하의 펄스너비의 입력을 무시합니다. (CLK=19.6608MHz시) “01”b : 25μS “ “10”b : 200μS “ “11”b : 1.6ms “
BIT	BIT명칭	내용
22	INPL	INP신호입력논리를 설정합니다. (0 :부논리 1:정논리)
23	LTCL	LTC신호의 동작Edge를 설정합니다. (0 :Falling edge 1: Rising edge) 주3
24	PCSL	PCS신호입력논리를 설정합니다. (0 :부논리 1:정논리)
25	DRL	+DR, -DR신호입력논리를 설정합니다. (0 :부논리 1:정논리)
26	FLTR	1 : +EL, -EL, SD, ORG, ALM, INP 신호의 입력에 삽입하고 RENV1.FTM1~0에서 설정 한 pulse폭 이하의 신호를 무시합니다.
27	DRF	1 : +DR, -DR, PE입력에 필터를 삽입합니다. 노이즈 필터를 삽입하면, 32ms이하(CLK=19.6608MHz시)의 펄스 폭의 신호는 무시됩니다.
28	DTMF	1 : 방향변화타이머(0.2ms)기능을 OFF합니다.
29	INTM	1 : INT출력을 마스크합니다. (interrupt 회로는 변화합니다)
30	PCSM	1 : PCS입력을 자속만의 CSTA 신호로 합니다.
31	PMSK	1 : 출력 펄스를 마스크합니다.

주 1. EL입력 ON 시의 처리를 감속 정지(RENV1. ELM="1")로 설정했을 경우, EL입력ON에서 감속을 시작합니다.

EL위치를 통과하여 정지하기 때문에. 기계계의 충돌 등에 충분히 주의 바랍니다.

주 2. FL정속 START 및FL 정속 START의 동작 상태에서는 감속 정지를 설정 해도 즉 정지합니다.

주 3. LTC 신호의 상태에 따라 설정 변경 때에 래치되는 경우가 있습니다.

8-3-13.RENV2레지스터

환경설정 2용 레지스터입니다. 범용 port, EA/EB 입력, PA/PB 입력, 원점 복귀 동작의 사양 설정을 합니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
POFF	EOFF	CSP0	P7M	P6M	P5M	P4M1	P4M0	P3M1	P3M0	P2M1	P2M0	P1M1	P1M0	P0M1	P0M0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
MRST	IEND	ORM	EZL	EZD3	EZD2	EZD1	EZD0	PDIR	PINF	PIM1	PIM0	EDIR	EINF	EIM1	EIM0

BIT	BIT명칭	내용
1~0	POM1~0	P 0 / F U P 단자의 사양을 설정합니다. “0 0”b : 범용입력 “0 1”b : 범용출력 “1 0”b : F U P (가속중) 신호를 부논리로 출력 “1 1”b : F U P (가속중) 신호를 정논리로 출력
3~2	P1M1~0	P 1 / F D W 단자의 사양을 설정합니다. “0 0”b : 범용입력 “0 1”b : 범용출력 “1 0”b : F D W (감속중) 신호를 부논리로 출력 “1 1”b : F D W (감속중) 신호를 정논리로 출력
5~4	P2M1~0	P 2 / M V C 단자의 사양을 설정합니다. “0 0”b : 범용입력 “0 1”b : 범용출력 “1 0”b : M V C (정속동작중) 신호를 부논리로 출력 “1 1”b : M V C (정속동작중) 신호를 정논리로 출력
7~6	P3M1~0	P 3 / C P 1 단자의 사양을 설정합니다. “0 0”b : 범용입력 “0 1”b : 범용출력 “1 0”b : C P 1 (Comparator 1 조건성립중) 신호를 부논리로 출력 “1 1”b : C P 1 (Comparator 1 조건성립중) 신호를 정논리로 출력
9~8	P4M1~0	P 4 / C P 2 단자의 사양을 설정합니다. “0 0”b : 범용입력 “0 1”b : 범용출력 “1 0”b : C P 2 (Comparator 2 조건성립중) 신호를 부논리로 출력 “1 1”b : C P 2 (Comparator 2 조건성립중) 신호를 정논리로 출력
10	P5M	P 5 단자의 사양을 설정합니다. 0 : 범용입력 1 : 범용출력
11	P6M	P 6 단자의 사양을 설정합니다. 0 : 범용입력 1 : 범용출력
12	P7M	P 7 단자의 사양을 설정합니다. 0 : 범용입력 1 : 범용출력
13	CSP0	1 : RMD/MSPO="1" 때에는, Command 정지시에도 CSTP 를 출력합니다.
14	EOFF	1 : EA/EB입력을 무효 합니다. (입력 에러 검출도 무효)
15	POFF	1 : PA/PB입력을 무효 합니다. (입력 에러 검출도 무효)
17~16	EIM1~0	E A / E B 입력 사양을 설정합니다. “0 0”b : 9 0 도위상차 1 체배(逓倍) (E A 입력상위가 진행될 때에 카

		운트업) “0 1”b : 9 0도위상차 2 체배(通倍) (”) “1 0”b : 9 0도위상차 4 체배(通倍) (”) “1 1”b : EA의Rising에서 카운트업, EB의 Rising에서 카운트다운
18	EINF	1 : EA/EB/EZ입력에 노이즈 필터를 삽입합니다. CLK신호 3주기미만의 펄스 입력을 무효로 합니다.
19	EDIR	1 : EA/EB입력에 의해 카운트 방향을 반대로 합니다.
21~20	PIM1~0	PA / PB 입력사양을 설정합니다. “0 0”b : 9 0도상위차 1 체배(通倍) (PA 입력상위가 진행될 때에 카 운트업) “0 1”b : 9 0도위상차 2 체배(通倍) (”) “1 0”b : 9 0도위상차 4 체배(通倍) (”) “1 1”b : PA의 시작에서 카운트업, PB의 시작에서 카운트다운
22	PINF	1 : PA/PB입력에 노이즈 필터를 삽입합니다. CLK신호 3주기미만의 펄스 입력을 무효로 합니다.
23	PDIR	1 : PA/PB입력에 의해 카운트 방향을 반대로 합니다.
27~24	EZD3~0	원점복귀에서 사용하는 EZ카운트값을 설정합니다. “0000”b (1회째) ~ 1111(16회째)
28	EZL	EZ신호의 입력논리를 설정합니다. (0 : Falling edge 1 : Rising edge)
29	ORM	원점복귀방법을 설정합니다. 0 : 원점복귀동작 0 • ORG입력OFF→ON으로 즉시정지(고속시는 감속정지)한다. • COUNTER리셋 타이밍 : ORG입력OFF→ON일 때 1 : 원점복귀동작 1 • 정속시에는 ORG입력OFF→ON후의E Z 카운트업에서 즉시 정지하 고, 고속시에는 ORG입력OFF→ON에서 감속하여E Z 카운트업에서 즉 시 정지한다. • COUNTER리셋 타이밍 : E Z카운트업일 때
30	IEND	1 : 정상정지 / 이상정지와 관계없이, 정지시에 INT신호를 출력합니 다.
31	MRST	MSTSW.SENI bit 및 MSTSW.SEOR bit 또 REST register 및 RIST register의 읽기 자동 reset 정지 기능을 제어 합니다. 0: 무효 입니다. (자동 reset 합니다.) 1: 유효 입니다, (자동 reset 하지 않습니다.) Serial bus I/F때는 자동 reset 정지 기능이 유효 (RENV2.MRST=“1”)로 고정 입니다.

8-3-14.RENV3레지스터

환경설정 3용 레지스터입니다. COUNTER 기능, latch 기능, 동기 start기능의 설정을 행합니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
C2S1	C2S0	C1S1	C1S0	C2RM	CU2R	LOF2	CU2L	C1RM	CU1R	LOF1	CU1L	CU2H	CU1H	CIS2	CIS1

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	M614	SLCU	SLM1	SLM0	SYI1	SYI0	SYO3	SYO2	SYO1	SYO0

BIT	BIT명칭	내용
0	CIS1	COUNTER1의 카운트 입력을 선택합니다. 0 : 출력 펄스 1 : EA/EB입력
1	CIS2	COUNTER2의 카운트 입력을 선택합니다. 0 : EA/EB입력 1 : 출력 펄스
2	CU1H	1 : COUNTER1의 카운트 동작을 정지합니다.
3	CU2H	1 : COUNTER2의 카운트 동작을 정지합니다.
4	CU1L	1 : COUNTER1의 Latch와 동시에, COUNTER1을 리셋합니다.
5	LOF1	1 : LTC입력에서의 COUNTER1의 Latch를 정지합니다. (소프트만 유효)
6	CU1R	1 : 원점복귀 동작완료 시에 COUNTER1를 Latch(&리셋)합니다.
7	C1RM	1 : Comparator1를 사용하여, COUNTER1를 링카운트동작으로 합니다.
8	CU2L	1 : COUNTER2의 Latch와 동시에, COUNTER2을 리셋합니다.
9	LOF2	1 : LTC입력에서의 COUNTER2의 Latch를 정지합니다. (소프트만 유효)
10	CU2R	1 : 원점복귀 동작완료 시에 COUNTER2를 Latch(&리셋)합니다.
11	C2RM	1 : Comparator2를 사용하여, COUNTER2를 링카운트동작으로 합니다.
13~12	C1S1~0	Comparator 1 의 비교방법을 선택합니다. “0 0”b : Comparator 기능 OFF “0 1”b : R C M P 1 데이터 = 비교카운트 “1 0”b : R C M P 1 데이터 > 비교카운트 “1 1”b : < ”
15~14	C2S1~0	Comparator 2 의 비교방법을 선택합니다. “0 0”b : Comparator 기능 OFF “0 1”b : R C M P 2 데이터 = 비교카운트 “1 0”b : R C M P 2 데이터 > 비교카운트 “1 1”b : < ”
19~16	SYO3~0	내부동기신호의 출력 타이밍을 선택합니다. “0 0 0 1”b : Comparator 1 조건 성립시 “1010”b : 감속개시 시 “0 0 1 0”b : “2 ” “1011”b : 감속 종료 시 “1 0 0 0”b : 가속개시시 기타 : 내부동기신호출력 OFF “1 0 0 1”b : 가속종료시
21~20	SYI1~0	내부 동기 신호에서 시작할 경우의 입력을 선택합니다. “0 0”b : X축이 출력한 내부동기신호“ : 0 1”b : Y축이 ” “1 0”b : Z축이 출력한 내부동기신호 “1 1”b : U축이 ”
23~22	SLM1~0	Soft limit 기능을 제어 합니다. “00”b : soft limit 기능을 정지 시킵니다.

		“01”b :soft limit위치에서 이벤트 interrupt가 발생 합니다.(정지는 하지 않음) “10”b : soft limit위치에서 즉 정지 하고, 에러 interrupt발생 합니다. “11”b : soft limit위치에서 감속 정지 하고,에러 interrupt 발생 합니다.
24	SLCU	Soft limit 관리용의 counter를 선택 합니다. 0 : COUNTER1 1: COUNTER2
25	M614	PCL61x3과의 호환성을 갖기 위해 무효로 되어 있는 PCL61x4추가 기능 (soft limit 상황 monitor, 직선 보간 중 축 동작상황 monitor)을 유효로 합니다. 0 : 무효로 합니다. 1 : 유효로 합니다.
31~26	미정의	(항상 0을 설정 바랍니다.)

8-3-15.RCUN1레지스터

COUNTER1의 설정과 읽기를 행하는 레지스터입니다.

설정 범위는, $-2,147,483,648 \sim +2,147,483,647$ 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

COUNTER의 상세에 관해서는, "11-10. COUNTER"을 참조해 주십시오.

8-3-16.RCUN2레지스터

COUNTER2의 설정과 읽기를 행하는 레지스터입니다.

설정 범위는, $-2,147,483,648 \sim +2,147,483,647$ 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

8-3-17.RCMP1레지스터

Comparator1용의 비교 data를 설정합니다.

설정 범위는, $-2,147,483,648 \sim +2,147,483,647$ 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Comparator의 상세에 관해서는, "11-11. Comparator"를 참조해 주십시오.

8-3-18.RCMP2레지스터

Comparator2용의 비교 data를 설정합니다.

설정 범위는, $-2,147,483,648 \sim +2,147,483,647$ 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Comparator의 상세에 관해서는, "11-11. Comparator"를 참조해 주십시오.

8-3-19.RCMP3 register

(+) soft limit 용의 비교 data를 설정 합니다.

설정 범위는 $-2,147,483,648 \sim +2,147,483,647$ 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Soft limit 의 상세에 관해서는, "11-11. Comparator"를 참조해 주십시오.

8-3-20. RCMP4 register

(-) soft limit 용의 비교 data를 설정 합니다.

설정 범위는 $-2,147,483,648 \sim +2,147,483,647$ 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Soft limit 의 상세에 관해서는, "11-11. Comparator"를 참조해 주십시오.

8-3-21. RIRQ register

Event interrupt 요인을 설정 합니다.

Event interrupt를 발생 시키고 싶은 내용에 대응 하는 bit를 “1”로 합니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	IRSA	IRDR	IRSD	IROL	IRLT	IRC2	IRC1	IRDE	IRDS	IRUE	IRUS	IRNM	IREN

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

Bit	Bit 명	내용
0	IREN	정상 정지 시
1	IRNM	Pre register 기입 가능 시
2	IRUS	가속 개시 시
3	IRUE	가속 종료 시
4	IRDS	감속 개시 시
5	IRDF	감속 종료 시
6	IRC1	Comparator 1조건 성립 시
7	IRC2	Comparator 2조건 성립 시
8	IRLT	LTC신호 입력에 의한 counter값의 래치 때 (RENV3.L0F1="1"또는 RENV3.L0F2="1"의 때는 Interrupt 발생 하지 않습니다.)
9	IROL	ORG신호 ON때 (RENV3.CU1R1="0"또는 RENV3.CU2R="0"의 때는 Interrupt 발생 하지 않습니다.)
10	IRSD	SD신호 ON때 (PRMD.MSDE="0"에서 SD 입력 무효에서도 발생 합니다.)
11	IRDR	+DR(PA)신호와 -DR(PB)신호 입력 변화 때 (PE=H Level의 때는 interrupt는 발생 하지 않습니다.)
12	IRSA	CSTA 신호 ON때
31 ~ 13	미설정	(항상 "0"을 설정 해 주세요)

8-3-22 RLTC1 register

COUNTER1의 래치 data 입니다.(읽기 전용)

LTC신호 입력, ORG신호 입력, LTCH(29h) command로 COUNTER1의 내용이 copy 됩니다.

수치범위는 -2,147,483,648 ~ +2,147,483,647 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Counter data latch 의 상세에 관해서는," 11-10. Counter를 참조해 주십시오.

8-3-23 RLTC2 register

COUNTER2의 래치 data 입니다.(읽기 전용)

LTC신호 입력, ORG신호 입력, LTCH(29h) command로 COUNTER2의 내용이 copy 됩니다.

수치범위는 -2,147,483,648 ~ +2,147,483,647 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

Counter data latch 의 상세에 관해서는," 11-10. Counter를 참조해 주십시오.

8-3-24 RSTS register

확장 status를 확인 합니다. (읽기 전용)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
SINP	SDIN	SLTC	SDRM	SDRP	SEZ	SERC	SPCS	SEMG	SSTP	SSTA	SCD	CND3	CND2	CND1	CND0
31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	SDIR

Bit	Bit name	Description
3~0	CND3~0	Reports operation status. “0000”b : While stopping “1000”b : Waiting for PA/PB input. “0001”b : Waiting for DR input “1010”b : Feeding at FL constant speed. “0010”b : Waiting for CSTA input “1011”b : Accelerating “0011”b : Waiting for an internal “1100”b : Feeding at FH constant synchronous signal speed. “0100”b : Waiting for another axis to stop. “1101”b : Decelerating “0101”b : Waiting for a completion of ERC timer “1110”b : Waiting for INP input. “0110”b : Waiting for a completion of direction change timer Others : (while controlling start/stop) Note. “Other” status is changed to other status after some clock of CLK. Check the status by reading again.
4	SCD	Becomes “1” when the CSD signal input is ON.
5	SSTA	Becomes “1” when the CSTA signal input is turned ON.
6	SSTP	Becomes “1” when the CSTP signal input is turned ON.
7	SEMG	Becomes “1” when the CEMG signal input is turned ON.
8	SPCS	Becomes “1” when the PCS signal input is turned ON.
9	SERC	Becomes “1” when the ERC signal input is turned ON.
10	SEZ	Becomes “1” when the EZ signal input is turned ON.
11	SDRP	Becomes “1” when the +DR (PA) signal input is turned ON.
12	SDRM	Becomes “1” when the -DR (PB) signal input is turned ON.
13	SLTC	Becomes “1” when the LTC signal input is turned ON.
14	SDIN	Becomes “1” when the SD signal input is turned ON. (Status of SD input terminal.)
15	SINP	Becomes “1” when the INP signal input is turned ON.
16	SDIR	Operation direction (0: Positive direction, 1: Negative direction)
31~17	Not defined	(Always set to “0”.)

8-3-25 REST register

Error interrupt의 발생 요인을 확인 합니다.

Error interrupt가 발생 했을 때에 대응하는 bit가 “1”이 됩니다.

RENV2.MRST=“0”으로 설정 한 경우는 REST register의 읽기로 전부 bit를 reset 합니다.

RENV2.MRST=“1”으로 설정 한 경우는 reset하고 싶은 bit에 “1”을 써 넣는 것으로 해당 bit만을 reset 합니다.

Parallel bus I/F의 경우는 RENV2. MRST=“0”으로 설정을 행할 까, RENV2. MRST=“1”로 설정 할까, 선택 합니다.

Serial bus I/F의 경우는 RENV2. MRST=“0”으로 설정을 행하지 않고, RENV2. MRST=“1”로 고정 시킵니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	ESMS	ESPS	ESPE	ESEE	ESP0	ESSD	ESEM	ESSP	ESAL	ESML	ESPL

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

Bit	Bit name	Description
0	ESPL	Stopped by the +EL input being turned ON.
1	ESML	Stopped by the -EL input being turned ON.
2	ESAL	Stopped by turning the ALM input ON, or when an ALM input occurs while stopping.
3	ESSP	Stopped by the $\overline{\text{CSTP}}$ input being turned ON.
4	ESEM	Stopped by the CEMG input being turned ON, or when an ALM input occurs while stopping.
5	ESSD	Decelerated and stopped by the SD input being turned ON.
6	ESPO	Stopped by an overflow occurred in the PA/PB input buffer counter.
7	ESEE	Stopped by an EA/EB input error occurred. (The motor does not stop)
8	ESPE	Stopped by a PA/PB input error occurred. (The motor does not stop)
9	ESPS	Stopped at detecting (+) software limit (Enable only when “RENV3.SLM1=1”)
10	ESMS	Stopped at detecting (-) software limit (Enable only when “RENV3.SLM1=1”)
31~11	Not defined	(Always set to “0”.)

8-3-26 RIST register

Error interrupt의 발생 요인을 확인 합니다.

Error interrupt가 발생 했을 때에 대응하는 bit가 “1”이 됩니다.

RENV2.MRST=“0”으로 설정 한 경우는 REST register의 읽기로 전부 bit를 reset 합니다.

RENV2.MRST=“1”으로 설정 한 경우는 reset하고 싶은 bit에 “1”을 써 넣는 것으로 해당 bit만을 reset 합니다.

Parallel bus I/F의 경우는 RENV2. MRST=“0”으로 설정을 행할 까, RENV2. MRST=“1”로 설정 할까, 선택 합니다.

Serial bus I/F의 경우는 RENV2. MRST=“0”으로 설정을 행하지 않고, RENV2. MRST=“1”로 고정 시킵니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
ISMS	ISPS	ISSA	ISMD	ISPD	ISSD	ISOL	ISLT	ISC2	ISC1	ISDE	ISDS	ISUE	ISUS	ISNM	ISEN

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

Bit	Bit name	Description
0	ISEN	When stopped normally.
1	ISNM	When writing to pre-register is enabled.
2	ISUS	When starting acceleration.
3	ISUE	When ending acceleration.
4	ISDS	When starting deceleration.
5	ISDE	When ending deceleration.
6	ISC1	When the comparator 1 conditions are met.
7	ISC2	When the comparator 2 condition are met.
8	ISLT	When the count value is latched by an LTC input.
9	ISOL	When the count value is latched by an ORG input.
10	ISSD	When the SD input turned ON.
11	ISPD	When the +DR (PA) input changed.
12	ISMD	When the -DR (PB) input changed.
13	ISSA	When the $\overline{\text{CSTP}}$ input turned ON.
14	ISPS	Detecting (+) software limit (Enable only when “RENV3.SLM1=0” and RENV3.SLM0=“1”.)
15	ISMS	Detecting (-) software limit (Enable only when “RENV3.SLM1=0” and RENV3.SLM0=“1”.)
31~16	Not defined	(Always set to “0”.)

8-3-27 RPLS register

위치 결정 counter의 값(이동 잔 pulse 수)을 확인 합니다. (읽기 전용)

위치 결정 동작 start때에 RMV register의 절대 값이 되고, pulse 출력마다 counter down합니다. 수치 범위는 0 ~ 2,147,483,648 입니다.

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

8-3-28 RSPD register

EZ counter 값과 현재 속도를 확인 합니다. (읽기 전용)

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	AS13	AS12	AS11	AS10	AS9	AS8	AS7	AS6	AS5	AS4	AS3	AS2	AS1	AS0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	ECZ3	ECZ2	ECZ1	ECZ0

Bit	Bit name	Description
13~0	AS13~0	Current speed can be read as a step value (same units as for RFL or RFH register). When stopped the value is "0".
15~14	Not defined	(Always set to "0".)
19~16	ECZ3~0	Count value of EZ signal input that is used for an origin return can be read.
31~20	Not defined	(Always set to "0".)

8-3-29.RSDC 레지스터

위치 결정 동작에 있어서의, slow down point 값을 확인할 수 있습니다. (읽어내기 전용)

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
0	0	0	0	0	0	0	0																								

수치범위는, slow down point 설정 방법에 의해 달라집니다.

자동 설정 시에는, (자동설정 값+RDP설정 값)의 값으로, -8,388,608~+8,388,607의 값을 24비트로 나타내고 있으며, 가감속에 의해 값이 변화됩니다.

Manual 설정(MSDP=1)의 때는, 0~16,777,215의 범위에서, RDP설정값과 같은 고정 값입니다.

8-3-30. RGPM 레지스터

Serial bus I/F의 경우에 사용 할 수 있는 범용 입출력 PORT (GP0~15)의 사양을 설정 합니다.

Parallel bus I/F의 경우에 access 해도 무효 입니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GM15	GM14	GM13	GM12	GM11	GM10	GM9	GM8	GM7	GM6	GM5	GM4	GM3	GM2	GM1	GM0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

BIT	BIT명칭	내용
15 ~0	GM15~0	GP15~0단자의 사용을 입력과 출력으로부터 선택 합니다. (0: 입력 포트, 1: 출력 포트)
31~16	미설정	(항상 "0"을 설정 바랍니다.)

8-3-31 RIPD 레지스터

Serial bus I/F의 경우에 사용 할 수 있는 범용 입출력 PORT (GP0~15)의 단자상태를 모니터 하고, 범용 출력 port를 설정 합니다.

읽기에 따라 입력 port나 출력 port의 설정에 관계 없이 단자 상태를 모니터 합니다.

쓰기에 따라 출력 port에 설정 한 단자 상태를 변화 시킵니다.

Parallel bus I/F의 경우에 access 해도 무효 입니다.

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
GD15	GD14	GD13	GD12	GD11	GD10	GD9	GD8	GD7	GD6	GD5	GD4	GD3	GD2	GD1	GD0

31	30	29	28	27	26	25	24	23	22	21	20	19	18	17	16
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0

BIT	BIT명칭	내용
15 ~0	GD15~0	읽기 때는 GP15~0단자 상태를 모니터.(0: L 레벨, 1: H레벨) 쓰기 때는 GP15~0의 출력 포트를 설정. (0: L 레벨, 1: H레벨)
31~16	미설정	(항상 “0”을 설정 바랍니다.)

9. 동작 모드

기본동작 모드는 **PRMD.MOD6~0**로 설정합니다.

9-1. command 제어에 의한 연속 동작 모드

start command를 쓰기 후, 정지 command를 써 넣을 때까지 동작을 계속하는 모드입니다.

MOD	동작방법	동작방향
00h	Command에따른연속동작	(+)방향
08h	Command에따른연속동작	(-)방향

동작 방향의 EL신호ON에 따라 정지합니다.

동작 방향이 (+)일 때에는, +EL가 유효하며, 동작 방향이 (-)의 때는, -EL가 유효합니다.

EL신호ON에 따른 정지 후에 역방향으로 시작하기 위해서는, start command의 재 작성이 필요합니다.

9-2. 위치 결정 동작 모드

위치 결정 동작 모드에는, 하기 2종류의 동작 방법이 있습니다.

MOD	동작방법	동작방향
41h	위치결정동작	PRMV ≥ 0 일 때에(+)방향. PRMV < 0 일 때에(-)방향.
47h	타이머동작(PRMV≥ 0)	(+)방향(DIR=H) 단 펄스출력은 마스크.

9-2-1. 위치 결정 동작(MOD: 41h)

PRMV(목표위치)레지스터 설정 값 분의 위치 결정 동작하는 모드입니다.

동작 방향은 PRMV레지스터 설정 값의 부호에 의해 결정됩니다.

Start 시에, RMV레지스터 설정 값의 절대치가 위치 결정 COUNTER(RPLS)에 load되어, 동작에 의해 다운 카운트하고, 위치 결정 COUNTER의 값이 "0"이 되면 정지합니다.

또, PRMV레지스터의 값을 "0"으로 하여, 위치 결정 동작을 start 시키면, 지령 Pulse를 출력하지 않고 즉 정지합니다.

9-2-2. 타이머 동작(MOD: 47h)

내부동작시간을 타이머로서 사용하는 모드입니다.

내부동작은 위치 결정 동작과 같습니다만, Pulse는 출력하지 않습니다 (mask됩니다).

정속 start command를 사용했을 경우의 내부동작시간은, 출력 Pulse의 주기와

RMV레지스터의 설정 값과의 적(積)이 됩니다.

(예: 설정이 1000pps로 120Pulse의 경우는 120ms)

PRMV레지스터에는 정수(1~134,217,727)를 설정 바랍니다.

음수는 부호 없는 정수로 다루어집니다.

±EL입력 신호, SD입력 신호, ALM입력은 무시됩니다 (항상 OFF로 간주합니다).

~~CSTP~~입력 신호, ~~CEMG~~입력 신호는 유효합니다.

방향변화 timer의 기능은 정지합니다.

RMD, MINP의 설정에 관계없이, INP신호에 의한 동작 완료 지연은 발생하지 않습니다.

내부 동작 시간의 오차를 없애기 위해서, 「주기 완료」(PRMD. METM="0")으로 설정 바랍니다.

9-3. Pulsar(PA/PB)입력 모드

Pulsar 입력으로 동작하는 모드입니다.

Pulsar 입력을 효율적으로 하기 위해서는, $\overline{PTE}$ 단자를 "L"레벨로 하고,

RENV2. POFF="0"으로 설정 바랍니다.

$\overline{PTE}$ 입력에 노이즈 필터를 삽입 가능 합니다.

start command를 쓰기 후, PA신호나 PB신호를 입력하면 OUT단자나 DIR단자로 Pulse를 출력합니다.

start command에는, STAFH: 50h command 또는 STAFH:51h command를 사용 바랍니다.

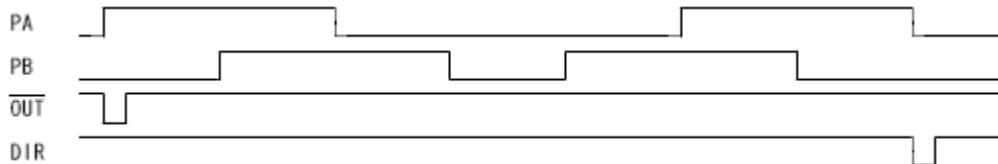
pulsar 신호는 PA, PB단자에 입력하고, 그 입력사양은 RENV2(환경설정2). PIM1~0의 설정에 의해, 4가지의 방법을 선택할 수 있습니다.

◆90도 위상 차 신호(1,2,4체배)을 입력

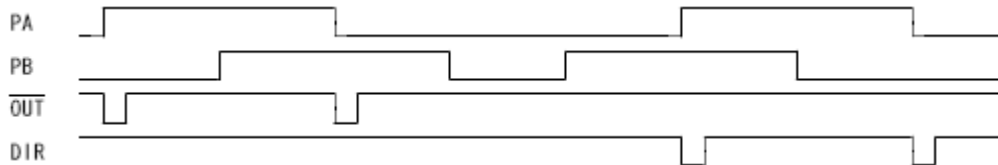
◆ (+)Pulse, (-)Pulse의 2Pulse를 입력

아래는, 개략(概略)의 동작 타이밍을 표시합니다. (RENV1:PMD=100... 2Pulse 출력시)

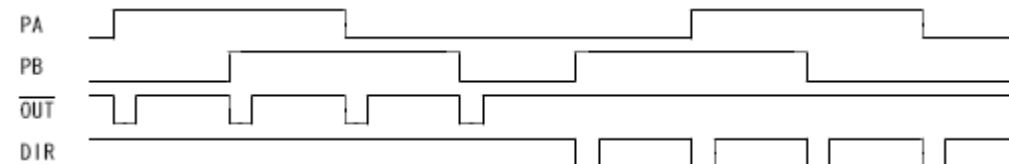
1. 90도 위상차신호 1체배 입력(RENV2.PIM="00"b)의 때



2. 90도 위상차신호 2체배 입력(RENV2.PIM="01"b)의 때



3. 90도 위상차신호 4체배 입력(RENV2.PIM="10"b)의 때



4. 2 pulsar 입력의 때(RENV2.PIM="11"b)의 때



pulsar 입력 모드는, STAFH(50h) command 또는 STAFH(51h) command에 따라 start 시킵니다.

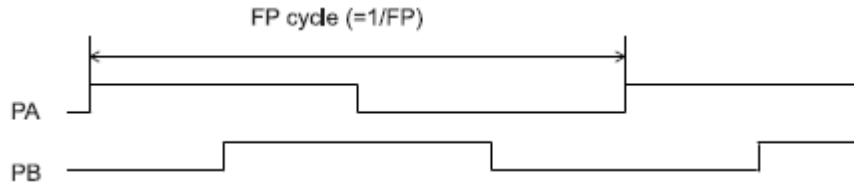
pulsar 입력에 의해, FL속도 또는 FH속도의 내부 Pulse를 부분 부분 빠져서 출력합니다. 따라서, pulsar입력과 출력Pulse의 타이밍에는, 최대로 내부 Pulse 주기 분의 오차가 발생합니다.

pulsar 신호의 최고입력 주파수(FP)은, FL정속 start 때는 FL속도로, FH정속 start시에는 FH속도에 의해 제한됩니다.

$$FP < \frac{\text{Setting speed}}{\text{input I/F multiply value}}$$

2pulse의 입력의 「입력 I/F 체배 값」은 「90도 위상 차 1체배」와 같은 “1”입니다
PA신호와 PB신호의 입력이 동시에 변화 한 경우와 입력 주파수가 over하여 입력용
buffer COUNTER(4비트)가 overflow가 발생했을 경우를 에러라고 하여 HIF신호를 출력
할 수 있습니다. 또, REST(Error interrupt 요인)레지스터로 모니터 할 수 있습니다.

예) 90도 위상차 2체배 입력에서, 설정 속도=1000pps 의 때에는,
PA신호와 PB신호의 입력 주파수는 500Hz 미만입니다.



주의. PA/PB입력 주파수가 변동할 경우에는, 평균 주기가 아닌, 최단주기를
상기의 「FP의 주기」로 설정 바랍니다.

< PA/PB입력 관계의 설정>

P A / P B 입력의 설정<RENV2의PIM1~0(BIT21~20)에 설정> 0 0 : 9 0 도상위차 1 체배(通倍) 1 0 : 9 0 도상위차 4 체배(通倍) 0 1 : 9 0 도상위차 2 체배 1 1 : 업, 다운의 2펄스 입력	[RENV2] (WRITE) 23 16 - - n n - - - -
P A / P B 입력 카운트방향의 설정<RENV2의PDIR(BIT23)에 설정> 0 : P A 의 상위가 진행될 때, 또는 P A 의 시작에서 카운트업 1 : P B 의 상위가 진행될 때, 또는 P B 의 시작에서 카운트업	[RENV2] (WRITE) 23 16 n - - - - - - -
P A / P B 입력유효 / 무효의설정<RENV2의POFF(BIT15)에 설정> 0 : P A / P B 입력유효 1 : P A / P B 입력무효	[RENV2] (WRITE) 15 8 n - - - - - - -
±D R、P E 입력필터의 설정<RENV1의DRF(BIT27)에 설정> 1 : ±D R 입력、P E 입력에 필터를 삽입합니다. 필터를 삽입하면, 3 2 ms이하의 펄스 너비의 신호는 무시됩니다.	[RENV1] (WRITE) 31 24 - - - - n - - -
동작상태의 불러내기<RSTS의CND3~0(BIT3~0) 취득> 1 0 0 0 : P A / P B 입력대기	[RSTS] (READ) 7 0 - - - - n n n n
P A / P B 입력에러의 읽어내기<REST.ESPE(BIT8)를 취득> ESPE(BIT17)=1 : P A / P B 입력 에러 발생	[REST] (READ) 15 8 0 0 0 0 0 0 0 n
P A / P B 입력 버퍼 카운트 상태의 읽어내기<REST.ESPO(BIT6)를 취득> 1 : Overflow발생	[REST] (READ) 7 0 - n - - - - - -

※이후, 표 안 오른쪽 설명에서, 비트 설명의 “n”은 비트 위치를,
”0”은 비트 위치와 작성 시의 ”0”이외 금지 및 불러낼 때 ”0”고정을 나타냅니다.

pulsar 입력 모드에는, 하기 2종류의 동작이 있습니다.

연속 동작시의 동작 방향은 RENV2레지스터의 설정에 의해, PA/PB의 배선을 변경하지 않고,
변경할 수 있습니다.

MOD	동작모드	동작방향
01h	Pulsar입력에 따른 연속동작	P A / P B 입력에 따라 결정됩니다.
51h	Pulsar입력에 따른 위치결정동작(상대위치)	P R M V ≥ 0 일 때에 (+)방향.

		PRMV < 0 일 때 (-) 방향.
--	--	----------------------

9-3-1.pulsar 입력에 의한 연속 동작(MOD:01h)

pulsar 입력에 의한 연속 동작하는 모드입니다.

start command를 작성 한 후, PA/PB신호가 입력되면 OUT단자에 Pulse 출력합니다.

동작 방향은, PA/PB신호의 입력 방법과 PDIR의 설정 값에 따라 변합니다.

PA/PB입력방법	PDIR	가동방향	PA/PB입력
90도위상차신호 (1,2,4배배(通倍))	0	(+)방향	PA의 위상가 PB보다 진행되어 있을 때
		(-)방향	PB의 위상가 PA보다 진행되어 있을 때
	1	(+)방향	PB의 위상가 PA보다 진행되어 있을 때
		(-)방향	PA의 위상가 PB보다 진행되어 있을 때
(+)펄스, (-)펄스 2펄스 입력	0	(+)방향	PA입력의 시작
		(-)방향	PB입력의 시작
	1	(+)방향	PB입력의 시작
		(-)방향	PA입력의 시작

동작 방향의 EL신호 ON에 의해 정지하지만, 다시 start command를 작성 하지 않아도 역 방향으로 동작합니다.

또한, EL입력에 의한 정지 시에, Error Interrupt (INT출력)는 발생하지 않습니다.

동작 모드를 해제하기 위해서는, STOP Command(49h)을 작성 바랍니다.

9-3-2.pulsar 입력에 의한 위치 결정 동작 (MOD: 51h)

PRMV설정 값을 상대 위치 data로서, pulsar 입력에 동기 해서 위치 결정 동작합니다.

동작 방향은 PRMV(목표위치)레지스터 값의 부호로 따라 결정됩니다.

Start시, RMV레지스터 값의 내용이 위치 결정 COUNTER에 load되어, PA/PB신호가 입력되면 Pulse를 출력하고, 위치 결정 COUNTER가 카운트 다운 합니다.

위치 결정 COUNTER의 값이 "0"이 되면 정지하고, 이후의 PA/PB입력은 무시됩니다.

PRMV레지스터 값을 "0"로 하여, 위치 결정 동작을 start시키면, Pulse 출력하지 않고 즉시정지합니다.

9-4. 외부 스위치 동작 모드

외부 스위치 입력으로 동작하는 모드입니다.

외부 스위치 입력 단자(+DR, -DR)은, pulsar 신호 입력 단자와 겸용이 되고 있어, (+)방향 동작용 스위치 신호를 PA/+DR 단자에, (-)방향동작용 스위치 신호를 PB/-DR 단자에 입력합니다.

외부 스위치 입력을 효율적으로 하기 위해서는, PE단자를 "L"로 해 주십시오.

start command를 작성 한 후, +DR, -DR신호가 입력되면 OUT단자나 DIR단자에 Pulse가 출력합니다.

±DR입력 신호의 논리설정은 RENV1(환경설정1)레지스터로 하고, 또 ,±DR입력 변화 시에 INT신호를 출력시킬 수도 있습니다. 그 때, PE=L이면 동작 모드에 관계없이 출력할 수 있습니다. RSTS(확장 status)레지스터로 동작 상태의 확인과 ,±DR입력의 모니터를 할 수 있습니다. 또한, ±DR입력, PE입력에 필터를 삽입할 수도 있습니다.

+DR/-DR신호의 입력논리설정 <RENV1.DRL(Bit25)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 31 24 - - - - - n -
±DR, PE입력필터의 설정 <RENV1.DRF(Bit27)에 설정> 1 : PA, PB, PE입력에 필터를 삽입합니다. 필터를 삽입하면, 32ms이하의 펄스 너비의 신호는 무시 됩니다.	[RENV1] (WRITE) 31 24 - - - - n - - -
Event Interrupt요인의 설정 <RIRQ.IRD(Bit11)에 설정> 1 : +DR신호와 -DR신호의 입력변화 시에 INT신호를 출력합니다.	[RIRQ] (WRITE) 15 8 0 0 0 0 n - - -
Event Interrupt요인의 읽기 <RIST.ISPD(Bit11),RIST.ISMD(Bit12)> ISPD="1" : +DR신호의 입력 변화시 ISMD="1" : -DR신호의 입력 변화시	[RIST] (READ) 15 8 0 0 - n n - - -
가동상태 읽기 <RSTS.CND3~0(BIT3~0)> 0001 : DR입력대기	[RSTS] (READ) 7 0 - - - - n n n n
±DR신호 읽기 <RSTS.SDRP(Bit11),SDRM(Bit12)> SDRP=0 : +DR신호OFF SDRP=1 : +DR신호ON SDRM=0 : -DR신호OFF SDRM=1 : -DR신호ON	[RSTS] (READ) 15 8 - - - n n - - -

외부 스위치 동작모드에서는, 하기의 2종류의 동작이 있습니다.

MOD	동작모드	동작방향
02h	외부 스위치에 따른 연속 동작	+DR, -DR의 입력에 따라 결정
56h	외부 스위치에 따른 위치 결정 동작	+DR, -DR의 입력에 따라 결정

9-4-1 외부 스위치에 따른 연속동작(MOD:02h)

DR스위치가 ON일 경우에만 동작하는 모드입니다.

Start Command를 작성할 때, +DR신호를 ON하면 (+)방향에, -DR신호를 ON하면 (-)방향에 지정된 속도패턴으로 동작합니다.

동작방향의 EL신호ON에 의해 정지하지만, 역방향에서는 동작합니다.

또한, EL정지시의 에러 interrupt(~~INT~~신호출력)은 발생하지 않습니다.

동작모드를 해지하려면, STOP(49h) command를 쓰기 바랍니다.

STAD(52h)command 및 STAUD(53h)command의 경우는, DR신호가 OFF가 되면 감속 정지합니다.

감속 중에 역방향의 DR입력이 ON일 때에는, 감속 정지 후 역방향으로 스타트합니다.

[설정에]

1. PE입력을 “L”로 한다.
 2. RFL, RFH, RUR, RDR, RMG등을 설정(속도설정)
 3. PRMD.MOD6~0을 “000 0010”b에 설정
 4. Start Command(50h~53h)를 작성하기
 5. RSTS(확장Status) CND3~00i, “0001:b(DR입력대기)가 됩니다.
- 이 상태에서 +DR/-DR입력단자를 “ON”으로 하면, “ON”사이에만 지정방향에서 시작Command의 지정속도패턴으로 동작합니다.

9-4-2 외부스위치에 따른 위치결정동작 (MOD:56h)

DR입력OFF→ON 변화에 따른 위치 결정 동작 모드입니다.

시작할 때, RMV레지스터의 내용이 위치결정 카운트에 로드되어, DR입력을 ON으로 하면 Pulse출력을 시작합니다. Pulse출력마다 위치결정 카운트가 카운트되며, 위치결정 카운트의 값이 “0”이 되면 정지합니다.

동작 중에 DR입력이 OFF가 되거나, 다시 ON되어도 동작에는 영향이 없습니다.

또한, RMV레지스터의 값을 “0”으로 하여, 위치결정동작을 시작시키면, 지령Pulse를 출력하지 않고, 즉시 정지합니다.

+DR신호를 ON하면 (+)방향으로, -DR신호를 ON하면 (-)방향으로 동작합니다.

동작방향의 EL신호ON에 따라 정지하지만, 역방향에서는 동작합니다.

또한, EL정지시의 에러 interrupt(~~INT~~출력)은 발생하지 않습니다.

9-5. 원점복귀동작모드

원점복귀동작 mode는 PRMD. MOD6~0, RENV2.ORM, 시작Command의 종류에 따라 하기의 동작이 됩니다.

MOD	ORM	Command	동작내용
10h	0	50h	(+)방향에 FL정속으로 동작하고, ORG입력OFF→ON에서 즉시 정지합니다.
		51h	(+)방향에 FH정속으로 동작하고, ORG입력OFF→ON에서 즉시 정지합니다.
		52h	(+)방향에 FH 정속으로 동작 합니다. ORG신호 OFF→ON에서 감속을 개시 합니다. FL속도까지 감속하면 정지 합니다. ORG신호 입력 전에, SD신호 입력에서 FL속도까지 감속 완료 했을 때는 ORG신호 OFF→ON에서 즉 정지 합니다.
		53h	(+)방향에 FL속도에서 FH속도까지 가속 시작하여, ORG입력OFF→ON에서 감속을 시작합니다. FL속도까지 감속하면 정지합니다. 또한 ORG입력 전에, SD입력에 의해 FL속도까지 감속 완료 되어 있을 때에는 ORG입력OFF→ON에서 즉시 정지합니다.
	1	50h	(+)방향에 FL정속으로 동작하고, ORG입력OFF→ON후에 지정회수의 EZ입력에서 즉시 정지합니다.
		51h	(+)방향에 FH정속으로 동작하고, ORG입력OFF→ON후에 지정회수의 EZ입력에서 즉시 정지합니다.
		52h	(+)방향에 FH정속에서 동작 합니다. ORG 신호입력OFF→ON에서 감속을 시작합니다. 지정회수의 EZ입력에서 정지합니다. ORG입력 전에, SD입력 입력에서 FL속도까지 감속 완료 했을 때에는 ORG입력OFF→ON후의 지정회수의 EZ입력신호에서 즉시 정지합니다.
		53h	(+)방향에 FL속도에서 FH속도까지 가속 시작하여, ORG입력OFF→ON에서 감속을 시작하고, 지정회수의 EZ입력에서 즉시 정지합니다. 또한 ORG입력 전에, SD입력에 의해 FL속도까지 감속 완료 되어 있을 때에는 ORG입력OFF→ON후의 지정회수의 EZ입력에 의해 즉시 정지합니다.
18h	0	50h	(-)방향에 FL정속으로 동작하고, ORG입력OFF→ON에서 즉시 정지합니다.
		51h	(-)방향에 FH정속으로 동작하고, ORG입력OFF→ON에서 즉시 정지합니다.
		52h	(-)방향에 FH정속으로 동작 합니다. ORG입력OFF→ON에서 감속을 시작합니다. FL속도까지 감속하면 정지합니다. 또한 ORG입력 전에, SD입력에서 FL속도까지 감속 완료 했을 때에는 ORG입력OFF→ON에서 즉시 정지합니다.
		53h	(-)방향에 FL속도에서 FH속도까지 가속 시작하여, ORG입력OFF→ON에서 감속을 시작합니다. FL속도까지 감속하면 정지합니다. 또한 ORG입력 전에, SD입력에 의해 FL속도까지 감속 완료 되어 있을 때에는 ORG입력OFF→ON에서 즉시 정지합니다.
	1	50h	(-)방향에 FL정속으로 동작하고, ORG입력OFF→ON후에 지정회수의 EZ입력에서 즉시 정지합니다.
		51h	(-)방향에 FH정속으로 동작하고, ORG입력OFF→ON후에 지정회수의 EZ입력에서 즉시 정지합니다.
		52h	(-)방향에 FH정속으로 동작 합니다.

			ORG입력OFF→ON에서 감속을 시작하고, 지정회수의 EZ입력에서 즉시 정지합니다. ORG입력 전에, SD입력에서 FL속도까지 감속 완료 되어 했을 때에는 ORG입력OFF→ON후의 지정회수의 EZ입력에 의해 즉시 정지합니다.
		53h	(-)방향에 FL속도에서 FH속도까지 가속 시작하여, ORG입력OFF→ON에서 감속을 시작하고, 지정회수의 EZ입력에서 즉시 정지합니다. 또한 ORG입력 전에, SD입력에 의해 FL속도까지 감속 완료 되어 있을 때에는 ORG입력OFF→ON후의 지정회수의 EZ입력에 의해 즉시 정지합니다.

원점복귀동작은, 동작방향에 따라 ORG입력, EZ입력을 사용합니다.

ORG입력신호는 논리설정을 RENV1. ORGL에서 행하고

단자의 상태는 SSTSW(SubStatus).SORG에서 모니터 가능합니다.

ORG신호는 RENV1.FLTR의 설정에서 입력 노이즈 필터를 삼입 가능 합니다.

EZ입력신호는 논리설정(EZL)과 횡수설정(EZD)을 RENV2(환경설정2).EZL과 RENV2.EZD에서 행하고 단자의 상태는 RSTS(확장Status).SEZ에서 모니터 합니다.

EZ입력신호는 RENV2.EINF의 설정에서 입력 노이즈 필터를 삼입가능 합니다.

원점복귀동작모드의 선택 0 : ORG신호만 사용 1 : ORG신호와 EZ신호를 사용	<RENV2.ORM(Bit29)>	[RENV2] (WRITE) 31 24 - - n - - - - -
ORG신호 읽기 0 : ORG신호OFF 1 : ORG신호ON	<SSTSW.SORG(Bit14)>	[SSTSW] (READ) 15 8 - n - - - - - -
ORG신호의 입력논리설정 0 : 부논리 1 : 정논리	<RENV1.ORGL(Bit7)에 설정>	[RENV1] (WRITE) 7 0 n - - - - - - -
ORG, SD입력 필터의 설정 1 : $\pm EL$, SD, ORG, ALM, INP신호의 입력에 삽입하고, RENV1, FTM1~0에서 설정한 펄스 폭이하의 신호를 무시합니다.	<RENV1.FLTR(Bit26)에 설정>	[RENV1] (WRITE) 31 24 - - - - - n - -
입력 필터의 시정수설정 00 : 3. 2 μ s 10 : 200 μ s 01 : 25 μ s 11 : 1. 6ms	<RENV1.FTM1~0(Bit21~20)에 설정>	[RENV1] (WRITE) 23 16 - - n n - - - -
EZ신호 읽기 0 : EZ신호OFF 1 : EZ신호ON	<RSTS.SEZ(Bit10)>	[RSTS] (READ) 15 8 - - - - - N - -
EZ신호의 입력논리의 설정 0 : Falling Edge 1 : Rising Edge	<RENV2.EZL(Bit28)에 설정>	[RENV2] (WRITE) 31 24 0 - - n - - - -
E A, E B, E Z 입력 필터의 설정 1 : 입력에 노이즈 필터를 삽입합니다. CLK 3주기 너비 이하의 펄스 너비의 신호는 무시 됩니다.	<RENV2.EINF(Bit18)에 설정>	[RENV2] (WRITE) 23 16 - - - - - n - -
EZ카운트수의 설정 원점복귀완료조건, EZ카운트분 동작에서의 EZ카운트수의 설정 EZD3~0에 (카운트수-1)의 값을 설정, 설정 값은 0~15	<RENV2.EZD3~0(Bit27~24)에 설정>	[RENV2] (WRITE) 31 24 0 - - - n n n n

원점 복귀 완료시에 카운트Latch(&리셋), ERC(편차카운트클리어)신호출력이 가능합니다.
 기본적인 원점복귀방법, 원점복귀완료시의 카운트/리셋의 유무는 RENV3레지스터에서
 ERC신호출력유무는 RENV1레지스터에서 설정합니다.
 ERC신호의 상세에 대해서는 「11-5-2. ERC신호」를 참조 바랍니다.

9-5-1. 원점복귀동작0 (ORM="0")

△인: RENV1.EROR="1" 때에 ERC신호를 출력 하는 Timing

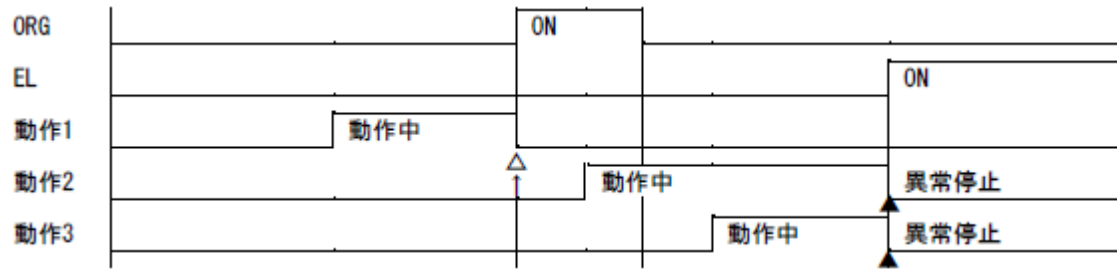
▲인: RENV1.EROE="1" 때에 ERC신호를 출력 하는 Timing

↑인: RENV3.CU1R="1" 또는 RENV3.CU2R="1" 때에 COUNTER1 또는 COUNTER2를 latch(&reset)하는 Timing

□ 정속동작<센서 : EL(RENV1.ELM="0" or "1").ORG>

원점 정지 때에 ERC신호를 출력 시키기 위하여 RENV1. EROP="1"에 설정 바랍니다.

원점 위치에서 COUNTER를 reset하는 경우는 RENV3.CU1R="1" 또는 RENV3.CU2R="1"로 설정 바랍니다.

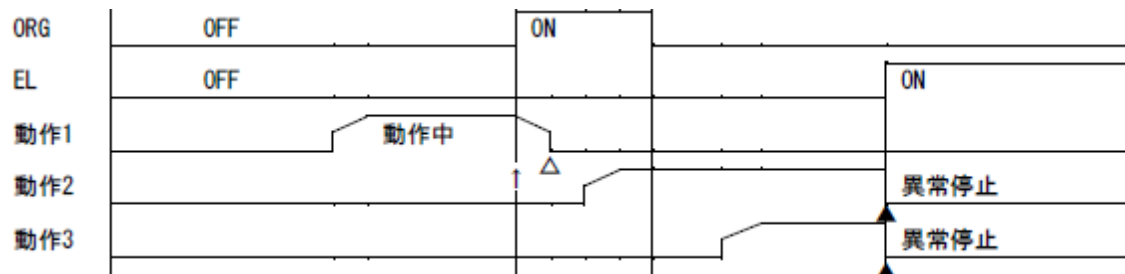


■고속 동작<센서 : EL(RENV1.ELM="0").ORG>

정속 정지 시에도 원점위치는 없습니다만 COUNTER는 신뢰할 수 있는 데이터입니다.

원점 정지 때에 ERC신호를 출력하면 COUNTER의 값에 오차가 발생하기 때문에 RENV1. EROP="0"으로 설정 바랍니다.

원점 위치에서 COUNTER를 reset하는 경우는 "RENV3.CU1R="1" 또는 RENV3.CU2R="1"로 설정 바랍니다.



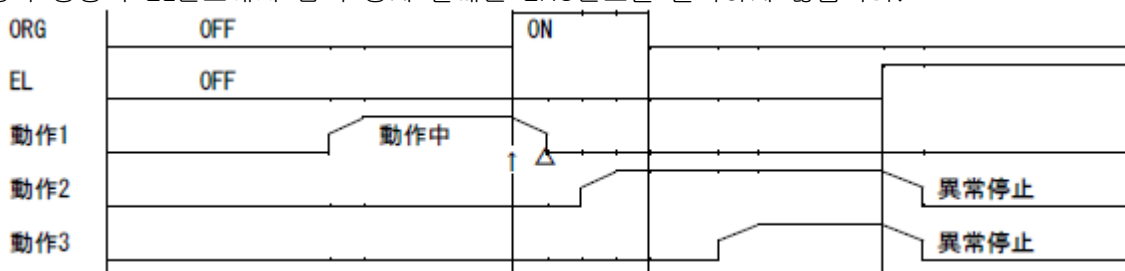
■고속 동작<센서 : EL(RENV1.ELM="1").ORG>

정속 정지 시에도 원점위치는 없습니다만 COUNTER는 신뢰할 수 있는 데이터입니다.

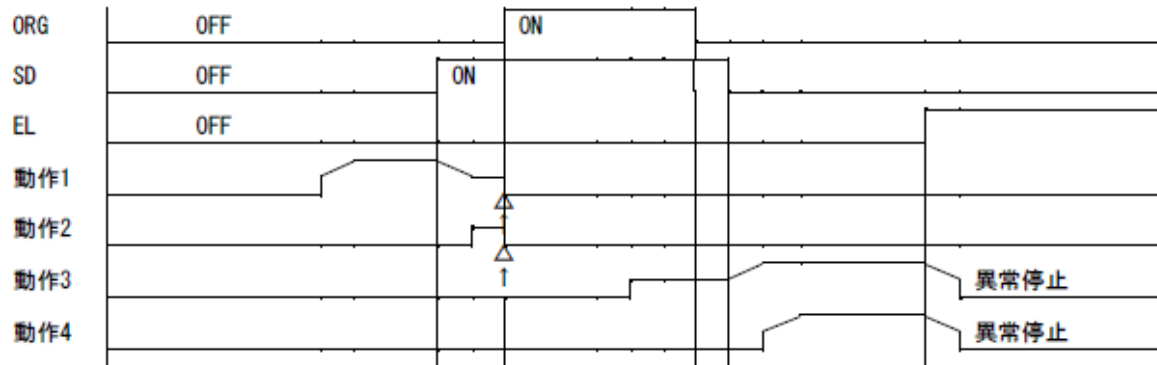
원점 정지 때에 ERC신호를 출력하면 COUNTER의 값에 오차가 발생하기 때문에 RENV1. EROP="0"으로 설정 바랍니다.

원점 위치에서 COUNTER를 reset하는 경우는 "RENV3.CU1R="1" 또는 RENV3.CU2R="1"로 설정 바랍니다.

동작 방향의 EL신호에서 감속 정지 할때는 ERC신호를 출력하지 않습니다.



■고속동작<센서 : EL(RENV1.ELM="1"), SD(RENV1.SDM="0", RENV1.SDLT="0"),ORG>
원점 정시 때에 ERC신호를 출력하기 위해 RENV1.EROP="1"으로 설정 바랍니다.
원점 위치에서 COUNTER를 reset하는 경우는 "RENV3.CU1R="1" 또는 RENV3.CU2R="1"로 설정 바랍니다.



9-5-2. 원점복귀동작1 (ORM=1)

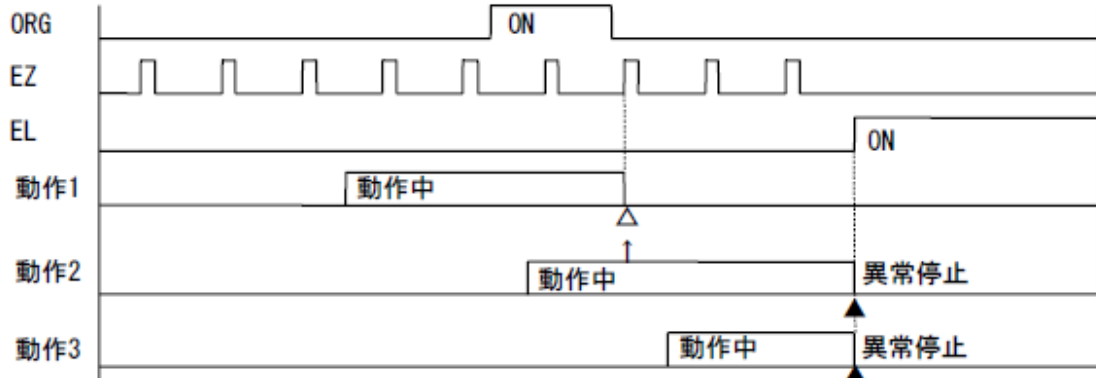
△인: RENV1.EROR="1" 때에 ERC신호를 출력 하는 Timing

▲인: RENV1.EROE="1" 때에 ERC신호를 출력 하는 Timing

↑인: RENV3.CU1R="1" 또는 RENV3.CU2R="1" 때에 COUNTER1 또는 COUNTER2를 latch(&reset)하는 Timing

정속 동작 <센서 : EL(RENV1.ELM="0"),ORG, EZ(RENV2.EZD="0001"b)>

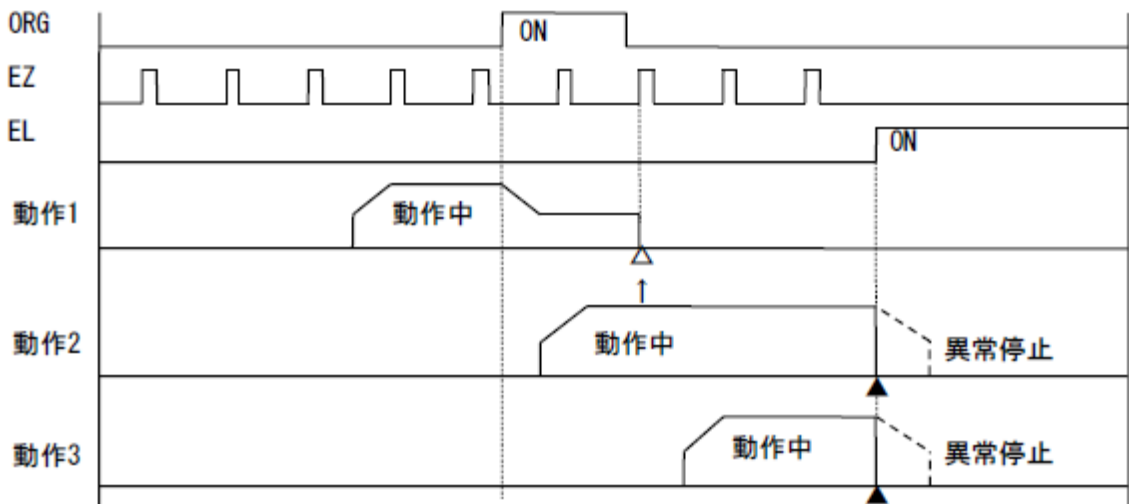
EZ COUNTER정지 때에 ERC신호를 출력 시키기 위하여, RENV1.EROR="1"로 설정 바랍니다.
원점 위치에서 COUNTER를 reset하는 경우는 RENV3.CU1R="1" 또는 RENV3.CU2R="1"로 설정 바랍니다.



고속 동작 <센서 : EL(RENV1.ELM="0" or "1"),ORG, EZ(RENV2.EZD="0001"b)>

EZ COUNTER정지 때에 ERC신호를 출력 시키기 위하여, RENV1.EROR="1"로 설정 바랍니다.
원점 위치에서 COUNTER를 reset하는 경우는 RENV3.CU1R="1" 또는 RENV3.CU2R="1"로 설정 바랍니다.

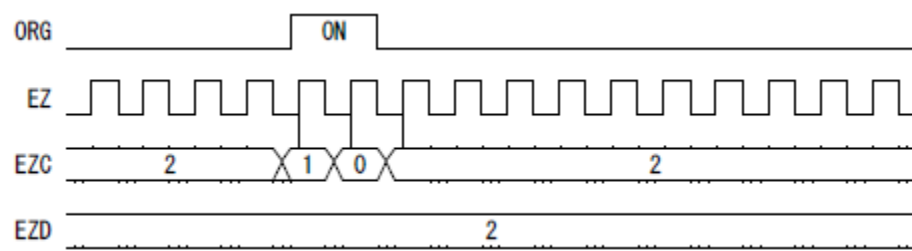
동작 방향의 EL신호에서 감속 정지 할 때는 ERC신호를 출력 하지 않습니다.



※ EZ counter는 RSPD.EZC에서 모니터 할 수 있습니다.

RSPD.EZC의 초기 값은 RENV2.EZD의 설정 값 입니다.

RSPD.EZC는 ORG신호가 ON한 후,EZ 신호가 ON할 때마다 DOWN COUNTER해서, "0"의 다음에 RECV2. EZD의 설정 값으로 돌아오면 정지 합니다.



9-6. 직선보간동작

9-6-1. 보간동작개요

본 LSI를 하나 또는 여러 개 사용하여 직선보간동작이 가능합니다.

MOD	동작모드
62h	연속직선보간
63h	직선보간

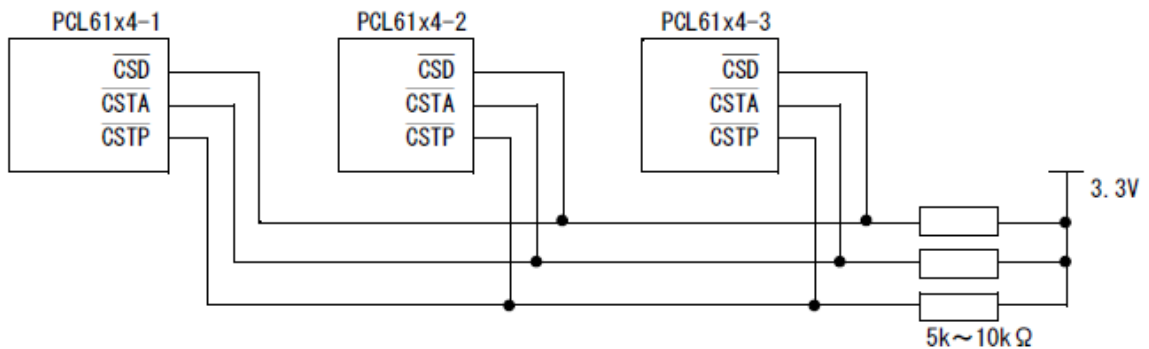
연속직선보간은 직선보간과 동일하게 여러 개의 축이 지정된 비율로 동작하지만, 연속모드와 같이 Command에 따른 시작/정지를 하는 동작입니다.

직선보간은, 지정한 이동량에서 자동정지합니다.

본IC의 직선보간회로는 각축에 존재하는 더미축과 실축과의 보간을 합니다.
최대 이동량의 데이터를 모든 축의 더미축에 설정함으로 간접적인 각축간의 직선보간을 합니다. 각보간축은 독립하여 동작하기 때문에, 시작타이밍, 감속타이밍, 이상정지타이밍을 일치시킬 필요가 있습니다.

여러 개의 칩을 사용하여 보간을 하는 경우에는 각 칩의 ~~CSD~~, ~~CSTA~~, ~~CSTP~~단자마다 각각 접속하여 각 신호마다의 VOD(3.3V)에 풀업(5K~10K Ω)바랍니다.

또한, 하나의 칩에만 보간을 할 경우에는 풀업 저항이 필요합니다.



9-6-2. 보간동작순서

1. 각보간축의 PRMV레지스터에 부호를 붙여 이동량을 설정합니다. 이 때 부호는 동작 방향으로 지정합니다.
2. 최대이동량의 축의 PRMV설정값의 절대값을 모든 보간축의 PRIP레지스터에 설정합니다.
3. 최대이동량의 축의 속도패턴 (PRFL,PRFH,PRUR,PRMG,PRDP,PRDR,PRUS,PRDS)을 모든 보간축에 설정합니다.
4. 어느 하나 보간축이 이상정지할 때에 모든 보간축을 정지시키려면, 모든 보간축의 PRMD레지스터의 MSPE.MSPO설정을 1로 합니다.
5. 가감속을 붙여 보간을 할 경우에는, 모든 보간축의 PRMD레지스터의 MCDE.MCDO 설정을 1로 합니다.
6. 하나의 칩에만 보간하는 경우에는, 시작Command를 작성할 때의 상위바이트 (COMB1)에서 보간축 지정하면 동시 시작 가능합니다.

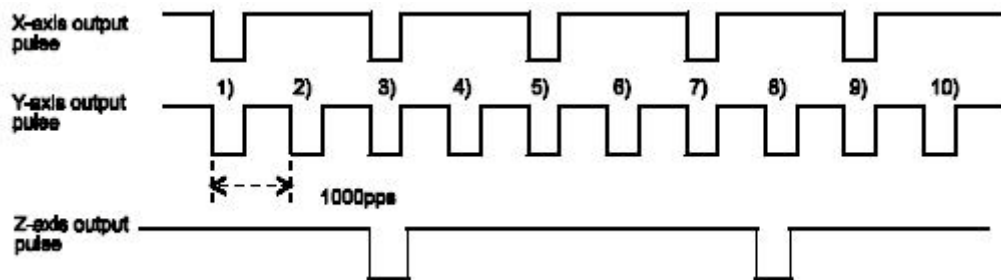
여러 개의 칩을 하는 경우에는, 모든 보간축의 PRMD레지스터의 MSY1~0="01"b로 하여 시작Command를 작성하며, 시작보류(~~CSTA~~입력대기)상태로 합니다.

모든 보간축을 시작보류상태로 한 후, 어느 하나의 축에 CMSTA출력(06h)Command를 작성하면 모든 보간축이 동시에 시작합니다.

또한, 보간동작을 하지 않는 축은, 독립 동작을 합니다.

[설정 예] 다음과 같이 설정하여, 시작Command(0751h)를 작성하면, 아래의 타이밍에서 Pulse가 출력됩니다. 공란의 부분에는 설정하여도 동작에는 영향이 없습니다.

설정값	X축	Y축	Z축
PRMD.MOD(6~0)	63h	63h	63h
PRMV	5	10	2
동작속도	1000pps	1000pps	1000pps

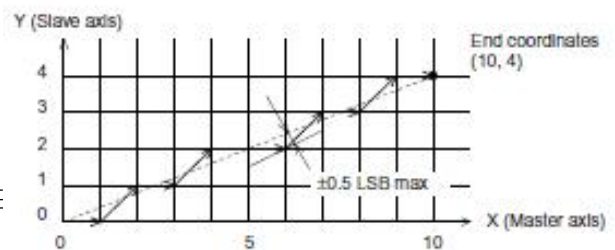


[직선보간정도]

직선보간은, 오른쪽 그림에 표시된 것처럼, 현재좌표에서 종점좌표를 향해, 직선보간합니다.

직선보간시의 지정직선에 대한 위치정도는 모든 보간범위내에서 $\pm 0.5\text{LSB}$ 가 됩니다.

LSB는 PRMV레지스터 설정값에서 최소이동단위로써, 기계계의 분해능을 담당합니다. (상기의 눈금의 간격입니다.)



9-6-3. 보관시의 동작에 관하여

◆가감속동작

정속동작의 외에는 가감속(직선/S자)이 있고, 슬로다운포인트 자동설정도 가능합니다. 다만, 하기의 제한이 있습니다.

1. PRMD레지스터의 MSDP설정과 MADJ설정은 모든 보관축에서 동일하게 합니다.
2. 슬로다운포인트를 메뉴얼설정(MSDP=1)하는 경우에는, 최대 길이의 축에 대한 마니어값을 모든 보관축의 PRDP레지스터에 설정 해 주십시오.

◆에러정지

~~CSTP~~단자의 처리에 따라, 어느 하나의 보관축이 에러정지하면 다른 보관축도 에러 정지합니다.

원인되는 축 의외는 REST(에러 정지요인)레지스터의 읽기에서 REST.ESSP="1"이기 때문에, 실제로 에러 정지한 축의 판단이 가능합니다.

◆SD입력

~~CSD~~단자의 처리에 따라, SD입력유효(PRMD. MSDE="1")에 설정하는 경우는, 보관축의 내1축이에서 SD입력ON상태가 되면, 모든 보관축이 감속, 또는 감속정지합니다.

◆연속보관

프리레지스터를 사용하는 연속보관입니다.

연속보관은 직선보관을 연속으로 하는 것을 말합니다.

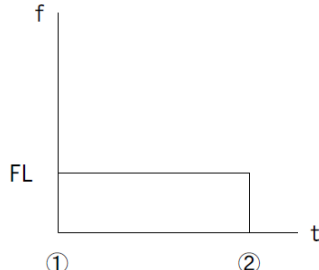
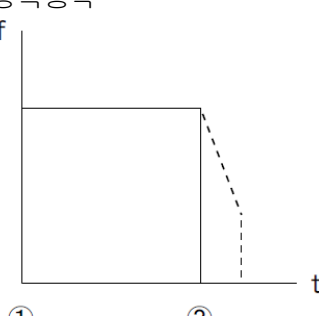
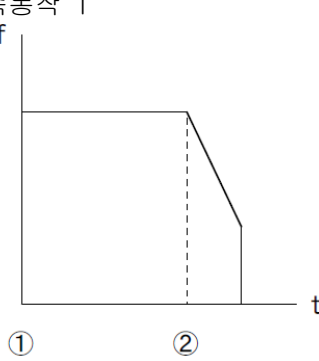
프리레지스터를 이용한 연속보관의 설정의 예로 “11-12-1. 타축의 정지에 따른 시작”이 있으므로, 참고 바랍니다.

◆ 동작 상태 Monitor

PCL61x4추가 기능을 유효 (RENV3.M614="1"로 설정 하면, 주축에 더해진 종축의 동작상태 monitor (RSTS.CND3~0)도 행할 수 있습니다.

10. 속도패턴

10-1. 속도패턴

속도패턴	연속모드	위치결정모드
FL속도동작 	① STAFL(50h) Command 쓰기 ② STOP(49h) Command는 SDSTP(4Ah) command 쓰기에 의 한 정지	① STAFL(50h) Command(50h) 쓰기 ② 위치 결정 완료 (RPLS="0")또는 STOP(49h) Comman 혹은SDSTP(4Ah) command 쓰기에 의한 정 지
	※FL정속 start의 동작 상태는 +EL, -EL, SD,ALM,CSTP,ORG,+DR,-DR 신호 입력에 의해 가 감속 동작을 행하지 않습니 다.	
FH정속동작 	① STAFL(51h) Command 쓰기 ② STOP(49h) Command의 쓰기에 의한 정지	STAFL(51h) Command 쓰기 위치 결정 완료 (RPLS="0") 또는STOP(49h) Comman 쓰기에 의한 정지
	※ SDSTP(4Ah) command의 쓰기에서는 감속 정지 합니다. ※ FH정속 start의 동작 상태는 +EL, -EL, SD,ALM,CSTP,ORG,+DR,-DR 신호 입력에 의해 가 감속 동 작을 행하지 않습니다.	
고속동작 1 	① STAD(52h) Command 쓰기 ② SDSTP(4Ah) Command의 쓰기에 의한 감 속 정지의 개시	① STAD(52h) Command 쓰기 ② Slow down point 도 달 또는 SDSTP(4Ah) Command의 쓰기에 의한 감 속 정지의 개시
	※STOP(49h)command를 쓰 기에서는 즉시 정지 합니다.	#위치 결정 완료(RPLS="0" 이나 STOP(49h)command 쓰기로 즉 정지 합니다. Slow down point 설정이 RMD.MSDP="0"(자동설정) 또는 RDP="0"의 경우도 위치결정 완료 (RPLS="0") 에서 즉 정지 합니다. (RDP register 자동 설정 할 수 없습니다.)
	※고속 start1의 동작 상태는 +EL, -EL,	

	SD,ALM,CSTP,ORG,+DR,-DR 신호 입력에 의해 가 감속 동작을 행합니다.	
고속동작2 ① ②	1)STAUD command2(53h) 쓰기 2) SDSTP(4Ah) command에 의한 감속 정지의 개시	① STAD(52h) Command 쓰기 ② Slow down point 도달 또는 SDSTP(4Ah) Command의 쓰기에 의한 감속 정지의 개시
	※STOP(49h)command를 쓰기에서는 즉시 정지 합니다.	※위치 결정 완료(RPLS="0") 이나 STOP(49h)command 쓰기로 즉 정지 합니다. Slow down point 설정이 RMD.MSDP="1"(수동설정) 또는 RDP="0"의 경우는 위치결정 완료 (RPLS="0")에서 즉 정지 합니다.
	※고속 start2의 동작 상태는 +EL, -EL, SD,ALM,CSTP,ORG,+DR,-DR 신호 입력에 의해 가 감속 동작을 행합니다.	

10-2. 속도 패턴 설정

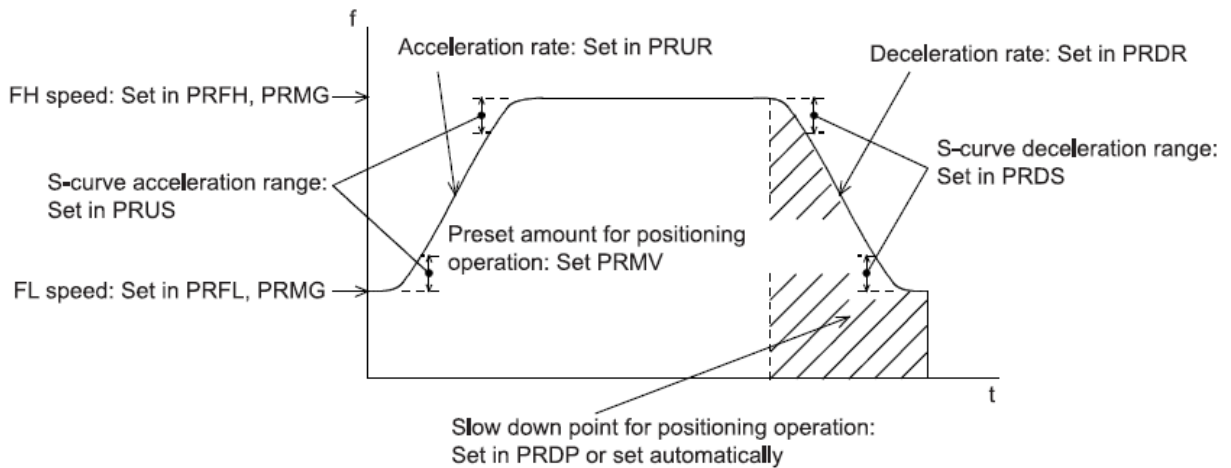
속도 패턴의 설정은 아래의 표의 프리레지스터에서 합니다.

설정해야할 값이 전회와 동일할 경우에는, 다시 작성할 필요가 없습니다.

프리레지스터	내용	Bit 수 설정범위	설정범위	레지스터
PRMV	위치결정량	32	-2,147,483,648~ +2,147,483,647 (8000000h) (7FFFFFFh)	RMV
PRFL	초기속도	14	1~16,383 (3FFFh)	RFL
PRFH	동작속도	14	1~16,383 (3FFFh)	RFH
PRUR	가속Rate	16	1~65,535 (FFFFh)	RUR
PRDR	감속Rate 주1	16	0~65,535 (FFFFh)	RDR
PRMG	속도배율	12	1~4,095 (0FFFh)	RMG
PRDP	Slow down point	24	0~16,777,215 (FFFFFFh)	RDP
PRUS	가속시 S자범위	13	0~8,191 (1FFFh)	RUS
PRDS	감속시 S자범위	13	0~8,191 (1FFFh)	RDS

주의1. PRDR=0으로 설정했을 경우, 감속Rate는 PRUR register에서 설정한 값이 됩니다.

[가감속동작일 때의 레지스터 데이터의 사용갯수]



주) 후술의 계산식에서 계산하는 가 감속등의 시간은 연속 동작 mode에서 정상 정지 때의 근사 값 입니다.

근사 값의 오차는 1% 미만 입니다. 위치 결정 동작 mode에서는 오차 1%이상인 되는 경우가 있습니다.

◆PRFL : FL속도설정레지스터(14비트)

FL속도 동작속도 및 고속동작(가감속동작)의 경우 Start속도를 1~16,383(3FFFh)범위 에서 설정합니다.

속도는 PRMG의 설정값의 계산값으로 됩니다.

$$\text{FL속도[pps]} = \text{PRFL} \times \frac{\text{기준Clock주파수[Hz]}}{(\text{PRMG}+1)16384}$$

◆PRFH : FH속도설정레지스터(14비트)

FH정속동작의 속도 그리고 고속동작(가감속동작)의 경우의 동작속도를 1~16,383(3FFFh)의

범위에서 설정합니다.

고속동작(가감속동작)의 경우에는 PRFL의 설정값보다 큰 값으로 설정 바랍니다.

속도는 PRMG의 설정값과의 계산값입니다.

$$\text{FH속도[pps]} = \text{PRFH} \times \frac{\text{기준Clock주파수[Hz]}}{(\text{PRMG}+1)16384}$$

◆PRUR : 가속Rate 설정 레지스터(16비트)

고속동작(가감속동작)의 경우의 가속특성을 1~65,535(FFFFh)의 범위에서 설정합니다.
설정값과 가속시간의 관계로 다음과 같은 식이 됩니다.

1. 직선가속(PRMD. MSMD="0")

$$\text{가속시간[S]} = \frac{(\text{PRFH}-\text{PRFL}) \times (\text{PRUR}+1) \times 2}{\text{기준Clock주파수[Hz]}}$$

2. 직선부분이 없는 S자가속(PRMD.MSMD="1" 또는 PRUS="0")

$$\text{가속시간[S]} = \frac{(\text{PRFH}-\text{PRFL}) \times (\text{PRUR}+1) \times 4}{\text{기준Clock주파수[Hz]}}$$

3. 직선부분이 있는 S자가속(PRMD. MSMD="1" 또는 PRUS>"0")

$$\text{가속시간[S]} = \frac{(\text{PRFH}-\text{PRFL}+2 \times \text{PRUS}) \times (\text{PRUR}+1) \times 2}{\text{기준Clock주파수[Hz]}}$$

◆PRDR : 감속Rate 설정 레지스터(16비트)

고속동작(가감속동작)의 경우의 감속특성을 특성 1~65,535(FFFFh)의 범위에서 설정합니다.
슬로 다운 포인트를 자동(PRMD. MSMD="0")에 설정하는 경우에는, PRUR레지스터
설정과 같이 하거나, PRDR="0"으로 하길 바랍니다.

PRDR = 0에 설정한 경우, 감속Rate는 PRUR설정값과 겸용으로 사용됩니다.

설정값과 감속시간의 관계는 다음과 같은 식이 됩니다.

1. 직선가속(PRMD.MSMD="0")

$$\text{감속시간[S]} = \frac{(\text{PRFH}-\text{PRFL}) \times (\text{PRDR}+1) \times 2}{\text{기준Clock주파수[Hz]}}$$

2. 직선부분이 없는 S자감속(PRMD. MSMD="1" 또는 PRDS="0")

$$\text{감속시간[S]} = \frac{(\text{PRFH}-\text{PRFL}) \times (\text{PRDR}+1) \times 4}{\text{기준Clock주파수[Hz]}}$$

3. 직선부분이 있는 S자감속(PRMD. MSMD="1" 또는 PRDS>"0")

$$\text{감속시간[S]} = \frac{(\text{PRFH}-\text{PRFL}+2 \times \text{PRUS}) \times (\text{PRDR}+1) \times 2}{\text{기준Clock주파수[Hz]}}$$

◆PRMG : 배율설정 레지스터(12비트)

PRFL, PRFH설정값과 속도의 관계는 1~4,095(0FFFh)의 범위에서 설정합니다.

고배율이 될수록 속도간격이 맞지 않으므로, 평상시에는 되도록 작은 배율을 사용 바랍니다.

설정값과 배율의 관계는 다음과 같은 식이 됩니다.

$$\text{배율[배]} = \frac{\text{기준Clock주파수[Hz]}}{(\text{PRMG}+1) \times 16384}$$

[기준Clock : 19,6608MHz일 때의 배율설정 예] (출력속도단위 : pps)

설정값	배율	출력속도범위	설정값	배율	출력속도범위
3999(0F9Fh)	0.3	0.3~4,914,9	59(003Bh)	20	20~327,660
2399(095Fh)	0.5	0.5~8,919,5	23(0017h)	50	50~819,150
1199(04AFh)	1	1~16,383	11(000Bh)	100	100~1,638,300
599(0257h)	2	2~32,766	5(0005h)	200	200~3,276,600
239(00EFh)	5	5~81,915	2(0002h)	400	400~6,53,200
119(0077h)	10	10~163,830	1(0001h)	600	600~9,829,800

본 IC의 최고출력속도는, 기준Clock 30MHz에서 PRFH=16383일 때 입니다.

이 때에, 915,527배 모드가 되어 14,999Mpps를 출력할 수 있습니다.

◆PRDP : 슬로우다운포인트 설정레지스터(24비트)

가감속/위치결정동작의 경우의 감속개시점을 결정하기 위한 값을 설정합니다.

PRMD레지스터의 슬로우다운포인트 설정방법(MSDP)의 상태에 따라, RDP에 설정하는 값의 의미를 달라집니다.

<Slow down point 메뉴얼 설정시(PRMD.MSDP="1")>

감속개시점의 Pulse수를 0~16,777,215(FFFFFFh)의 범위에서 설정합니다.

(PRLS register(이동 전 pulse 수) ≤ (PRDP register (slow down point)설정 값)이 되면 감속을 시작합니다.

주의 : Slow down point의 메뉴얼 설정값을 얻기 위해서는 실제의 최고속도를 알 필요가 있습니다.

이동량이 적은 경우에 가속도중에서 감속하는 것이 필요하거나, FH보간기능보다

최고속도가 자동으로 수정되거나, 하면 slow down point의 메뉴얼 설정 값은 변경 불가능합니다.

따라서 slow down point 설정이 수동 (PRMD.MSDP="1")의 동작시에는 FH보정기능을 무료 (PRMD.MADJ="1")로 설정하여 사용 바랍니다.

또 수동 FH보정 계산을 행한 후의 보정 최고 속도를 사용하고 이 후의 계산을 행하길 바랍니다.

슬로우다운 포인트의 최적값은 다음의 식과 같습니다.

1. 직선가속(PRMD.MSMD="0")

$$\text{최적값[Pulse]} = \frac{(\text{PRFH}^2-\text{PRFL}^2) \times (\text{PRDR}+1) \times 2}{(\text{PRMG}+1) \times 16384}$$

2. 직선부분이 없는 S자감속(PRMD레지스터의 MSMD=1 또는 PRDS레지스터=0)

$$\text{최적값[Pulse]} = \frac{(\text{PRFH}^2 - \text{PRFL}^2) \times (\text{PRDR} + 1) \times 2}{(\text{PRMG} + 1) \times 16384}$$

3. 직선부분이 있는 S자감속(PRMD레지스터의 MSMD=1 또는 PRDS레지스터>0)

$$\text{최적값[Pulse]} = \frac{(\text{PRFH} + \text{PRFL}) \times (\text{PRFH} - \text{PRFL} + 2 \times \text{PRDS}) \times (\text{PRDR} + 1)}{(\text{PRMG} + 1) \times 16384}$$

(위치결정카운트값) ≤ (PRDP설정값)의 타이밍에서 감속을 시작합니다.

슬로다운포인트의 설정값이 최적값보다 작은 경우, 정지시의 속도는 FL속도보다 빨라집니다.
반대로 최적값보다 큰 경우, 감속 종료 후에 FL정속동작을 합니다.

<자동설정시(PRMD레지스터의 MSMD=0)>

자동으로 설정되는 슬로다운포인트에 대한 OFF셋이며,

-8,388,608(800000h)~8,388,607(7FFFFh)의 범위에서 설정합니다.

OFF셋의 양이 정수인 경우, 빠르게 감속을 시작하고, 감속후 FL속도에서 동작합니다.

부(負)수의 경우, 감속속도가 느려집니다.

OFF셋이 필요 없는 경우에는 “0”으로 설정합니다.

◆PRUS : 가속S자 범위 설정 레지스터(13비트)

S자 가속감속동작의 S자가속구간을 1~8,191(1FFFh)의 범위에서 설정합니다.

S자 가속구간의 범위 S_{SD}는 PRMG의 설정값과의 계산값이 됩니다.

$$S_{SD}[\text{pps}] = \text{PRDS} \times \frac{\text{기준Clock주파수[Hz]}}{(\text{PRMG} + 1) \times 16384}$$

즉, FH속도~(FH속도-S_{SD})까지와 (FL속도+S_{SD})~FL속도까지의 S자감속동작이 되어 중간부분은 직선감속동작이 됩니다.

다만, “0”을 설정한 경우, 내부연산되어 “(PRFH-PRFL)/2”가 대신 사용되어, 직선감속부분이 없는 S자감속동작이 됩니다.

◆PRDS : 가속S자 범위 설정 레지스터(13비트)

PRUS과 동일하게, S자 감속구간을 1~8,191(1FFFh)의 범위에서 설정합니다.

S자 가속구간의 범위 S_{SD}는 PRMG의 설정값과의 계산값이 됩니다.

$$S_{SD}[\text{pps}] = \text{PRDS} \times \frac{\text{기준Clock주파수[Hz]}}{(\text{PRMG} + 1) \times 16384}$$

즉, FH속도~(FH속도-S_{SD})까지와 (FL속도+S_{SD})~FL속도까지의 S자감속동작이 되어 중간부분은 직선감속동작이 됩니다.

다만, “0”을 설정한 경우, 내부연산되어 “(PRFH-PRFL)/2”가 대신 사용되어, 직선감속부분이 없는 S자감속동작이 됩니다.

10-3. 메뉴얼 FH보정

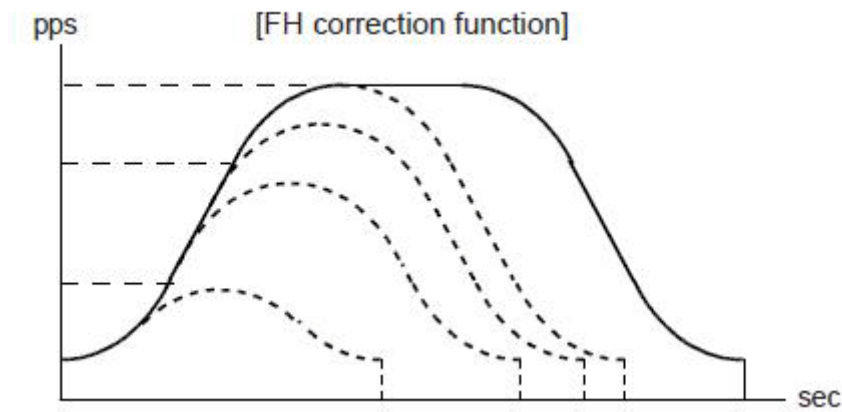
FH보정기능을 ON(PRMD레지스터의 MADJ=0)으로 한 경우, 위치결정동작모드에서 가감속동작을 시킬 때에 이동량이 적으면 자동적으로 FH속도를 저하시켜 삼각구동을 회피합니다.

또한, 슬로우다운포인트 자동 설정값도 FH보정결과에 따라 추종합니다.

다만, 슬로우다운포인트 자동설정기능은, 가속커브와 감속커브와의 대칭형일 때만 사용 가능합니다. 즉 가속커브와 감속커브를 비대칭으로 하기 위해서는 슬로우다운포인트 설정을 메뉴얼 설정 할 필요가

있으며, 메뉴얼 설정값을 얻기위해서는 최고속도를 알 필요가 있습니다.

따라서 FH보정기능도 OFF로 하여, FH설정값도 메뉴얼 보정할 필요가 있습니다.



<메뉴얼에서 FH보정을 할 경우>

- 1) 직선가감속(PRMD레지스터의 MSMD=0)

$$PRMV \leq \frac{(PRFH^2 - PRFL^2) \times (PRUR + PRDR + 2)}{(PRMG + 1) \times 16384}$$

$$PRFH \leq \sqrt{\frac{(PRMG + 1) \times 16384 \times PRMV}{PRUR + PRDR + 2} + PRFL^2}$$

- 2) 직선가감속부분이 없는 S자가감속(PRMD레지스터의MSMD=1 또는 PRUS레지스터=0, PRDS레지스터=0)

$$\text{When } PRMV \leq \frac{(PRFH^2 - PRFL^2) \times (PRUR + PRDR + 2) \times 2}{(PRMG + 1) \times 16384}$$

$$PRFH \leq \sqrt{\frac{(PRMG + 1) \times 16384 \times PRMV}{(PRUR + PRDR + 2) \times 2} + PRFL^2}$$

- 3) 직선가감속부분이 있는 S자가감속(PRMD레지스터의MSMD=1 또는 PRUS레지스터>0, PRDS레지스터>0)

3-1. PRUS=PRDS일 때

- 1) 직선 가감속 부분을 작게 한다

$$PRMV \leq \frac{(PRFH + PRFL) \times (PRFH - PRFL + 2 \times PRUS) \times (PRUR + PRDR + 2)}{(PRMG + 1) \times 16384} \quad \text{and}$$

$$PRMV > \frac{(PRUS + PRFL) \times PRUS \times (PRUR + PRDR + 2) \times 4}{(PRMG + 1) \times 16384}$$

$$PRFH \leq -PRSU + \sqrt{(PRUS - PRFL)^2 + \frac{(PRMG + 1) \times 16384 \times PRMV}{(PRUR + PRDR + 2)}}$$

- 2) 직선가감속 부분을 없앤다.

$$PRMV \leq \frac{(PRUS + PRFL) \times PRUS \times (PRUR + PRDR + 2) \times 4}{(PRMG + 1) \times 16384}$$

Change to S-curve acceleration/deceleration without a linear acceleration/deceleration range (PRUS = 0, PRDS = 0),

$$PRFH \leq \sqrt{\frac{(PRMG + 1) \times 16384 \times PRMV}{(PRUR + PRDR + 2) \times 2} + PRFL^2}$$

참고

PRMV: 위치결정량 PRFL: 처음속도 PRFH: 동작속도 PRUR: 가속Rate
PRDR: 감속Rate PRMG: 속도배율 PRUS: 가속시S자범위 PRDS: 감속시S자범위

3-2. PRUS<PRDS일 때

1) 직선가속 부분을 작게한다.

$$PRMV \leq \frac{(PRFH+PRFL) \times \{(PRFH-PRFL) \times (PRUR + PRDR + 2) + 2 \times PRUS \times (PRUR+1) + 2 \times PRDS \times (PRDR + 1)\}}{(PRMG + 1) \times 16384}$$

and

$$PRMV > \frac{(PRDS+PRFL) \times \{PRDS \times (PRUR + 2 \times PRDR + 3) + PRUS \times (PRUR + 1)\} \times 4}{(PRMG + 1) \times 16384},$$

$$PRFH \leq \frac{-A + \sqrt{A^2 + B}}{PRUR + PRDR + 2}$$

However, $A = PRUS \times (PRUR + 1) + PRDS \times (PRDR + 1)$

$B = \{(PRMG + 1) \times 16384 \times PRMV - 2 \times A \times PRFL + (PRUR + PRDR + 2) \times PRFL^2\} \times (PRUR + PRDR + 2)$

2) 직선가속 부분을 없애고, 직선가속부분을 작게 한다.

$$PRMV \leq \frac{(PRDS + PRFL) \times \{PRDS \times (PRUR + 2 \times PRDR + 3)\} + PRUS \times (PRUR + 1) \times 4}{(PRMG + 1) \times 16384} \quad \text{and}$$

$$PRMV > \frac{(PRUS + PRFL) \times PRUS \times (PRUR + PRDR + 2) \times 8}{(PRMG + 1) \times 16384}$$

직선 가속부분이 없는 S자가감속으로 변경하여 (PRUS>0, PRDS=0으로 하여)

$$PRFH \leq \frac{-A + \sqrt{A^2 + B}}{PRUR + 2 \times PRDR + 3}$$

However, $A = PRUS \times (PRUR + 1)$,

$B = \{(PRMG + 1) \times 16384 \times PRMV - 2 \times A \times PRFL + (PRUR + 2 \times PRDR + 3) \times PRFL^2\} \times (PRUR + 2 \times PRDR + 3)$

3) 직선가속 부분을 없앤다.

$$\text{When } PRMV \leq \frac{(PRUS + PRFL) \times PRUS \times (PRUR + PRDR + 2) \times 8}{(PRMG + 1) \times 16384}$$

직선 가감속 부분이 없는 S자 가감속에서 변경하여 (PRUS=0, PRDS=0으로 하여)

$$PRFH \leq \sqrt{\frac{(PRMG + 1) \times 16384 \times PRMV}{(PRUR + PRDR + 2) \times 2} + PRFL^2}$$

참고

PRMV: 위치결정량

PRFL: 처음속도

PRFH: 동작속도

PRUR: 가속Rate

PRDR: 감속Rate

PRMG: 속도배율

PRUS: 가속시S자범위

PRDS: 감속시S자범위

3-3. PRUS>PRDS일 때

1) 직선가속 부분을 작게한다.

$$PRMV \leq \frac{(PRFH + PRFL) \times \{(PRFH - PRFL) \times (PRUR + PRDR + 2) + 2 \times PRUS \times (PRUR + 1) + 2 \times PRDS \times (PRDR + 1)\}}{(PRMG + 1) \times 16384}$$

and

$$PRMV > \frac{(PRUS + PRFL) \times \{PRUS \times (2 \times PRUR + PRDR + 3) + PRDS \times (PRDR + 1) \times 4\}}{(PRMG + 1) \times 16384},$$

$$PRFH \leq \frac{-A + \sqrt{A^2 + B}}{PRUR + PRDR + 2}$$

However, A = PRUS x (PRUR + 1) + PRDS x (PRDR + 1),

B = {(PRMG + 1) x 16384 x PRMV - 2 x A x PRFL + (PRUR + PRDR + 2) x PRFL²} x (PRUR + PRDR + 2)

2) 직선가속 부분을 없애고, 직선 감속부분을 작게한다.

$$PRMV \leq \frac{(PRUS + PRFL) \times \{PRUS \times (2 \times PRUR + PRDR + 3) + PRDS \times (PRDR + 1)\} \times 4}{(PRMG + 1) \times 16384} \text{ and}$$

$$PRMV > \frac{(PRDS + PRFL) \times PRDS \times (PRUR + PRDR + 2) \times 8}{(PRMG + 1) \times 16384},$$

직선가속부분이 없는 S자 가속으로 변경하여 (PRUS=0, PRDS>0으로 하여)

$$PRFH \leq \frac{-A + \sqrt{A^2 + B}}{2 \times PRUR + PRDR + 3}$$

However, A = PRDS x (PRDR + 1),

B = {(PRMG + 1) x 16384 x PRMV - 2 x A x PRFL + (2 x PRUR + PRDR + 3) x PRFL²} x (2 x PRUR + PRDR + 3)

3) 직선가속 부분을 없앤다

$$PRMV \leq \frac{(PRDS + PRFL) \times PRDS \times (PRUR + PRDR + 2) \times 8}{(PRMG + 1) \times 16384}$$

직선가속부분이 없는 S자 가속으로 변경하여 (PRUS=0, PRDS=0으로 하여)

$$PRFH \leq \sqrt{\frac{(PRMG + 1) \times 16384 \times PRMV}{(PRUR + PRDR + 2) \times 2} + PRFL^2}$$

참고

PRMV: 위치결정량	PRFL: 처음속도	PRFH: 동작속도	PRUR: 가속Rate
PRDR: 감속Rate	PRMG: 속도배율	PRUS: 가속시S자범위	PRDS: 감속시S자범위

10-4. 가감속 속도패턴 설정 예

예. 기준Clock=19.6608MHz

시작속도 = 10pps, 동작속도 = 100kpps, 가감속시간 = 300ms, 직선가감속의 경우

1. 100kpps를 출력하기 위해 배율을 10배모드로 설정한다.
PRMG = 119(0077h)
2. 동작속도를 100kpps로 하기 위해서 배율을 10배 모드로 설정했기에
PRFH = 10000(2710h)
3. 시작속도를 10pps로 하기 위해서 배율을 10배 모드로 설정했기에
PRFL = 1(0001h)
4. 가감속시간을 300ms로 하기 위해서는 가감속시간과 RUR설정값의 관계식에 따라 계산한다.

$$\text{가감속시간[S]} = \frac{(\text{PRFH} - \text{PRFL}) \times (\text{PRUR} + 1) \times 2}{\text{기준Clock주파수[Hz]}}$$

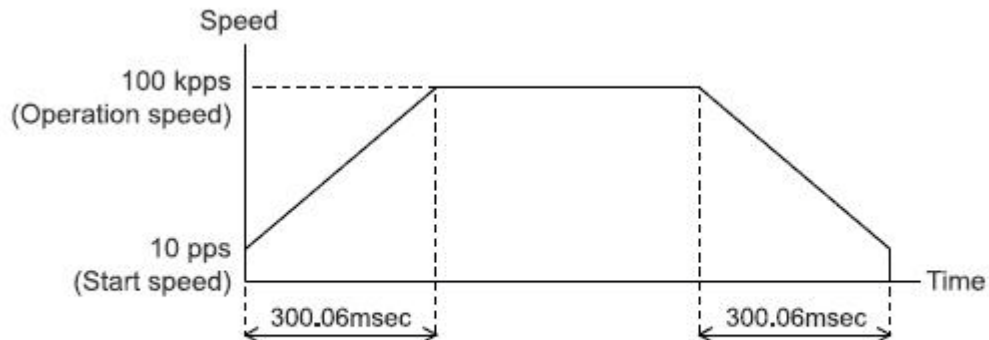
$$0.3 = \frac{(10000 - 1) \times (\text{PRUR} + 1) \times 2}{19.6608 \times 10^6}$$

$$\text{PRUR} = 293.94$$

다만, PRUR에 설정은 정수만 할 수 있기 때문에, PRUR에는 “293” 또는 “294”로 설정합니다. 즉, 실제의 가감속시간은 299.04ms(PRUR=”293”에 설정한 경우) 또는 300.06ms(PRUR=”294”에 설정한 경우)가 됩니다.

5. 가감속시간이 같을 경우, PRDR = 0으로 하여, PRUR설정값과 감속Rate로 검용합니다.

PRUR = 294일 때의 속도 패턴 예



10-5. 동작중의 속도패턴 변경에 대해서

동작중에 RFH, RUR, RDR, RUS, RDS 레지스터를 변경하는 것으로 속도변경, 가속도변경이 가능합니다. 다만 슬로다운 포인트의 설정을 자동설정 (PRMD.MSDP="0")의 고속 위치 결정 MODE중은 아래의 제한이 있습니다. 이들 제한 사항 이외를 설정 또는 실행한 경우는 slow down point 자동 설정 기능을 추종하지 않고 정지 속도가 FL속도보다도 높거나 감속 완료 후에 FL속도에서의 이동이 발생합니다.

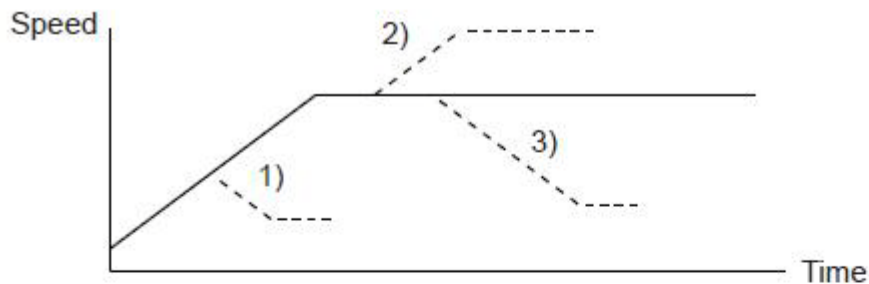
[직선 가감속 때]

- ① 가 감속 특성이 대칭 형태가 되는 RUR=RDR을 설정 하세요.
- ② 동작 중의 register변경은 RFH register만 행하여 주세요.

[S자 가감속 때]

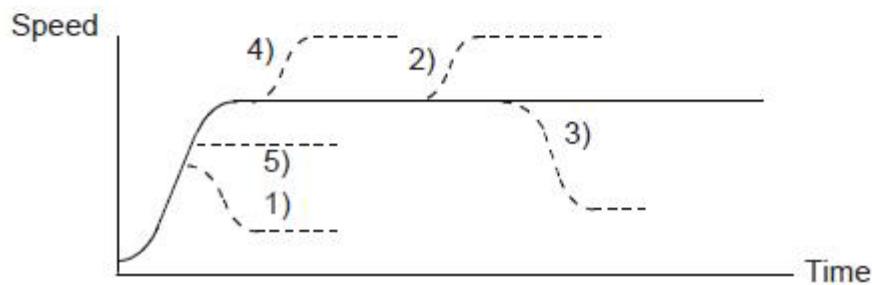
- ① 가감속 특성이 대칭 형태가 되는 RUR=RDR, RUS=RDS="0"를 설정 바랍니다.
- ② 동작 중의 register변경은 RFH만 행하여 주세요
- ③ 가속 중 또는 감속 중은 register변경하지 말아 주세요
- ④ FH보정 제어는 OFF(RMD.MADJ="1")상태로 설정 바랍니다.
- ⑤ 속도 변경에 의한 가속 중에 slow down point에 도달 하고, slow down을 개시 한 경우는 FL속도 까지 감속 하지 못하고 정지 하기 때문에 속도 변경의 타이밍에 주의 바랍니다.

직선가감속 동작시의 속도변경에 의한 속도패턴의 변화 예



- 1) 가속중에 RFH를 작게 하면, “변경 속도<변경 시점의 속도” 되면 그 속도 까지 직선 감속합니다.
- 2) 3)가속종료후에 RFH를 변경하면, 이 속도까지 가감속 합니다.

S자가감속 동작시의 속도변경에 의한 속도패턴의 변화 예



- ① 가속중에 RFH를 작게 하면, “변경속도<변경시점의 속도” 이면 그 속도까지 S자감속합니다.
- 5) 가속중에 RFH를 작게 하면, “변경속도≥변경시점의 속도” 이면 S자특성을 변경하지 않고 그대로 그 속도까지 가속합니다.
- 4)가속 중에 RFH를 크게 하면, 원래의 설정속도까지 S자 특성을 변경하지 않고

그대로 가속한 후, 새로이 설정된 속도까지 다시 가속합니다.

2)3)가감속 종료 후에 RFH를 변경하면, 그 속도까지 S자 가감속 합니다.

11. 기능설명

11-1. 리셋

전원 투입 후, 사용시 직전에 반드시 한번은 리셋 바랍니다.

본 LSI를 리셋하기 위해서는 RST단자 = L사이에 CLK신로 8회이상 입력바랍니다.

리셋 후의 상태는 아래의 표와 같습니다.

항목 N=x, y, z, u	리셋상태(초기상태)
내부 레지스터, 프리레지스터	0
제어Command 버퍼	0
축지정 버퍼	0
입출력 버퍼	0
INT 단자	H레벨
WRQ 단자	H레벨
IFB 단자	H레벨
D0~D7단자	H인피던스
D8~D15단자	H인피던스
P0n~P7n단자	입력단자
CSD 단자	H레벨
CSTA 단자	H레벨
CSTP 단자	H레벨
OUTn단자	H레벨
DIRn단자	H레벨
ERCn단자	H레벨
BSYn 단자	H레벨

11-2. 위치 오버 라이드

본LSI는 동작중에 자동으로 목표위치의 오버 라이드(목표위치의 변경)이 가능합니다.

다만, 직선보간중에는 오버 라이드 할 수 없습니다.

목표위치의 오버 라이드에는 두가지 방법이 있습니다.

11-2-1. 목표위치 오버 라이드1

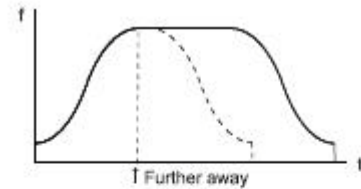
가 감속 특성이 대칭 형의 경우는 목표위치데이터(RMV레지스터값)을 바꿔 쓰는 것으로, 목표 위치의 오버 라이드가 가능합니다.

다만 slow down point 자동 설정 (PRMD.MSDP="0")에서 S자 가 감속의 경우는 하기의 제한이 있고, 이것 들의 제한 사항 이외를 실행 한 경우는 slow down point 자동 설정 기능을 추가 할 수 없으며 정지 속도가 RFL register 설정 속도 보다도 높거나 감속 완료 후에 FL속도에서의 이동이 발생 합니다.

- 가 감속 중에 목표 위치를 변경 하지 말아 주세요
- FH 보정 제어는 OFF(RMD.MADJ="1")상태로 설정 바랍니다.
- 목표위치 변경에 의한 가 감속중에 slow down point에 도달 하지 않는 timing으로 행하기 바랍니다.

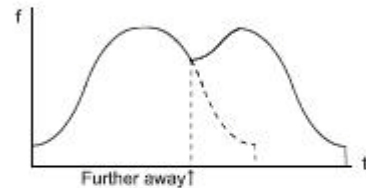
Start 위치를 기준으로 목표 위치를 변경 합니다.

- 1) 가속/정속동작중에 새로운 데이터를 최초의 목표위치보다 먼 곳으로 변경하면, 그상태로 속도 패턴에서 동작하며, 새로운 데이터위치(신RMV값)에서 위치결정 완료 됩니다.

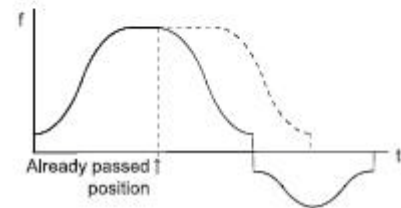


- 2) 감속중에 새로운 데이터를 최초의 목표위치보다 먼 곳으로 변경하면, 그 위치에서 FH까지 재가속후, 새로운 데이터 위치(신RMV값)에서 위치결정 완료 됩니다.

변경시의 속도를 F_u 로 했을 때, 재가속커브는 $RFL=F_u$ 의 경우의 통상가속커브와 동일하게 됩니다.

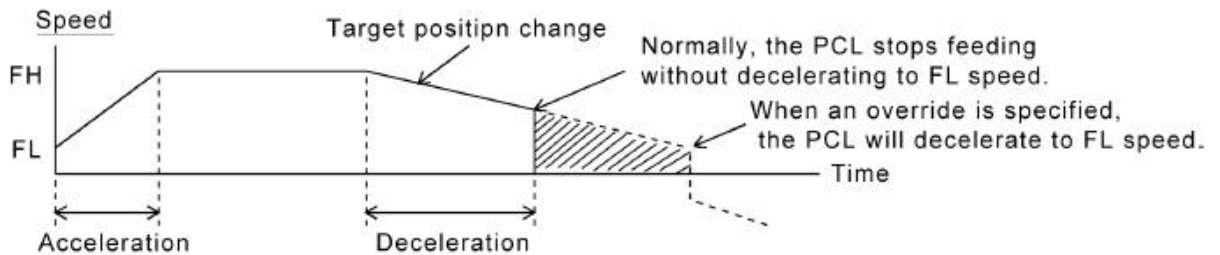


- 3) 새로운 데이터위치를 이미 통과했을 때, 또는 감속중에 최초의 목표위치보다 앞쪽으로 변경했을 때는 감속정지후에 역전하여 새로운 데이터위치(신RMV값)에서 위치결정 완료 됩니다.



가속/감속동작을 하는 것은 고속 시작에서만 입니다. 그리고 목표위치데이터(RMV레지스터값)의 변경은 위치 결정 동작 완료까지 몇번이라도 가능합니다.

주의1. 가감속 포함되는 위치결정 동작에서는 정지시에 FL속도까지 감속하지 않아도 지정위치에서 정지합니다. (정지위치우선) 위치의 오버 라이드에서의 역전이동을 때문에 감속정지에서는 반드시 FL속도까지 감속하여 정지합니다.(속도우선)
따라서 오버 라이드에 따른 역전시에는 하기처럼 처음의 목표위치를 통과하여 정지해서 역전하는 경우도 있습니다.



주의2. 처음의 목표 위치로부터 가깝게 [목표 위치 override]해서 감속 중에 새로운 목표 위치를 멀게 [목표위치 override]해서도 재 감속 하지 않고, 감속 완료 후에 새롭게 목표위치까지 FL 속도에서 동작 합니다.

주의3. 목표 위치 오버 라이드는 동작중에만 유효합니다.
정지직전에 오버 라이드를 할 경우에는 목표 위치 오버 라이드가 받아들여지지 않는 경우도 있습니다.
그렇기 때문에 정지후에 MSTSW.SEOR을 확인 바랍니다.
오버 라이드가 무시된 경우에는 MSTSW.SEOR="1"이 됩니다.
또한, 판별방법으로 정지중에 RMV레지스터에 쓰기(90h)를 할 때에 MSTSW.SEOR=1 로 변경하고 있습니다.
따라서 시작전의 정지시에 RMV레지스터에 작성하여도 MSTSW.SEOR="1"이 됩니다.
또 RENV2.MRST="0"의 경우는 Main status 읽기 후, RENV2.SEOR="1"의 경우는 SEORR(2Eh) command 쓰기 후, CLK신호의 3주기이내에 MSTSW.SEOR="0"으로 돌아옵니다.

11-2-2. 목표위치 오버라이드2(PCS신호)

PRMD(동작모드)레지스터의 MPCS="1"에 설정하는 것으로 동작시작(지령Pulse의 출력시작) 후, Command쓰기, 또한 PCS입력신호가 "ON" 타이밍에서, PRMV레지스터에 설정한 이동량분의 위치결정동작을 할 수 있습니다.
PCS입력신호는 논리변경이 가능하며, 단자의 상태는 RSTS(확장Status)레지스터에서 모니터 가능합니다.

PCS입력에따른 펄스관리 설정<PRMD.MPCS(bit14)의 설정> 1:PCS입력 신호가 ON타이밍에서 PRMV의 설정량분의 위치결정 동작을 합니다.	[PRMD] (WRITE) 15 8 - n - - - - - -
PCS입력 논리 설정 <RENV1.PCSL(bit24)의 설정> 0: 부논리 1: 정논리	[RENV1] (WRITE) 31 24 - - - - - - n
PCS신호 읽기 <RSTS.SPCS(Bit8)> 0: PCS신호 OFF 1: PCS신호 ON	[RSTS] (READ) 15 8 - - - - - - n
PCS입력 대행 <동작 Command : STAON> PCS신호가 입력된것과 동등한 처리를 합니다.	제어Command 28h

11-3. 출력 Pulse 제어

11-3-1. 출력 Pulse 모드

지령Pulse의 출력모드로써, 공용Pulse모드 4종류와 2Pulse모드 2종류, 90도상위차모드 2종류에서 선택 가능 합니다.

공용Pulse모드 : OUT단자에서 동작용 Pulse를 출력하고,

DIR단자에서 방향판별신호를 출력하는 모드. (RENV.PMD="000"b~"011"b)

2Pulse모드 : OUT단자에서 (+)방향동작용 Pulse를 출력하고,

DIR단자에서 (-)방향동작용 Pulse를 출력하는 모드.

(RENV.PMD="100"b,"111"b)

90도상위차모드 : OUT단자와 DIR단자에서, 90도상위차신호를 출력하는 모드.

(RENV.PMD="101"b. "110"b)

지령 Pulse의 출력 모드는 RENV1.PMD에서 설정합니다.

또한, 공용Pulse모드를 사용하는 모터드라이버에서 방향판별신호가 변화된 후에 지령Pulse를 받아드릴 때까지 시간이 필요한 경우, 방향변경타이머를 사용 바랍니다.

RENV1.DTMF="0"에 설정하면 방향판별신호의 변화에서 방향변화타이머 시간(0.2ms)분까지 Pulse출력개시를 늦출 수 있습니다.

RENV1.DTMF = "1"일 때에는, DIR이 변경하고 나서 CLK의 10주기(0.5μs)후에 Pulse 출력을 시작합니다.

11-3-2. 출력 Pulse 폭과 동작 완료 타이밍

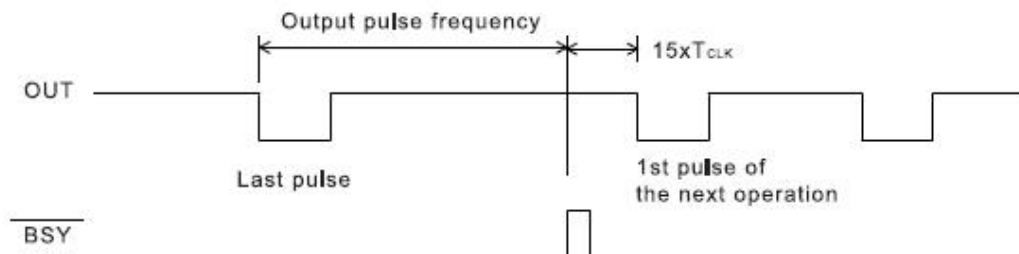
출력 Pulse의 폭은 Duty 50%입니다.

PRMG설정값이 짝수의 경우에는, Duty오차가 발생하고, ON시간이 OFF시간보다 짧아집니다.

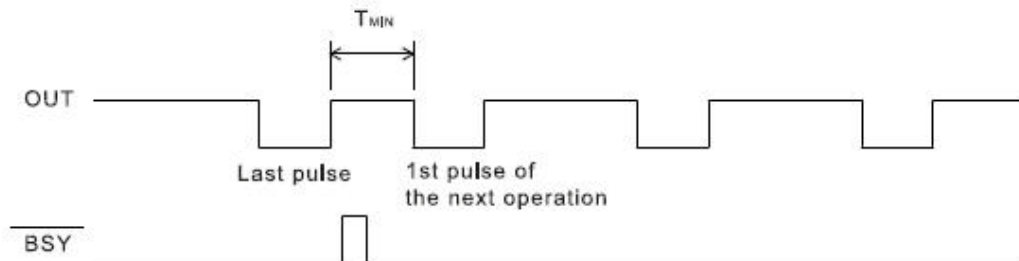
$$\frac{\text{Pulse ON time}}{\text{Pulse cycle}} = \frac{\left(\frac{(\text{PRMG set value})}{2}\right)}{(\text{PRMG set value} + 1)}$$

그리고, PRMD(동작모드)레지스터의 METM(동작 완료 타이밍 설정)에 따라, 동작완료의 타이밍을 변경 가능 할 수 있습니다.

- 1) PRMD레지스터의 METM=0 (출력주파수의 주기완료)일 때



- 2) PRMD.METM="1"(출력PulseOFF)일 때



출력 PulseOFF시완료에 설정한 경우, 최종 Pulse와 다음에 시작할 때의 최초 Pulse출력까지의 Min시간은 $TMIN = 17 \times TCLK$ 이 됩니다. (TCLK : 기준Clock주기)

동작 완료 타이밍설정	<PRMD.METM(bit12)의 설정>	[PRMD] (WRITE)
0: 출력주파수 주기 완료시		15 8
1: 출력펄스 OFF완료시		- - - n - - - -

11-4. 기계계 외부입력 제어

11-4-1. +EL, -EL신호

동작중에 동작방향의 End limit신호(+방향동작시에는 +EL신호)가 ON하면, 즉시정지/감속정지합니다.

정지후에 EL신호가 OFF되어도 정지한 상태가 되기 때문에, 안전을 위해 Stroke단까지는 ON상태를 유지할 수 있도록 해 주십시오

그리고 시작Command 쓰기시에 EL신호가 ON상태의 경우, EL신호가 ON상태의 방향에서는 시작하지 않습니다.

RENV1.ELM에는 동작 방향 EL신호가 ON일 때의 처리를 즉시정지/감속정지를 설정 할 수 있습니다. 감속정지를 한 경우는 동작 방향의 end limit위치를 통과하여 정지하기 때문에 기계적인 여유가 필요하기 때문에 주의 바랍니다.

+EL신호와 -EL신호의 최소 Pulse 폭은 입력 노이즈 필터 OFF이 경우는 기준Clock의 1주기분(0.05μs)필요하지만.

입력 노이즈 필터가 ON인 경우에는 설정시간 미만의 Pulse폭의 신호를 받아들이지 않습니다.

SSTSW.SPEL과 SSTSW.SMEL의 +EL신호와 -EL신호의 모니터 할 수 있습니다.

REST.ESPL과 REST.ESML의 읽기에서 +EL신호와 -EL신호ON에 의한 에러 interrupt 요인은 모니터 할 수 있습니다.

타이머 모드일 때의 +EL신호와 -EL 신호는 무시되지만, 그 경우에도 SSTSW.SPEL, SSTSW.SMEL의 읽기에서 +EL신호와 -EL신호의 모니터 할 수 있습니다.

+EL신호와 -EL신호의 입력논리는 ELL입력단자에서 각축마다 설정 가능합니다.

±EL신호의 입력논리설정 L:정논리입력 H:부논리입력	<ELL입력단자>	
±EL신호ON시의정지방법설정 0:±EL신호의 ON에서 즉시정지 1:±EL신호의 ON에서 감속정지 (FL정속 start및 FH정속 start상태에서는 즉 정지 합니다.)	<RENV1.ELM(bit3)에 설정>	[RENV1] (WRITE) 7 0 - - - - n - - -
±EL입력 필터 설정 1:+EL,-EL,SD,ORG,ALM,INP입력에 삽입하고 RENV1,FTM1~0으로 설정 한 pulse폭 이하의 신호를 무시 합니다.	<RENV1.FLTR(bi26)에 설정>	[RENV1] (WRITE) 31 24 - - - - - n - -
입력 필터의 특성 설정 “00”b: 3.2us “01”b: 25us	<RENV1.FTM1~0(bit21~ 20)에 설정> “10”b: 200us “11”b: 1.6ms	[RENV1] (WRITE) 23 16 - - n n - - - -
±EL신호의 읽기 SPEL=“0” : +EL신호의 OFF SMEL=“0” : -EL신호의 OFF	<SSTSW.SPEL(bit12), SSTSW.SMEL(bit13)> SPEL=“1” : +EL신호의 ON SMEL=“1” : -EL신호의 ON	[SSTSW] (READ) 15 8 - - n n - - - -
±EL신호ON시에정지원인 읽기 ESPL=“1” : +EL신호ON에 의한 정지 ESML=“1”: -EL신호ON에 의한 정지	<REST.ESPL(bit0), REST,ESML(bit1)>	[REST] (READ) 7 0 - - - - - n n

11-4-2. SD 신호

PRMD. MSDE="0"의 경우, SD신호는 무시됩니다.

PRMD,MSDE="1"로해서 SD신호입력을 유효로 한 경우, 동작 중에 SD신호가 ON되면, RENV1.SDM, RENV1.SDLT의 설정에 따라 <(1)감속 (2)Latch/감속 (3)감속정지 (4)Latch/감속정지>합니다.

1) 감속 <RENV1.SDM="0", RENV1.SDLT="0">

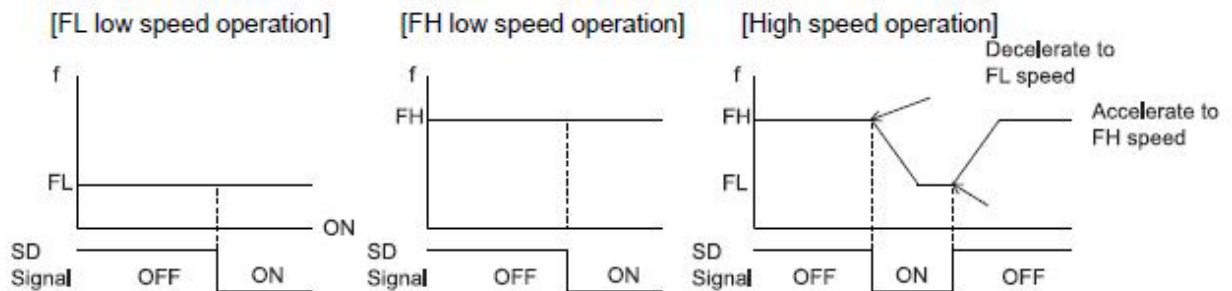
정속 동작 중은 SD신호를 무시합니다.

고속 동작 중은 SD신호ON에 따라 FL속도까지 감속합니다.

감속 후 또는 감속 중에 SD신호가 OFF되면 FH까지 가속합니다.

STAD(52h) Command 또는 STAUD(53h) command쓰기 때에 SD신호가 ON되어있는 경우는 FL속도에서 동작합니다.

SD신호가 OFF되면 FH까지 가속합니다.



2) Latch/감속 <RENV1.SDM="0", RENV1.SDLT="1">

정속 동작 중은 SD신호를 무시합니다.

고속 동작 중은 SD신호 ON에 따라 FL속도까지 감속합니다.

감속 후 또는 감속 중에 SD신호가 OFF가 되어도 FL속도를 유지하고,

STAD(52h) Command 또는 STAUD(53h) command쓰기 때에 SD신호가 ON되어 있는 경우는 FL속도에서 동작합니다.

SD신호가 OFF가 되어도 FH속도는 가속 하지 않습니다.

SD 신호의 입력논리설정 <RENV1.SDL(Bit6)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 7 0 <table><tr><td>-</td><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	-	n	-	-	-	-	-	-
-	n	-	-	-	-	-	-		
SD 신호 ON 시의 처리 설정 <RENV1.SDM(Bit4)에 설정> 0 : SD 신호에서 감속하고, FL 정속동작 1 : SD 신호에서 감속정지 (FL정속 start 및 FH정속 start상태에서는 즉 정지 합니다.)	[RENV1] (WRITE) 7 0 <table><tr><td>n</td><td>-</td><td>-</td><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	n	-	-	n	-	-	-	-
n	-	-	n	-	-	-	-		
SD 신호입력 설정 <RENV1.SDLT(Bit5)에 설정> 0 : SD 신호는 레벨입력 1 : SD 신호는Latch입력 (Latch해제는, 다음에 시작할 때에SD 입력이OFF 이거나, 레벨입력을 설정)	[RENV1] (WRITE) 7 0 <table><tr><td>-</td><td>-</td><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	-	-	n	-	-	-	-	-
-	-	n	-	-	-	-	-		
SD 신호 Latch신호 읽어내기 <SSTSW.SSD(Bit15)> 0 : SD Latch신호OFF 1 : SD Latch신호ON	[SSTSW] (READ) 15 8 <table><tr><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	n	-	-	-	-	-	-	-
n	-	-	-	-	-	-	-		
SD 신호 읽어내기 <RSTS.SDIN(Bit14)> 0 : SD 신호OFF 1 : SD 신호ON	[RSTS] (READ) 15 8 <table><tr><td>-</td><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	-	n	-	-	-	-	-	-
-	n	-	-	-	-	-	-		
SD 신호 정지시의 INT 요인 읽어내기<REST.ESSD(Bit5)> 1 : SD 신호ON에 의한 감속정지	[REST] (READ) 7 0 <table><tr><td>-</td><td>-</td><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	-	-	n	-	-	-	-	-
-	-	n	-	-	-	-	-		
SD 입력 필터 설정 <RENV1.FLTR(Bit26)에 설정> 1 : +EL,-EL,SD,ORG,ALM,INP 입력에 삽입하고 RENV1, FTM1~0으로 설정 한 pulse폭 이하의 신호를 무시 합니다.	[RENV1] (WRITE) 31 24 <table><tr><td>-</td><td>-</td><td>-</td><td>-</td><td>-</td><td>n</td><td>-</td><td>-</td></tr></table>	-	-	-	-	-	n	-	-
-	-	-	-	-	n	-	-		
입력 필터 특성 설정 <RENV1.FTM1~0(Bit21~20)에 설정> “0 0”b : 3. 2μs “1 0”b : 2 0 0μs “0 1”b : 2 5μs “1 1”b : 1. 6 m s	[RENV1] (WRITE) 23 16 <table><tr><td>-</td><td>-</td><td>n</td><td>n</td><td>-</td><td>-</td><td>-</td><td>-</td></tr></table>	-	-	n	n	-	-	-	-
-	-	n	n	-	-	-	-		

11-4-3. ORG, EZ신호

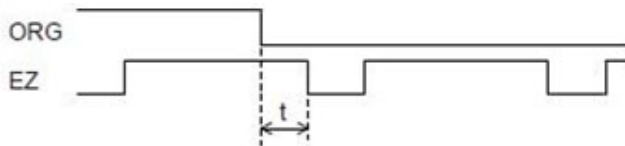
이와 같은 신호는 원점복귀동작 모드에서 유효합니다.

ORG신호의 최소Pulse시간은 입력 필터OFF일 경우는 기준Clock의 2주분기(0.1μs)이지만, 입력필터가 ON의 경우에 설정시간 미만의 Pulse시간 너비의 신호를 받아드릴 수 없게 됩니다.

또한 ORG신호는 출력Pulse ON일 때의 타이밍으로 샘플링 되기 때문에, 1Pulse길이 이상에서는 ORG입력을 ON상태에 유지 바랍니다. ORG신호, EZ신호의 입력논리는 RENV1, RENV2 레지스터로 변경 가능합니다. ORG단자상태는 SSTSW(Sub Status)의 읽기 내기에 따라, 또는 EZ단자상태는 RSTS(확장 Status) 레지스터의 읽기 내기에 의해 모니터 가능합니다.

원점동작모드의 상세에 대해서는 “9-5. 원점동작모드”를 참조 바랍니다.

ORG신호와 EZ신호의 타이밍 (입력 필터 OFF일 때) TCLK : 기준 Clock 주기



- (i) $t \geq 2 \times TCLK$ 일 때 ... 카운트한다
- (ii) $TCLK < t < 2 \times TCLK$ 일 때 ... 카운트 할지는 부정(不定)
- (iii) $t \leq TCLK$ 일 때 ... 카운트 하지 않는다

ORG신호, EZ를 유효로 하는 모드 설정<PRMD의MOD6~0(BIT6~0)에 설정> 001 0000 : (+)방향 원점 복귀 001 1000 : (-)방향 원점 복귀	[PRMD] (WRITE) 7 0 0 n n n n n n n
원점 복귀 방법 설정 <RENV2의ORM(BIT29)에 설정> 0 : ORG입력만을 사용 1 : ORG입력과 E Z입력을 사용	[RENV2] (WRITE) 31 24 - - n - - - -
ORG신호의 입력 논리 설정 <RENV1의ORGL(BIT7)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 7 0 n - - - - - -
ORG입력 필터 설정 <RENV1의FLTR(BIT26)에 설정> 1 : +EL,-EL,SD,ORG,ALM,INP 입력에 삼입하고 RENV1,FTM1~0으로 설정 한 pulse폭 이하의 신호를 무시 합니다.	[RENV1] (WRITE) 31 24 - - - - - n - -
입력 필터의 시간수설정 <RENV1의FTM1~0(BIT21~20)에 설정> “0 0”b : 3. 2μs “1 0”b : 2 0 0μs : 0 1”b : 2 5μs “1 1”b : 1. 6ms	[RENV1] (WRITE) 23 16 - - n n - - - -
ORG신호 읽어내기 <SSTSW의SORG(BIT14)> 0 : ORG신호OFF 1 : ORG신호ON	[SSTSW] (READ) 15 8 - n - - - - -
E Z카운트수 설정 <RENV2의EZD3~0(BIT27~24)에 설정> 원점복귀완료조건, E Z카운트분 동작에서 E Z카운트수 설정 E Z D 3~0에, (카운트수-1)의값을 설정, 설정값은0~15	[RENV2] (WRITE) 31 24 - - - - n n n n
E Z 신호 입력논리설정 <RENV2의EZL(BIT28)에 설정> 0 : Falling Edge 1 : Rising Edge	[RENV2] (WRITE) 31 24 - - - n - - - -
E Z 신호의 읽어내기 <RSTS의SEZ(BIT10)> 0 : E Z신호OFF 1 : E Z신호ON	[RSTS] (READ) 15 8 - - - - - n - -
E Z입력 필터 설정 <RENV1의EINF(BIT18)에 설정> 1 : E A, E B, E Z입력에 필터를 삼입합니다. C L K 3주기분이하의 펄스 너비는 무시됩니다.	[RENV1] (WRITE) 23 16 - - - - - n - -

11-5. 서보모터 I/F

11-5-1. INP신호

Pulse열 입력 타입의 서보 드라이브에서는, 내부에 지령Pulse입력과 피드백 Pulse입력과의 차이를 카운트하는 편차카운트가 있으며, 그 차이가 “0”에 되도록 모터를 제어합니다. 즉 서보모터는 지령Pulse보다도 늦게 동작하며, 지령Pulse를 정지하여도 드라이브 내의 편차 카운트가 “0”이 될 때까지정지가 늦어집니다.

본 LSI는 동작완료판단을 Pulse 출력완료시가 아닌, 서보 드라이브에서의 위치결정완료신호(INP신호)의 입력 시로 선택도 가능합니다.

동작완료판단을 INP신호의 입력 시로 할 경우, 동작완료에 따라 ~~BSY~~신호, Main Status정지조건 BIT(MSTSW, SRUN,MSTSW,SENI,MSTSW,SEND,MSTSW,SERR,MSTSW,SINT) 또는 확장 Status의 동작 상태(RSTS,CND3~0)의 변화도 INP신호의 입력시가 됩니다.

INP신호의 입력논리는 변경 가능합니다.

INP신호의 최소Pulse폭은 입력노이즈필터OFF의 경우, CLK신호 1주기분(0.05μs)입니다. 입력노이즈필터 ON인 경우에는 설정 시간 미만의 Pulse 폭의 신호를 받아 들일 수 없게 됩니다. 또한, Pulse출력완료시에 이미 INP신호ON의 경우에는, 지연 없이 동작완료 됩니다. RSTS(확장 Status)레지스터의 읽기의 따라 INP신호를 모니터 가능합니다.

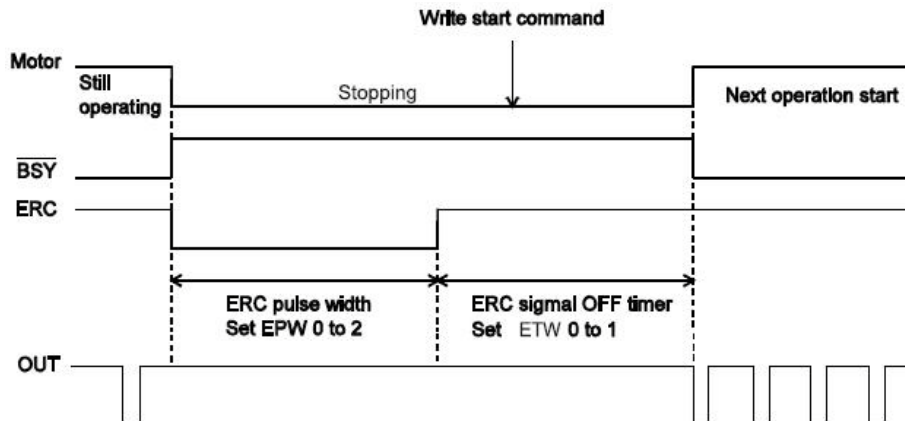
INP신호에 의한 동작완료 지연 설정<PRMD의MINP(BIT9)에 설정> 0 : INP신호에 의한 동작 완료 지연 없음 1 : INP신호가 ON까지 동작완료 (스테이터스, BSY)가 지연	[PRMD] (WRITE) 15 8 - - - - - n -
INP신호의 입력 논리 설정 <RENV1의INPL(BIT22)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 23 16 - n - - - - -
INP신호 읽어내기 <RSTS의SINP(BIT16)> 0 : INP신호OFF 1 : INP신호ON	[RSTS] (READ) 23 16 0 0 0 0 0 0 0 n
INP입력 필터 설정 <RENV1의FLTR(BIT26)에 설정> 1 : ±EL,SD,ORG,ALM,INP입력에 필터를 삽입합니다. 필터를 삽입하면, FTM설정값 이하의 펄스 너비 신호는 무시됩니다.	[RENV1] (WRITE) 31 24 - - - - - n - -
입력 필터 특성 설정 <RENV1의FTM(BIT21,20)에 설정> “0 0”b : 3. 2μs “1 0”b : 2 0 0μs “0 1”b : 2 5μs :1 1:b : 1. 6 m s	[RENV1] (WRITE) 23 16 - - n n - - - -

11-5-2. ERC신호

서보모터는 지령Pulse를 정지하여도 서보드라이버내의 편차 카운트가 “0”이 될 때까지 정지가 늦어집니다. 원점복귀 완료 시 등에서 서보모터를 즉시 정지시키기 위해서는 서보 드라이버내의 편차 카운트를 클리어 시킬 필요가 있습니다.

본 LSI는 서보드라이버내의 편차카운트를 클리어하기 위한 신호(ERC신호)를 출력할 수 있습니다. ERC신호는 원쇼트 신호/레벨 신호로 출력되고, RENV1(환경설정1)레지스터의 EPW설정에 따라 선택

가능합니다. 또한 서보드라이브에서 ERC신호가 H레벨(OFF상태)에 복귀해서부터 지령 Pulse를 받아드릴 때까지 시간을 필요로 한 경우, RENV1레지스터의 ETW설정에 따라 ERC신호OFF타이머 시간을 선택 가능합니다.



원점복귀완료시의 ERC신호를 출력하기 위해서는 RENV1.EROR(비트11)=”1”로 하여, ERC신호를 자동출력에 설정 바랍니다. 이 때의 ERC신호출력타이밍은 “9-5-1. 원점복귀동작”의 타이밍파형을 참조 바랍니다.

또한 +EL신호,-EL신호, ALM신호 또는 CEMG신호입력 또는 CMEMG(05h)Command에 따른 즉시 정지 시에 ERC신호를 출력하기 위해서는 RENV1.EROE(비트10)=”1”로 하여, ERC신호를 자동출력에 설정 바랍니다. (감속정지의 경우, 자동출력에 설정하여도 출력하지 않습니다.)

ERC신호는 ERC출력Command(24h)의 쓰기에 따라 출력도 가능합니다.

ERC신호의 출력논리는 RENV1레지스터의 설정에 따라 변경가능하며, RSTS(확장 Status)레지스터의 읽기에 따라 ERC신호를 모니터 할 수 있습니다.

ERC신호자동출력의 설정 <RENV1의EROE(BIT10)에 설정> 0 : EL, ALM, CEMG입력 정지시에 ERC신호를 출력하지 않는다. 1 : EL, ALM, CEMG입력 정지시에 ERC신호를 자동출력	[RENV1] (WRITE) 15 8 - - - - n - -
ERC신호자동출력 설정<RENV1의EROR(BIT11)에 설정> 0 : 원점 복귀 완료시에 ERC신호를 출력하지 않는다. 1 : 원점 복귀 완료시에 ERC신호를 자동출력	[RENV1] (WRITE) 15 8 - - - - n - -
ERC신호출력 너비설정<RENV1의EPW2~0(BIT14~12)에 설정> “0 0 0”b: 1 2μs “1 0 0”b: 1 3 ms “0 0 1”b: 1 0 2μs “1 0 1”b: 5 2 ms “0 1 0”b: 4 0 8μs “1 1 0”b: 1 0 4 ms “0 1 1”b: 1 . 6 ms “1 1 1”b: 레벨출력	[RENV1] (WRITE) 15 8 - n n n - - - -
ERC신호출력 논리설정<RENV1의ERCL(BIT15)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 15 8 n - - - - - - -
ERC신호OFF 타이머시간 설정 <RENV1의ETW1~0(BIT17~16)에 설정> “0 0”b: 0μs “1 0”b: 1 . 6 ms “0 1”b: 1 2μs “1 1”b: 1 0 4 ms	[RENV1] (WRITE) 23 16 - - - - - n n

E R C 신호 읽어내기<RSTS의SERC(BIT9)> 0 : E R C 신호 O F F 1 : E R C 신호 O N	[RSTS] (READ) 15 8 0 - - - - n -
비상 정지 Command<CMEMG:BIT제어Command> E R C 신호를 출력한다	[Bit control command] 05h
E R C 신호의 출력Command<ERCOUT:BIT제어Command> E R C 신호를 O N 상태로 한다	[Bit control command] 24h
E R C 신호 출력 리셋Command<ERCRST:BIT제어Command> E R C 신호를 O F F 상태로 한다	[Bit control command] 25h

11-5-3. ALM신호

알람신호(ALM신호)를 입력합니다.

동작 중에 ALM신호가 ON이 되면 즉시정지/감속정지합니다. 다만 ALM신호입력에서 감속정지하는것은 고속시작에만 가능합니다. 정속 시작시에는 즉시 정지합니다.

그리고 감속정지의 경우에는, 정지할 때까지 ALM입력ON상태를 유지 바랍니다.

시작Command 작성시에 ALM신호가 ON상태의 경우는 Pulse를 출력하지 않습니다.

ALM신호의 최소 Pulse 폭은 입력필터OFF에의 경우는 기준Clock의 2주분기(0.1μs)지만, 입력필터가

ON일 경우에는 설정시간 미만의 Pulse폭의 신호를 받아 들일 수 없습니다.

ALM신호의 입력논리는 변경가능하며, SSTSW(Sub Status)의 읽기에 따라, 신호상태를 모니터 가능합니다.

A L M 신호ON시의 정지방법설정<RENV1의ALMM(BIT8)에 설정> 0 : A L M 신호ON에서 즉시정지 1 : A L M 신호ON에서 감속정지 (고속시작시에만)	[RENV1] (WRITE) 15 8 - - - - - n -
A L M 신호의 입력논리설정 <RENV1의ALML(BIT9)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 15 8 - - - - - n -
A L M 신호 읽어내기 <SSTSW의SALM(BIT11)> 0 : A L M 신호 O F F 1 : A L M 신호 O N	[SSTSW] (READ) 15 8 - - - - n - - -
A L M 신호ON시의 정지요인 읽어내기 <REST의ESAL(BIT7)> 1 : A L M 신호 O N에 의한 정지	[REST] (READ) 7 0 n - - - - - - -
A L M 입력 필터 설정 <RENV1의FLTR(BIT26)에 설정> 1 : +EL,-EL,SD,ORG,ALM,INP 입력에 삽입하고 RENV1,FTM1~0으로 설정 한 pulse폭 이하의 신호를 무시 합니다.	[RENV1] (WRITE) 31 24 - - - - - n - -
入力フィルタ의 特性설정 <RENV1의FTM1~0(BIT21~20)에 설정> “0 0”b: 3. 2μs “1 0”b: 2 0 0μs “0 1”b: 2 5μs “1 1”b: 1. 6 m s	[RENV1] (WRITE) 23 16 - - n n - - - -

11-6. 외부시작/동시시작

11-6-1. CSTA신호

본LSI는 CSTA단자를 사용하여 외부신호에 의해 시작 할 수 있습니다.

사전에 PRMD. MSY="01"에 설정해 두면 CSTA=L level의 타이밍에서 시작합니다.

그리고 본 LSI를 여러 개 사용하여 다축 제어를 할 경우, 각 LSI의 CSTA단자끼리를 접속시켜, 같은 신호를 출력함으로써 "CSTA입력대기"에 있는 축을 동시에 시작시킬 수 있습니다.

이 경우 CSTA단자에서 시작신호를 출력 할 수 있습니다.

CSTA단자의 논리변경을 할 수 없습니다.

RIRQ(이벤트 interrupt 요인)레지스터에 설정하는 것에 따라, 동시 시작시에(CSTA입력ON일 때)에 ~~INT~~신호를 출력 시킬 수 있습니다.

RIST레지스터를 읽기에 따라 이벤트 interrupt 발생 요인을 확인 가능합니다. 또한 RSTS(확장 Status)레지스터를 불러냄으로써 동작상태(CSTA입력대기), 또는 CSTA단자상태를 모니터 가능합니다.

<동시시작의 방법>

동시시작 시킬 축의 RMD레지스터의 MSY1~0(비트19~18)="01"에 설정 후, 시작Command를 작성하여 "CSTA입력대기"상태로 합니다. 이 후 하기의 두가지 방법에 따라 시작합니다.

- 1) 동시시작Command의 쓰기에 따라 CSTA단자부터 Pulse폭이 기준Clock의 8주기분 (CLK=19.6608MHz시에 약0.4μs)의 원쇼트신호가 출력됩니다.
- 2) 외부에서 하드신호를 입력한다.

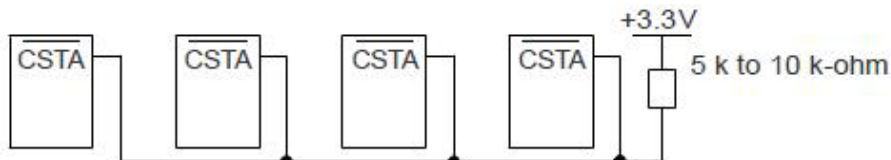
하드신호는 오픈컬렉터출력(74LS06등)에서 드라이브한 후 입력 바랍니다.

CSTA신호의 입력방법으로써 레벨트리거입력과 엣지트리거가 선택 가능합니다. 다만, 레벨트리거 입력을 선택한 경우, CSTA단자 = "L"에서 시작Command를 작성하면 즉시 시작합니다.

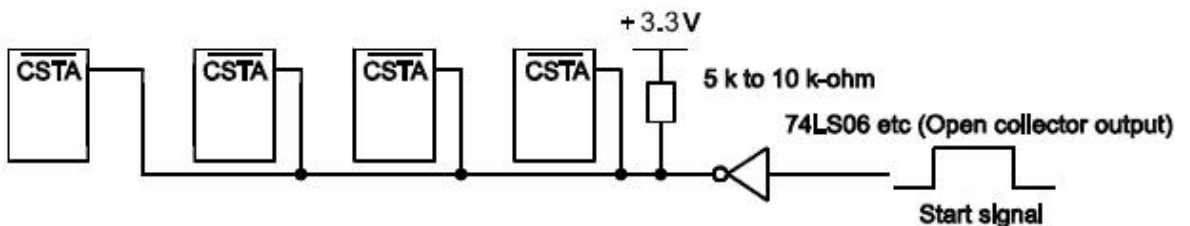
각 LSI의 CSTA단자끼리를 접속한 상태에서도 시작Command에 따라 **각축을 단독으로** 시작시킬 수도 있습니다.

"CSTA입력대기"상태의 해지에는 즉시정지Command(49h)를 작성 바랍니다.

- 1) LSI사이의 동시시작을 할 때는 하기처럼 접속 바랍니다.



- 2) 외부회로부터 동시시작을 할 때는 하기처럼 접속 바랍니다.



시작신호는 Pulse너비의 기준Clock 4주기분(CLK=19.6608MHz시에 약0.2μs)이상의 원쇼트 신호로써 해 주세요.

CS T A입력대기설정 <PRMD의MSY1~0(Bit19~18)에 설정> “0 1”b : CS T A입력에 의해 시작합니다.	[PRMD] (WRITE) 23 16 - - - n n - -
CS T A신호의 입력사양설정 <RENV1의STAM(Bit18)에 설정> 0 : CS T A신호는 Level trigger입력 1 : CS T A신호는 Edge trigger입력	[RENV1] (WRITE) 23 16 - - - - - n - -
CS T A신호 읽어내기 <RSTS의SSTA(Bit5)> 0 : CS T A신호OFF 1 : CS T A신호ON	[RSTS] (READ) 7 0 - - n - - - -
동작 상태 읽어내기 <RSTS의CND(3~0)(Bit3~0)> “0 0 1 0”b : CS T A입력대기	[RSTS] (READ) 7 0 - - - - n n n n
Event interrupt요인설정 <RIRQ.IRSA(Bit12)에 설정> 1 : CS T A입력 ON시에+ N T N 신호를 출력합니다	[RIRQ] (WRITE) 15 8 0 0 0 n - - - -
Event interrupt읽어내기 <RIST.ISSA(Bit13)> 1 : CS T A신호ON일 때	[RIST] (READ) 15 8 0 0 n - - - -
동시 시작 Command <CMSTA:동작Command> CS T A단자에서 기준Clock8주분의 너비의 원쇼트펄스를 출력 (CS T A단자는 양방향단자로, 출력신호를 재입력합니다.)	[Operation command] 06h
자촉만, 동시시작Command <SPSTA:동작Command> 자촉에만, CS T A신호가 입력된 것과 같이 처리합니다.	[Operation command] 2Ah

11-6-2. PCS신호

목표위치 오버라이드2에서 사용하는 PCS신호는,RENV1.PCSM(비트30)=“1”, PRMD.MSY(비트19~18)=“01”에 설정하는 것에 의해,자촉에만 유효한 CSTA신호로 가능합니다.
PCS입력신호는 논리변경 가능하며, 단자의 상태는 RSTS(확장 Status)레지스터에서 모니터 가능합니다.

P C S 신호의 기능설정 <RENV1.PCSM(Bit30)에 설정> 1 : P C S 입력을 자촉에만 유효하는C S T A 신호로한다.	[RENV1] (WRITE) 31 24 - n - - - - -
CS T A입력대기설정 <RMD.MSY1~0(Bit19~18)에 설정> “0 1”b : CS T A입력에 따라 시작합니다.	[RMD] (WRITE) 23 16 - - - - n n - -
P C S 신호 입력논리설정 <RENV1.PCSL(Bit24)에 설정> 0 : 부논리 1 : 정논리	[RENV1] (WRITE) 31 24 - - - - - - - n
P C S 신호 읽어내기 <RSTS.SPCS(Bit8)> 0 : P C S 신호OFF 1 : P C S 신호ON	[RSTS] (READ) 15 8 - - - - - - - n

11-7 외부감속/동시 감속

본 LSI는 $\overline{\text{CSD}}$ 단자에 따라 외부 신호에 의한 감속 또는 감속 정지를 행할 수 있습니다.

PRMD.MCED="1"로 설정하고, " $\overline{\text{CSD}}$ 입력에 의한 감속을 유효"로 설정해 두면 $\overline{\text{CSD}}=\text{L}$ 의 타이밍으로 감속 또는 감속 정지 합니다. 감속 방법이나 감속 동작의 설정은 SD신호와 같습니다.

$\overline{\text{CSD}}$ 단자의 논리변경은 행하지 않습니다.

또 본 LSI를 복수 개 사용하여 많은 축의 제어를 행하는 경우, 각 LSI의 $\overline{\text{CSD}}$ 단자끼리를 접속해서 같은 신호를 입력하면 " $\overline{\text{CSD}}$ 입력에 의한 감속을 유효"로 설정하고 있는 축이 동시에 감속 합니다. 이 경우 $\overline{\text{CSD}}$ 단자로부터 감속 신호를 출력 합니다.

RSTS 레지스터를 읽어내기 하는 것에 따라, $\overline{\text{CSD}}$ 단자상태를 모니터 합니다.

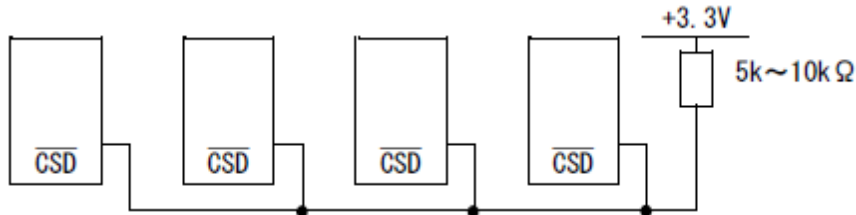
<동시 감속의 방법>

동시 감속 시키는 축은 PRMD.MCDE="1"로 설정하고 START 합니다.

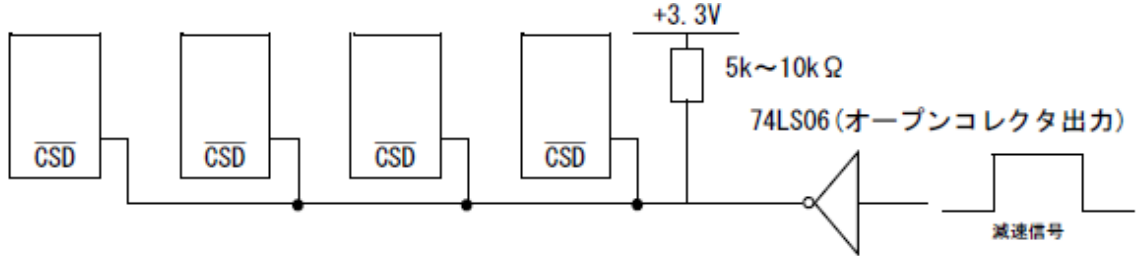
그 후 하기의 방법에 의해 동시 감속 합니다.

- ① 외부로부터 HARDWARE신호를 SD단자로 입력 합니다.
PRMD.MCD0="1"의 경우에 $\overline{\text{CSD}}$ 단자로부터 PULSE폭이 CLK신호 8주기분 (약 0.4us)의 one shot신호가 출력 됩니다.
- ② 외부로부터 hardware 신호를 $\overline{\text{CSD}}$ 단자로 입력 합니다.
Hardware신호는 open컬렉터 출력 (74LS06등)에서 드라이브하고 나서 입력 바랍니다.

- ① LSI사이의 동시 감속을 행하는 경우는 아래와 같이 접속 합니다.



- ② 외부회로로부터 동시 감속을 행하는 경우는 아래와 같이 접속 합니다.



감속 신호는 pulse폭이 CLK신호 4주기분(약0.2us)이상의 one shot신호를 입력 바랍니다.

$\overline{\text{CSD}}$ 입력의 유효설정 1: $\overline{\text{CSD}}$ 입력에 의한 정지를 유효. (감속 또는 감속 정지 합니다.)	<PRMD.MCDE(Bit 28)로 설정	[PRMD] (WRITE) 31 24 0 0 - n 0 - - -
$\overline{\text{CSD}}$ 신호의 자동 출력 설정 1: $\overline{\text{CSD}}$ 신호입력 때에 $\overline{\text{CSD}}$ 신호를 자동 출력 합니다. (출력 신호 폭은 CLK신호 8주기분.)	<PRMD.MCD0(Bit 29)로 설정	[PRMD] (WRITE) 31 24 0 0 n - 0 - - -
$\overline{\text{CSD}}$ 신호의 읽기 0: $\overline{\text{CSD}}$ 신호 OFF 1: $\overline{\text{CSD}}$ 신호 ON	<RSTS.SCD(Bit 4)을 취득?	[PSTS] (READ) 7 0 - - - n - - - -
에러 INTERRUPT요인의 읽기 1: $\overline{\text{CSD}}$ 신호 ON에 의한 정지 때	<REST.ESSP(Bit 3)을 취득>	[PSTS] (READ) 7 0 - - - - n - - -

11-8. 외부정지/동시정지

본LSI는 **CSTP**단자에 따른 외부신호에 의해 즉시정지/감속정지 할 수 있습니다. PRMD.MSPE(비트24)="1"에 설정하여, "**CSTP**입력에 의한 정지가 유효"로 해두면, **CSTP**=L level의 타이밍에서 즉시정지/감속 정지합니다. 정속 start때의 정지 방법은 즉 정지만 입니다.

고속 start때의 정지 방법은 즉 정지와 감속 정지에서 선택 합니다.

CSTP단자의 논리변경을 할 수 없습니다.

그리고 본LSI를 여러 개 사용하여 다축의 제어를 할 경우, 각LSI의 **CSTP**단자끼리를 접속시켜, 같은 신호를 입력하는 것으로 "**CSTP**입력에 의한 정지가 유효"로 되어있는 축을 동시에 정지시킬 수 있습니다. 이 경우 **CSTP**단자에서 정지신호를 출력 가능합니다.

CSTP입력ON에 의한 정지시에는 **INT**신호를 출력하고, REST레지스터를 불러냄으로써, 에러 interrupt요인을 확인 할 수 있습니다. 또한 RSTS(확장 Status)레지스터를 읽기에 의해 **CSTP**단자 상태를 모니터 할 수 있습니다.

<동시정지의 방법>

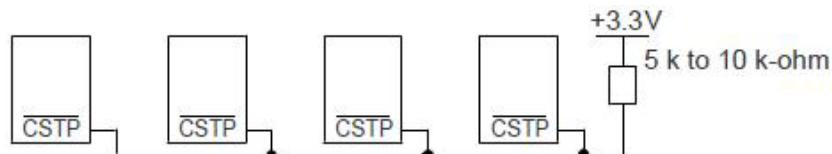
동지정지시키는 축은 **CSTP** 신호 입력 유효(PRMD.MSPE(비트24)="1"에 설정하고 시작합니다.

그 후, 아래의 3가지 방법에 따라 동시정지합니다.

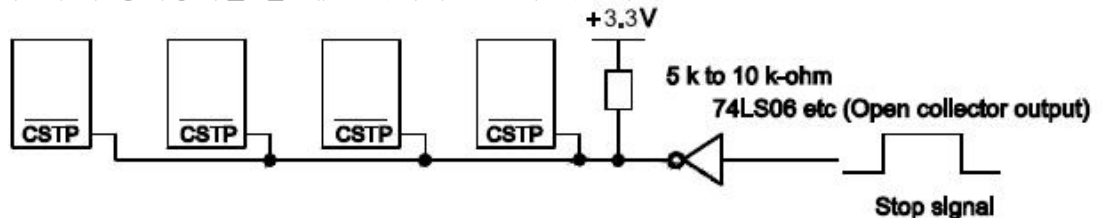
- 1) CMSTP(07h)Command의 쓰기
PRMD.MSP0="1"의 경우에 **CSTP**단자에서 Pulse폭이 기준Clock의 8주기분(CLK=19.6608MHz에서 약0.4 μ s)의 원쇼트신호가 출력됩니다.
- 2) 외부에서 하드신호를 입력합니다.
하드신호는 오픈컬렉터출력(74LS06등)에서 드라이브한 후 입력 바랍니다.
- 3) 이상 정지 때 **CSTP**(PRMD.MSPO="1"로 설정한 축의 이상 정지
CSTP단자에서 Pulse폭이 기준Clock의 8주기분(CLK=19.6608MHz에서 약0.4 μ s)의 원쇼트신호가 출력됩니다.

각LSI의 **CSTP**단자끼리 접속시킨 상태에서도 정지Command에 의해 각축을 단독으로 정지시키는 것도 가능합니다.

- 1) LSI사이의 동지정지를 할 때는 하기처럼 접속 바랍니다.



- 2) 외부회로부터 동시정지를 할 때는 하기처럼 접속 바랍니다.



정지신호는 Pulse 너비의 기준Clock의 4주기분(CLK=19.6608MHz에서 약0.2 μ s)이상의 원쇼트신호로 하면 됩니다.

CSTP 입력 유효설정 <PRMD.MSPE(Bit24)에 설정> 1 : CSTP 입력에 따라 정지가 유효. (즉시정지 / 감속정지합니다.)	[PRMD] (WRITE) 31 24 0 0 0 0 - - - n
CSTP 신호의 자동출력설정 <PRMD.MSPO(Bit25)에 설정> 1 : 이상 정지시에, CSTP 신호를 자동 출력한다 (출력신호너비는 CLK 신호 8 주기분)	[PRMD] (WRITE) 31 24 0 0 0 0 - - - n
Command정지시의 CSTP 신호출력설정 <RENV2.CSPO(Bit13)에설정> 1 : PRMD레지스터에서 MSPO=1이면, Command정지시에도 CSTP 신호를 출력한다 0 : Command정지시에는, CSTP 신호를 출력하지 않는다	[RENV2] (WRITE) 15 8 - - n - - - - -
CSTP 신호ON일 때의 정지방법 설정 <RENV1.STPM(Bit19)에 설정> 0 : CSTP 신호ON에서 즉시 정지합니다. 1 : CSTP 신호ON에서 감속 정지합니다. (FL정속 start 및 FH 정속 start상태에서는 즉 정지 합니다.)	[RENV1] (WRITE) 23 16 - - - - n - - -
CSTP 신호 읽어내기 <RSTS.SSTP(Bit6)> 0 : CSTP 신호OFF 1 : CSTP 신호ON	[RSTS] (READ) 7 0 - n - - - - -
Error Interrupt 읽기 <REST.ESSP(Bit3)> 1 : CSTP 신호ON에의한 정지 시.	[REST] (READ) 7 0 - - - - n - - -
동시 정지Command <CMSTP:동작 Command> CSTP 단자부터 기준클럭 8주기분의 폭의 one shot pulse출력 (CSTP 단자는 쌍 방향 단자로, 출력 신호를 재 입력 합니다.)	[Operation command] 07h

11-9, 비상정지

본LSI에서는 비상정지신호로써 ~~CEMG~~입력단자가 있습니다.

동작중에 ~~CEMG~~단자=L 레벨이 되거나, 또는 CMEMG(05h) Command를 작성하는 것에 의해, 모든 축 즉시 정지가 됩니다.

~~CEMG~~단자= L레벨인 사이에는 어느 축도 동작할 수 없습니다.

~~CEMG~~단자의 논리변경은 할 수 없습니다.

~~CEMG~~=L 레벨에 의한 정지 시에는 ~~INT~~신호를 출력하고, REST레지스터를 불러내는 것으로 에러 interrupt 요인을 확인 할 수 있습니다.

또한 RSTS(확장 Status)레지스터를 불러내는 것으로 ~~CEMG~~단자상태를 모니터 할 수 있습니다.

CEMG 신호의 읽기 <RSTS.SEMG(Bit7)을 취득> 0 : CEMG 신호 OFF 1 : CEMG 신호 ON	[RSTS] (READ) 7 0 n - - - - -
Error interrupt 요인의 읽기 <REST.ESEM (Bit4)를 취득> 1 : CEMG 신호 ON에 의한 정지 시	[REST] (READ) 7 0 - - - n - - -
비상 정지 command <CMEMG : 동작 command> CEMG 신호를 입력했을 때와 동등의 처리를 행합니다.	[動作コマンド] 05h

주의. 통상의 정지동작에서는 최종 Pulse폭이 확보되지만, 비상정지동작에서는 최종 Pulse폭이 확보 되지 않고 **히계상태**가 되는 경우가 있습니다. 히계상태가 될 때에는 모터드라이브에는 영향을 주지 않고, 본 LSI의 내부 가운터에만 카운트하는 것으로 생각됩니다. (위치관리의 착오) 그렇기 때문에 비상정지후에는 원점복귀를 하는 내부위치와 기계위치를 일치시킬 필요가 있습니다.

11-10. 카운트

11-10-1. 카운트의 종류와 입력방법

본LSI는, 위치결정 커운터(RPLS register)외의 카운트2회로/축을 내장하고 있습니다.

위치결정카운트는 동작모드와 관계없이, 시작할 때에 RMV(목표위치)레지스터의 절대값이 로드되어 Pulse 출력마다 다운 카운트 합니다. 다만, RMD.MPCS(비트14)="1"에 설정하고 목표 위치 오버 라이트2를 실행중일 대와 PCS입력이 ON할 때 까지 다운 카운트 하지 않습니다. COUNTER1, COUNTER2의 카운트입력은 RENV3(환경설정3)레지스터의 설정에 따라 아래의 표와 같이 선택 가능합니다. *○는 카운트가능

	COUNTER1	COUNTER2
COUNTER의 종류	UP DOWN COUNTER	UP DOWN COUNTER
Bit 길이	32	32
출력 pulse	○	○
Encoder (EA/EB)입력	○	○

COUNTER1 입력의 설정 0: 출력 pulse 1: EA/EB 입력	<RENV3.CIS1(Bit 0)에 설정>	
COUNTER2 입력의 설정 0: EA/EB입력 1: 출력 PULSE	<RENV3.CIS2(Bit1)에 설정>	

카운트의 입력인 EA/EB신호의 입력방법으로 2가지 방법을 선택 할 수 있습니다.

- 1) 신호입력방법 : 90도위상차신호(1,2,4채배)를 입력
카운트의 방향 : EA입력의 위상이 진행될 때에 카운트업,
EB입력의 위상이 진행될 때에는 카운트 다운
- 2) 신호입력방법 : (+)Pulse, (-)Pulse의 2Pulse를 입력
카운트의 방향 : EA입력 시작에서 카운트업, EB입력 시작에서 카운트다운

또한 EA/EB입력신호의 카운트방향을 역전(상기의 카운트 방향과 반대)하는 것도 가능합니다.

EA입력과 EB입력이 동시에 변화한 경우는 에러로 하고, REST(에러 interrupt 요인)레지스터에서 모니터 가능합니다.

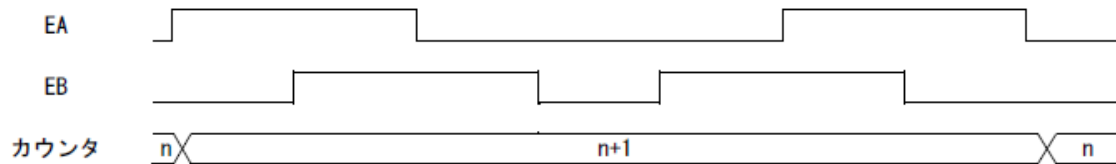
Set the input signal filter for EA/EB/EZ <Set EINF (bit 18) in RENV2> 0: Turn OFF the filter function 1: Turn ON the filter function (Input signals shorter than 3 reference clock cycles are ignored.)	[RENV2] (WRITE) 23 16 - - - - - n - -
Setting the EA/EB input <Set EIM0 to 1 (bit 16 and 17) in RENV2> 00: 90° phase difference, 1x 10: 90° phase difference, 4x 01: 90° phase difference, 2x 11: 2 sets of up or down input pulses	[RENV2] (WRITE) 23 16 - - - - - n n
Specify the EA/EB input count direction <Set to EDIR (bit 19) in RENV2> 0: Count up when the EA phase is leading. Or, count up on the rising edge of EA. 1: Count up when the EB phase is leading. Or, count up on the rising edge of EB.	[RENV2] (WRITE) 23 16 - - - - - n - -
Enable/disable EA/EB input <Set EOFF (bit 14) in RENV2> 0: Enable EA/EB input 1: Disable EA/EB input. (EZ input is valid.)	[RENV2] (WRITE) 15 8 - n - - - - - -

Reading EA/EB input error <ESEE (bit 7 in REST)> 1: An EA/EB input error occurred.	[REST] (READ) 7 0 n - - - - -
---	--

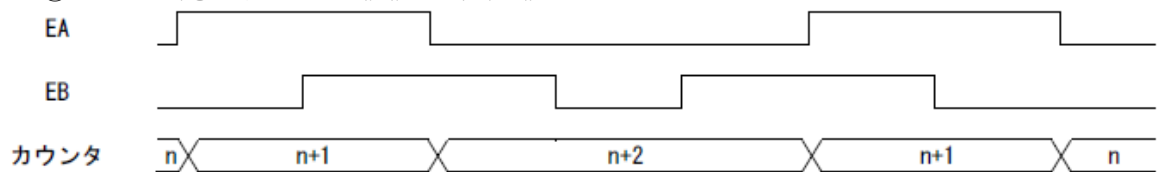
RENV2.EDIR="0"일 때의 EA/EB입력과 카운트타이밍은 아래의 표와 같습니다.

PA/PB입력에 관하여 [9-3. Pulse입력모드]를 참조 바랍니다.

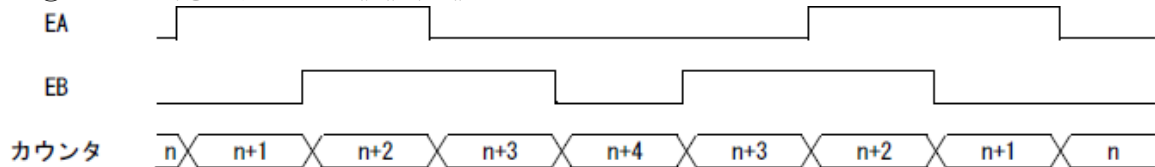
① 90도 위상 차 신호 1채배 입력의 때



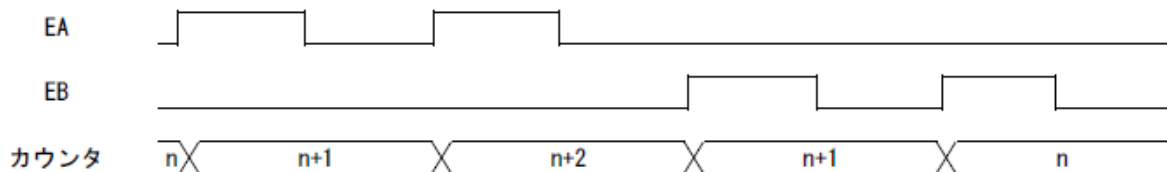
② 90도 위상 차 신호 2채배 입력의 때



③ 90도 위상 차 신호 4채배의 때



④ 2PULSE 입력의 때 (6→H의 엣지에서 counter)



11-10-2. 카운트Latch/리셋

모든 카운트는 RENV3(환경설정3)레지스터에 의해, 하기의 세가지 방법에서 카운트값을 Latch가 가능하며, Latch한 값은 RLTC1, **RLTC2**레지스터에서 불러 낼 수 있습니다.

- 1) LTC신호OFF→ON일 때
- 2) ORG신호OFF→ON일 때
- 3) Command의 쓰기

LTC신호의 타이밍은 RENV1(환경설정1)레지스터에서 설정 할 수 있고, 그리고 이벤트interrupt요인으로 LTC신호, ORG신호ON에 의해 카운트값의 Latch일 때에 INT신호를 출력시킬 수 있습니다.

카운트의 리셋은 Command 쓰기에서 하며, 리셋신호의 외부입력단자는 없습니다.

다만, 가운터값의 Latch직후의 카운트를 클리어하는 기능이 있어, Latch신호는 외부입력할 수 있기 때문에, 외부신호에 따른 리셋이 필요한 경우에는 LTC입력을 사용 바랍니다.

또한 카운트값의 Latch직후의 카운트를 리셋시키는 기능을 [Latch&클리어기능]라고 부릅니다.

Latch타이밍은 RENV3(환경설정3)에서 설정가능하며, 그리고 이벤트interrupt로써 LTC입력에 의한 Latch일 때와 ORG입력에 의한 Latch일 때에 ~~INT~~신호를 출력 합니다.

LTC 신호의 설정 0: 시작 edge에서 latch 1: 시작 edge에서 latch	<RENV.LTCL(Bit 23)에 설정>	[RENV1] (WRITE) 23 16 n - - - - -
LTC신호의 읽기 0: LTC신호OFF 1: LTC신호 ON	<RSTS.SLTC (Bit 13)에 취득>	[RSTS] (READ) 15 8 - - n - - - -
COUNTER1 Latch & clear 기능의 설정<RENV3.CU1L(Bit 4)에 설정> 0: latch 직후에 COUNTER1을 clear 하지 않습니다. 1: latch 직후에 COUNTER1을 clear 합니다.		[RENV3] (WRITE) 7 0 - - - n - - -
COUNTER2 Latch & clear 기능의 설정<RENV3.CU2L(Bit 8)에 설정> 0: latch 직후에 COUNTER2을 clear 하지 않습니다. 1: latch 직후에 COUNTER2을 clear 합니다.		[RENV3] (WRITE) 15 8 - - - - - n
COUNTER 1외부 입력에서의 latch의 설정 <RENV3.L0F1(Bit5)에 설정> 0: LTC신호 입력에서 COUNTER1을 latch합니다. 1: LTC신호 입력에서 COUNTER1을 latch 합니다.		[RENV3] (WRITE) 7 0 - - n - - - -
COUNTER 2외부 입력에서의 latch의 설정 <RENV3.L0F2(Bit9)에 설정> 0: LTC신호 입력에서 COUNTER2을 latch합니다. 1: LTC신호 입력에서 COUNTER2을 latch 합니다.		[RENV3] (WRITE) 15 8 - - - - - n -
COUNTER1 원점복귀 시의 latch설정 <RENV3.CU1R(Bit6)에 설정> 0: 원점 복귀 시에 COUNTER1을 latch 하지 않습니다. 1: 원점 복귀 시에 COUNTER1을 latch 합니다.		[RENV3] (WRITE) 7 0 - n - - - - -
COUNTER2 원점복귀 시의 latch설정 <RENV3.CU2R(Bit10)에 설정> 0: 원점 복귀 시에 COUNTER2을 latch 하지 않습니다. 1: 원점 복귀 시에 COUNTER2을 latch 합니다.		[RENV3] (WRITE) 15 8 - - - - - n -
Event interrupt 요인의 설정 <RIRQ.IRLT(Bit 8). RIRQ.IROL(Bit9)에 설정> IRLT="1" : LTC신호 ON에 의한 counter값의 latch시에 INT 신호를 출력 합니다. IROL="1" :ORG신호 ON때에 INT 신호를 출력 합니다.		[RIRQ] (WRITE) 15 8 - - - - - n n
Event interrupt 요인의 설정 <RIRQ.IRLT(Bit 8). RIRQ.IROL(Bit9)에 취득> ISLT="1" : LTC신호 ON에 의한 counter값의 latch시. ISOL="1" :ORG신호 ON때		[RISTS] (READ) 15 8 - - - - - n n
COUNTER의 latch command <LTCH: 제어 command> Counter (COUNTER1~2)의 내용을 latch 합니다.		[制御コマンド] 29h

COUNTER의 reset command <CUN1R ~ CUN2R : 제어 command> 20h: COUNTER1을 reset 합니다. 21h: COUNTER2를 reset 합니다.	【制御コマンド】 20h21h
---	---------------------------------------

주의. Latch&클리어 기능을 사용한 경우, 클리어(Latch)타이밍과 카운트타이밍이 일치할 때에는, Latch직후에 “0”이되지 않고 “+1” 또는 “-1”이 됩니다. Comparator 기능으로 “0”검출을 할 경우에는 주의 바랍니다.

11-10-3. 카운트의 정지

카운트의 정지방법에는 카운트동작의 정지설정 (RENV3, CU1H, RENV3, CU2H)

과 카운트입력의 마스크설정(PRMD.MCCE, RENV2.E0FF) 두종류가 있습니다.

카운트동작의 정지는 COUNTER1, COUNTER2 독립으로 하며, 그 때에 각 카운트 입력 선택은 무관계입니다. 카운트 입력의 마스크에서는 그 입력이 선택되어진 카운트가 정지합니다.

또한 타이머 모드의 경우 카운터 입력을 출력Pulse로 한 카운트는 카운트 동작의 정지 설정에 관계 없이 카운터가 정지 합니다. 카운터 입력을 EA/EB 입력으로 한 카운터는 카운터 동작의 정지 설정을 반영해서 EA/EB입력에 의한 카운터를 실행 합니다.

그리고 카운트 입력을 출력Pulse로 하고 출력 PULSE의 마스크 설정(RENV1.RMSK)를 유효로 한 경우 Pulse는 출력되지 않지만 카운트 동작의 정지로 설정이 되어 있지 않으면 카운트 동작을 합니다.

COUNTER1의 카운터 동작의 정지 설정 <RENV3.CU1H(Bit 2)에 설정> 1: COUNTER1의 카운터 동작을 정지 합니다.	[RENV3] (WRITE) 7 0 - - - - n - -
COUNTER2의 카운터 동작의 정지 설정 <RENV3.CU2H(Bit 3)에 설정> 1: COUNTER2의 카운터 동작을 정지 합니다	[RENV3] (WRITE) 7 0 - - - - n - -
출력 pulse용 카운터 입력의 마스크 설정 <PRMD.MCCE(Bit 11)에 설정> 1: 카운터 입력의 설정을 [출력 PULSE]로 한 카운터가 정지 합니다.	[PRMD] (WRITE) 15 8 - - - - n - -
출력 pulse용 카운터 입력의 마스크 설정 <PRMD2.E0FF(Bit 14)에 설정> 1: 카운터 입력의 설정을 [EA/EB 입력]으로 한 카운터가 정지 합니다.	[RENV2] (WRITE) 15 8 - n - - - - -
출력 PULSE의 마스크 설정 <RENV1.PMSK (Bit 31)에 설정> 1: 출력 pulse를 마스크 합니다.	[RENV1] (WRITE) 31 24 n - - - - - -

11-11. Comparator

11-11-1. Comparator의 종류와 기능

본LSI는 32비트의 Comparator 4회로/축을 내장하고 있으며, Comparator1,2,3,4로 부릅니다.

Comparator1은 RCMP1레지스터 설정값과 COUNTER1를 비교합니다.

Comparator2은 RCMP2레지스터 설정값과 COUNTER2를 비교합니다.

Comparator3,4는 softlimit 기능전용 입니다.

Comparator1,2의 비교방법은 3종(=,<,>)으로부터 선택가능하고, 비교 결과의 단자 출력을 행할 수 있습니다. 또 비교 조건 성립 때에 event interrupt로서 ~~INT~~신호출력도 행할 수 있습니다.

Comparator1,2의 특수한 사용 방법에 link counter기능과 내부 동기 start기능이 있습니다.

이들의 설명은 <11-11-2 link counter기능>과 <11-12-2 내부동기신호>에 의한 start>를 참조 바랍니다.

Compartor3,4의 사용방법은 <11-11-3 soft limit 기능>을 참조 바랍니다.

상기 comparator1,2의 설정은 RENV2 register, RENV3 register에서 행합니다.

Comparator 1의 비교 조건 설정 <RENV3.C1S1~0 (Bit 13~12)에 설정> “00”b : comparator기능 OFF “01”b : (RCMP1)=(COUNTER1) “10”b : (RCMP1)>(COUNTER1) “11”b : (RCMP1)<(COUNTER1)	[RENV3] (WRITE) 15 8 - - n n - - - -
Comparator 2의 비교 조건 설정 <RENV3.C2S1~0 (Bit 15~14)에 설정> “00”b : comparator기능 OFF “01”b : (RCMP2)=(COUNTER2) “10”b : (RCMP2)>(COUNTER2) “11”b : (RCMP2)<(COUNTER2)	[RENV3] (WRITE) 15 8 n n - - - - - -
Event interrupt 요인의 설정 <RIRQ.IRC2 (Bit7), RIRQ.IRC1 (Bit6)에 설정> IRC1 (Bit 6)=”1” : comparator1조건 성립 시에 INT 신호를 출력 IRC1 (Bit 7)=”1” : comparator2조건 성립 시에 INT 신호를 출력	[RIRQ] (WRITE) 7 0 n n - - - - - -
Event interrupt 요인의 설정 <RIRQ.IRC2 (Bit7), RIRQ.ISC1 (Bit6)에 취득> IRC1 (Bit 6)=”1” : comparator1조건 성립 시 IRC2 (Bit 7)=”1” : comparator2조건 성립 시	[RIST] (READ) 7 0 n n - - - - - -
Comparator 조건 성립 상태의 읽기 <MSTSW.SCP2(Bit 9), MSTSW.SCP1(Bit 8)을 취득> SCP1(Bit 8)=”1” : comparator 1조건 성립 시 SCP2 (Bit9)=”1” : comparator2조건 성립 시	[MSTSW] (READ) 15 8 - - - - - - n n
P3/CP1 단자의 사양을 설정 <RENV2.P3M1 ~0 (Bit7 ~6)에 설정 > “00”b: 범용 입력 “10”b: CP1 (comparator1 조건 성립 중)신호를 부 논 리에서 출력 “01”b: 범용 출력 “11”b: CP1 (comparator1 조건 성립 중)신호를 정 논 리에서 출력	[RENV2] (WRITE) 7 0 n n - - - - - -
P4/CP2 단자의 사양을 설정 <RENV2.P4M1 ~0 (Bit9 ~8)에 설정 > “00”b: 범용 입력 “10”b: CP2 (comparator2 조건 성립 중)신호를 부 논 리에서 출력 “01”b: 범용 출력 “11”b: CP2 (comparator2 조건 성립 중)신호를 정 논 리에서 출력	[RENV2] (WRITE) 15 8 - - - - - - n n

11-11-2. 링카운트기능

회전테이블의 제어방향에 COUNTER1, COUNTER2에 링카운트 기능이 있습니다.

RENV3레지스터에서 C1RM=1으로 하면, COUNTER1이 링카운트 모드가 되고, 하기의 동작이 됩니다.

*카운트값=(RCMP1설정값)의 상태에서 카운트 업 하면 0이 됩니다.

*카운트값=0의 상태에서 카운트 다운하면, (RCMP1설정값)이 됩니다.

RENV3레지스터에서 2RM=1으로 하면, COUNTER2가 링카운트 모드가 되고, 하기의 동작이 됩니다.

*카운트값=(RCMP2설정값)의 상태에서 카운트 업 하면 0이 됩니다.

*카운트값=0의 상태에서 카운트 다운하면, (RCMP2설정값)이 됩니다.

COUNTER1의 링카운터 설정 > 1: COUNTER1을 링 카운터로서 동작 시킵니다.	<RENV3.C1RM(Bit 7)에 설정	[RENV3] (WRITE) 7 0 n------
COUNTER2의 링카운터 설정 > 1: COUNTER2을 링 카운터로서 동작 시킵니다.	<RENV3.C2RM(Bit 11)에 설정	[RENV3] (WRITE) 15 8 ----n---

위치결정동작을 할 경우의 PRMV설정값은 0~(RCMPn설정값)의 범위 외에 있어도 동작합니다.

1회전3600Pulse의 회전테이블 가동시에 RCMP1=3599, MOD=41h, RMV=7200의 경우에는 테이블이

2회전하여, 정지후의 COUNTER1은 시작전과 같은 값이 됩니다.

주의. 링카운트로 설정하기 전에 카운트값을 0~(RCMPn설정값)의 값으로 하길 바랍니다.

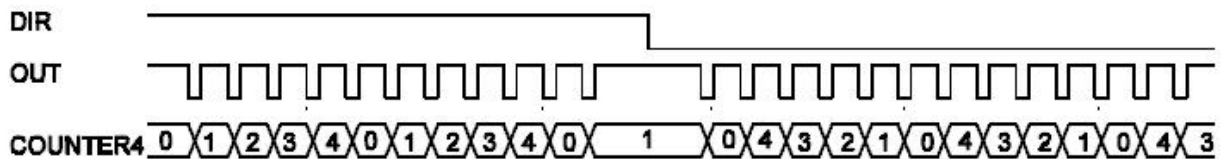
상기의 범위외 일 때에는 정상으로 동작하지 않습니다.

그리고 링카운트로써 사용할 대의 비교조건(RENV3.C1S1~0,RENV3.C2A1~0)은 "00"b으로 하기 바랍니다.

설정 예

RENV3=XXXXXX80h ...COUNTER1은 링카운트동작(RENV3.C1RM='1')

RCMP1 = 4카운트 범위는 0 ~ 4



11-11-3 Soft limit 기능

+EL신호나 -EL신호에 의해 Limit switch 제어에 덧붙여 soft limit 관리용 counter를 사용한 soft limit 제어를 행할 수 있습니다. RCMP3 register가 (+) soft limit, RCMP4 register가(-) soft limit 입니다.

Soft limit 관리용 counter는 RENV3.SLCU="0"으로 설정 하면 COUNTER1이, RENV3.SLCU="1"로 설정 하면 COUNTER2가 선택 되고, (+)soft limit (RCMP3 register)나 (-) soft limit (RCMP4 register)와 비교 됩니다.

기능 제어 (RENV3.SLM)을 설정 하는 것으로 soft limit 관리용 counter의 값이 soft limit 범위를 벗어 났을 때 event interrupt, 또는 error interrupt를 발생 시킵니다.

Event interrupt를 발생 시키기 위하여는 soft limit 기능 제어를 RENV3.SLM="01"b로 설정 합니다. 동작은 정지 하지 않습니다.

Event interrupt는 (+)soft limit의 값을 상회 했을 때는 RIST.ISPS="1", (-)soft limit의 값을 하회 했을 때는 RIST.ISMS="1"이 됩니다.

Error interrupt를 발생 시키기 위하여는 soft limit 기능 제어를 RENV3.SLM="10"b, 또는 RENV3.SLM="11"b로 설정 합니다. 동작은 RENV3.SLM="10"b로 설정 했을 경우는 즉 정지, RENV3.SLM="11"b로 설정 했을 경우는 감속 정지 합니다.

RENV3.SLM="11"b로 설정 했을 경우에도 FL정속 동작이나 FH정속 동작의 경우는 즉 정지 합니다. Error interrupt는 (+)soft limit 의 값을 상회 했을 때는 REST.ESPS="1", (-)soft limit의 값을 하회 했을 때는 REST.ESMS="1"이 됩니다.

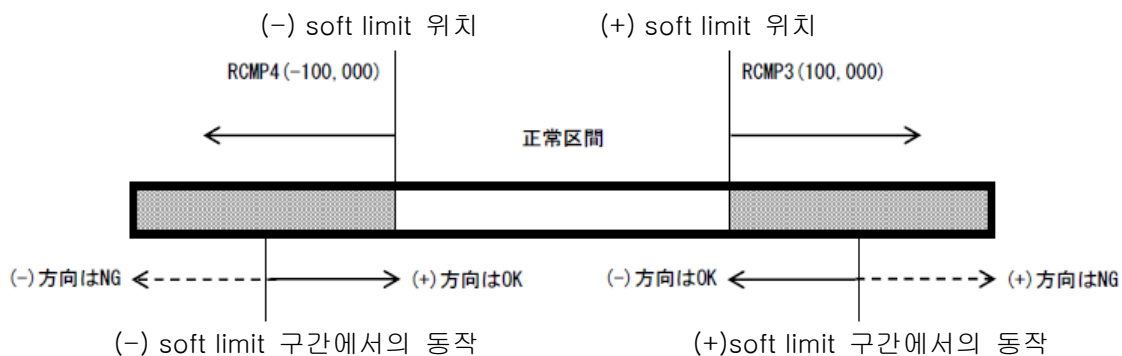
PCL61x4추가 기능 제어는 RENV3. M614="1"로 설정 하면 (+)soft limit 검출을 MSTSW.SCP3으로, (-)soft limit검출을 MSTSW.SCP4에서 monitor 합니다. Soft limit 기능 제어를 RENV3.SLM="00"b로 설정 했을 경우도 포함, soft limit 기능 제어의 설정에 무 관계로 monitor를 행합니다.

[설정 예]

RENV3="0280000"h : soft limit monitor (M614)를 유효, soft limit 관리용 counter선택 (SLCU)를 Counter1, soft limit 기능 제어 (SLM)를 즉 정지로 설정.

RCMP3=100,000 : (+) soft limit 의 값

RCMP4=100,000 : (-) soft limit 의 값



Soft limit 기능 제어 <RENV3.SLM1 ~ 0(Bit23~22)로 설정> “00”b : soft limit 기능을 정지 시킵니다. “00”b : soft limit 위치에서 event interrupt 를 발생 합니다. (동작은 정비 하지 않습니다.) “10”b : soft limit 위치에서 즉 정지하고 error interrupt 를 발생 합니다. “11”b : soft limit 위치에서 감속정지 하고 error interrupt 를 발생 합니다. (FL 정속 동작이나 FH 정속 동작의 경우는 즉 정지 합니다.)	[RENV3] (WRITE) 23 16 n n - - - - -
Soft limit 관리용 counter 선택 <RENV3.SLCU (Bit 24)로 설정> 0 : COUNTER1 을 선택 합니다. 1 : COUNTER2 를 선택 합니다.	[RENV3] (WRITE) 31 24 - - - - - n
PCL61x4 추가 기능 제어 <RENV3.M614(Bit25)로 설정> 0 : soft limit 상태 monitor (MSTSW.SCP3, MSTSW.SCP4)를 무효로 합니다. 1 : soft limit 상태 monitor (MSTSW.SCP3, MSTSW.SCP4)를 유효로 합니다.	[RENV3] (WRITE) 31 24 - - - - - n -
Event interrupt 요인 <RIST.ISPS(Bit15), RIST.ISMS(Bit4)를 취득> RIST.ISPS : (+) soft limit 검출 RIST.ISMS : (-) soft limit 검출	[RIST] (READ) 15 8 n n - - - - -
Error interrupt 요인 <REST.ESPS(Bit11), REST.ESMS(Bit10)를 취득> REST.ESPS : (+) soft limit 검출에 의한 정지 시 REST.ESMS : (-) soft limit 검출에 의한 정지 시	[REST] (READ) 15 8 - - - - - n n - -
Soft limit 상태 monitor <MSTSW.SCP3(Bit 11) MSTSW.SCP4(Bit10)을 취득> MSTSW.SCP3 : (+) soft limit 검출 용 comparator 의 비교 결과 monitor 입니다 MSTSW.SCP4 : (-) soft limit 검출 용 comparator 의 비교 결과 monitor 입니다	[MSTSW] (READ) 15 8 - - - - - n n - -

11-12. 동기시작

본LSI는 사전에 PRMD(동작모드)레지스터에 설정하는 것으로 하기 동작을 합니다.

◆타축의 정지에 의한 시작

◆내부동기신호에 의한 시작

내부동기신호출력에 6종류의 타이밍이 있고, RENV3(환경설정3)레지스터의 설정에 의해 선택 가능합니다. RIPQ(이벤트 interrupt 요인)레지스터에 설정하는 것으로, 내부동기신호출력시에 INT신호를 출력시킬 수 있으면, RIST레지스터를 불러내는 것으로 이벤트 interrupt 발생요인을 확인 가능합니다. RSTS(확장 Status)레지스터를 불러내는 것으로 동작 상태의 확인이 가능합니다.

11-12-1. 타축의 정지에 의한 시작

“2축이상의 정지”를 시작조건에 설정한 경우, 정지조건에 선택한 축내의 1축이라도 시작~정지의 동작이 발생할 때, 남은 축이 모두 정지상태이면 조건을 설정한 축은 시작합니다.

상기 동작을 설정예로 기재 합니다. 설정예의 경우는 X축(또는Y축)이 동작시작~정지까지의 사이에 Y축(또는 X축)이 정지상태라도 U축은 시작합니다.

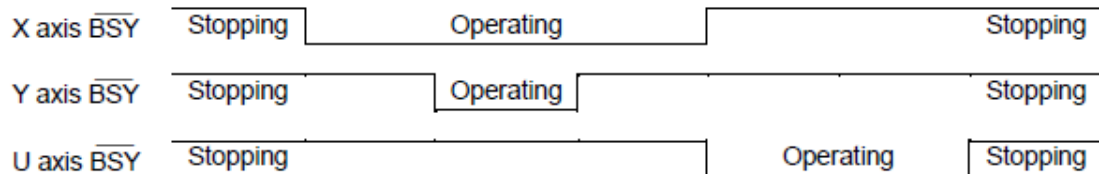
Specify the synchronous starting method <Set MSY0 to 1 (bits 18 & 19) in PRMD> 11: Start triggered by specified axis stopping.	[PRMD] (WRITE) 23 16 - - - - n n - -
Select an axis for confirming a stop (setting example) <Specify the axis using MAX0 to Max3 (bits 20 to 23) in PRMD> 0001: Start when the X axis stops 0010: Start when the Y axis stops 0100: Start when the Z axis stops 1000: Start when the U axis stops 0011: Start when both the X and Y axes have stopped 0101: Start when both the X and Z axes have stopped 1011: Start when the X, Y, and U axes have all stopped 1111: Start when all of the axes have stopped	[PRMD] (WRITE) 23 16 n n n n - - - -
Read the operation status <CND (bits 0 to 3) in RSTS> 0100: Wait for another axis to stop.	[RSTS] (READ) 7 0 - - - - n n n n

[설정 예1]

1~3의 설정 후, X,Y축을 시작시켜, 양축 모두 정지하면 U축이 시작합니다.

1. U축의 PRMD레지스터의 MSY1~0(비트19~18)을 “11”로 한다.
(타축의 정지에 의한 시작)
2. U축의 PRMD레지스터의 MAX3~0(비트23~20)에 “0011”로 한다.
(X축과 Y축이 모두 정지 할 때)
3. U축에 시작Command를 쓰기

동작 예



보간축을 변경하지 않는 연속보간동작의 경우는, [타축의 정지에 의한 시작]기능을 사용하지 않고, 프리레지스터에 다음 동작을 설정(정지조건은 설정하지 않는다)하는 것만으로도 실행합니다. 프리레지스터기능을 이용하여, 보간평면을 변경하는 연속보간동작을 할 때에는 주의가 필요합니다. 이 경우, 동작하지 않는 축의 PRMV설정값을 0으로 하고, 다미의 보간축으로 동작 바랍니다.

보간축을 도중에 변경하는 연속보간(X,Y축직선보간 → X,Z축 직선보간)의 설정방법

Step	Register	X axis	Y axis	Z axis	Description
1	PRMV	10000	5000	0	Linear interpolation of X: 10000, Y: 5000.
	PRIP	10000	10000	10000	
	PRMD	0000_0063h	0000_0063h	0000_0063h	The Z axis performs a dummy interpolation operation with zero feed amounts.
	Start command: Write 0751h (FH low speed start)				X and Y axes start command
2	PRMV	10000	0	-20000	Linear interpolation of X: 10000, Z: -20000
	PRIP	20000	20000	20000	
	PRMD	007C_0063h	007C_0063h	007C_0063h	The Y axis performs a dummy interpolation operation with zero feed amounts.
	Start command: Write 0751h (FH speed start)				When the X, Y, and Z axes stop feeding, restart the X, Y, and Z axis. X, Y, and Z axes start command (SPRF will be 1).

11-12-2. 내부동기신호에 의한 시작

타축이 특정의 상태일 때에 자국을 시작시키는 기능입니다.

각축은, 자축의 내부동기신호(상태신호)를 선택하여 타축에서 출력합니다.

그리고 자축은 어느 축이 출력한 내부동기신호의 타이밍에서 시작할지 선택 합니다.

내부동기신호출력에는 6종류의 타이밍이 있고, RENV3레지스터의 설정에 따라 선택 가능합니다.

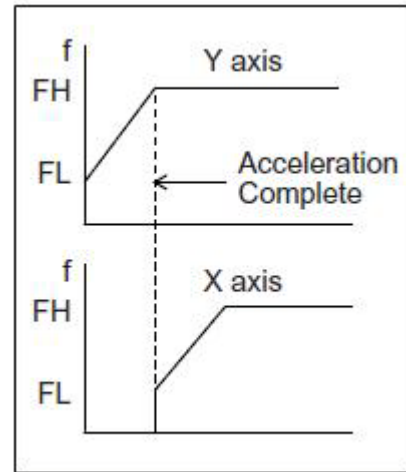
Setting the synchronous start method <Set MSY0 to 1 (bits 18 to 19) in PRMD> 10: Start by the internal synchronize signal.	[PRMD] (WRITE) 23 16 - - - - n n - -
Setting the internal synchronous signal output timing <Set SY01 to 3 (bits 16 to 19) in RENV3> 0001: When the Comparator1 conditions are met. 0010: When the Comparator2 conditions are met. 1000: When you want to start acceleration. 1001: When you want to finish the acceleration phase. 1010: When you want to start deceleration. 1011: When you want to finish the deceleration phase. Others: Turn OFF the internally synchronized output.	[RENV3] (WRITE) 23 16 - - - - n n n n
Select the internally synchronized signal input <SYI0 to 1 (bit 20 to 21) in RENV3> 00: Use the internal synchronous signal output by the X axis. 01: Use the internal synchronous signal output by the Y axis. 10: Use the internal synchronous signal output by the Z axis. 11: Use the internal synchronous signal output by the U axis.	[RENV3] (WRITE) 23 16 - - n n - - - -
Reading the operation status <CND (bits 0 to 3) in RSTS> 0011: Waiting for an internal synchronous signal	[RSTS] (WRITE) 7 0 - - - - n n n n

설정 예1은 가속종료를 내부동기신호에 이용한 예입니다.

[설정 예1]

1~3설정후, X,Y축에 시작Command를 작성하면, Y축의 가속 완료 시에 X축이 시작합니다.

1. X축의 PRMD의 MSY1~0(비트19~18)을"10"으로 한다
(내부동기신호에 의한 시작)
2. X축의 RENV3의 SY11~0(비트21~20)을"01"로 한다.
(Y축의 내부동기신호를 사용)
3. Y축의 RENV3의 SYO3~0(비트19~16)을"1001"로 한다.
(가속완료시의 내부동기신호를 출력)



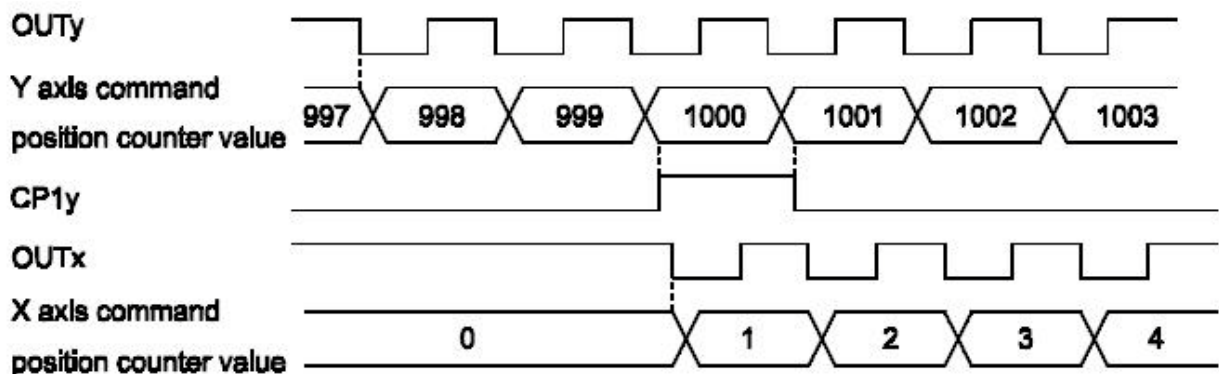
설정 예2는 Comparator 조건 성립을 내부동기신호에 이용하여, 다축을 시작시키는 예입니다. Comparator의 비교방법에 따라, Comparator 조건성립과 타축의 시작타이밍이 틀려지기 때문에 주의가 필요합니다.

[설정 예2]

COUNTER1과 Comparator1을 이용하여, Y축=1000의 위치에서 X축을 시작 합니다.

- 1) X축의 P R M D의MSY1 ~ 0(비트19 ~ 18)를"10"으로 한다.(내부동기신호에 의한 시작)
- 2) X축의 R E N V 3의SY11 ~ 0(비트21 ~ 20)를"01"으로 한다.(Y 축의 내부동기신호를 사용)
- 3) Y축의 R E N V 3의SYO3 ~ 0(비트19 ~ 16)를"0001"으로 한다.
(Comparator1 성립시에 내부동기신호출력)
- 4) Y축의 R E N V 3의C1S1 ~ 0(비트13 ~ 12)를"01"으로한다.
(비교방법은RCMP1데이터=비교카운트)
- 5) Y축의R C M P 1 값을"1 0 0 0"으로 한다.(Comparator1의 비교카운트값은"1000")
- 6) X축, Y축에 시작Command를 쓰기

하기는 Comparator1 조건성립~X축시작의 타이밍입니다.



주의. 상기의 예에서 Y이동량=2000, X축이동량=1000에 설정하여도 Y축-1000의 위치에서 X축=1이 되므로, 동작완료위치는 X,Y축에서 1Pulse 차이가 납니다. 동작완료위치를 같은 타이밍으로 하기 위해서는, RCMP1값을 "1001"로 하거나, 비교조건을 "Comparator1<비교카운트"에 설정 할 필요가 있습니다.

11-13. interrupt 신호 출력

본LSI는, 9종류의 에러요인과 14종류의 이벤트요인, 동작 중부터 정지에의 변화에 따른 interrupt 신호(INT신호)를 출력할 수 있습니다. 에러 interrupt 요인은 무조건에서 INT신호를 출력합니다만, 이벤트 요인은 RIRQ레지스터에서 설정하여, 정지 interrupt는 RENV2레지스터에서 설정합니다.

정지 interrupt는, 정상 정지/에러 정지의 구별없이, 단순히 정지하는 것에 의한 interrupt 기능입니다.

정상 정지 interrupt는 이벤트 요인에서도 있지만, RIST레지스터를 불러내어 확인하는 처리가 필요합니다. 사용되는 시스템에서 정지 시에만 interrupt 검출이 좋은 경우는, 정지 interrupt 기능을 사용하는 편이 간단합니다.

INT신호는 interrupt를 발생시키는 모든 축의 모든 원인으로 모두 클리어 될 때까지 출력됩니다. 읽기 자동 reset 정지 기능이 무효(REST2.MRST="0")의 경우는 ERROR interrupt 요인 (REST register)가 RREST(F2h) command의 기입 때에, 이벤트 interrupt 요인 (RIST register)가 RRIST(F3h) command의 쓰기 때에 정지 interrupt요인 (MSTSW.SENI bit)가 Main Status의 읽기에 의해 클리어 됩니다.

읽기 자동 reset 정지 기능이 유효 (RENV2.MRST="1")의 경우는 WREST(B2h) command의 쓰기 때, WRIST(B3h) command의 쓰기 때, SENIR(20h) command의 쓰기 때에 클리어 됩니다.

interrupt 발생 축과 interrupt 요인의 판별은 이하의 순서대로 행합니다.

1) X축의 Main Status를 불러내어, 비트 2,4,5의 어느 한곳에서 확인합니다.

2) 비트2(MSTSW.SENI) ="1"이면, 정지 interrupt가 발생된 것으로 됩니다.

RENV2.MRST="1"의 경우는 SENIR(2Dh) command를 실행하고, 대상 bit를 clear 합니다.

3) 비트4(MSTSW.SERR) ="1"이면 REST레지스터를 불러내어,Error interrupt 요인을 찾아낼 수 있습니다. RENV2.MRST="1"의 경우는 WREST(B2h) command를 실행하고, 대상 bit에 "1"을 기입, clear 합니다.

4) 비트5(MSTSW.SINT) ="1"이면 RIST레지스터를 불러내어 interrupt 요인을 찾아낼 수 있습니다.

. RENV2.MRST="1"의 경우는 WREST(B3h) command를 실행하고, 대상 bit에 "1"을 기입, clear 합니다

5)나머지 축에 대하여도 1~4의 처리는 행합니다.

이상의 순서로 INTERRUPT 요인을 판별하는 동시에 INT출력을 OFF기능으로 할 수 있습니다.

주의1. interrupt 루틴에서 레지스터의 읽기를 하면, 입출력버퍼의 내용이 변화됩니다.

만약 Main 루틴안에서 레지스터의 읽기/쓰기 처리를 하고 있는 사이에

INT신호가 출력되어, interrupt 루틴이 기동되면 Main 루틴의 처리에 이상이 발생합니다.

interrupt 루틴은 입출력 버퍼의 PUSH/POP를 실행 할 수 있도록 바랍니다.

주의2. 상기1~4의 순서에서 모든 축분의 처리를 하고 있는 사이에, 처리가 끝난 축에 새로운 interrupt 원인이 발생하는 가능성이 있습니다. 이 경우 CPU의 interrupt의 접수가

엣지트리거가 되어도 INT출력 ON상태를 유지시켜, interrupt를 받아 드릴 수 없게 됩니다.

따라서 CPU가 interrupt 접수 가능상태에 복귀 후, 다시 전축의 Main Status를 불러내어 PCL부터 INT신호를 출력하지 않았음을 확인하고 나서 interrupt 루틴을 종료할 수 있도록 실행 바랍니다.

주의3. INT단자를 사용하지 않을 때에는 오픈 상태로 하기 바랍니다.

PCL를 여러 개 사용하는 경우에도, INT단자끼리를 WiredOR 접속 할 수 없습니다.

따라서, INT신호출력은 RENV1.INTM설정에 따라 마스크 할 수 있습니다.

출력을 마스크한 경우(RENV1.INTM="1"), interrupt 조건이 성립되면 Status는 변화하지만,

INT출력단자는 H레벨인채로 L레벨로는 변화되지 않습니다.

그리고 interrupt 조건이 성립되어 있는 상태에서 출력 마스크를 OFF(RENV1.INTM="0")의로 하면 INT출력단자는 L레벨로 변화합니다.

Read the interrupt status <SENI(bit2), SERR (bit 4), SINT (bit 5) in MSTSW> SENI = 1: When IEND = 1 and a stop interrupt occurs, make this bit 1. After reading MSTSW, it will become 0. SERR = 1: Becomes 1 when an error interrupt occurs. Becomes 0 by reading REST. SINT = 1: Becomes 1 when an event interrupt occurs. Becomes 0 by reading RIST.	[MSTSW] (READ) 7 0 - - n n - n - -
Set the interrupt mask <INTM (bit 29) in RENV1> 1: Mask INT output.	[RENV1] (WRITE) 31 24 - - n - - - - -
Setting a stop interrupt <IEDN (bit 30) in RENV2> 1: Enable a stop interrupt.	[RENV2] (WRITE) 31 24 0 n - - - - -
Read the cause of the error interrupt <RREST: Read out command> Copy the data in the REST register (error interrupt cause) to BUF.	[Read command] F2h
Read the event interrupt cause <RRIST: Read out command> Copy the data in the RIST register (event interrupt cause) to BUF.	[Read command] F3h
Set the event interrupt cause <WRIRQ: Write command> Write the BUF data to the RIRQ register (event interrupt cause).	[Write command] ACh

[Error interrupt 발생 요인] <REST의 내용: 대응 bit가 “1”에서 interrupt요인의 발생>

ERROR INTERRUPT 요인	요인의 발생 (REST)	
	Bit	Bit 명
+EL 입력 ON에 의한 정지 시	0	ESPL
-EL 입력 ON에 의한 정지 시	1	ESML
ALM신호의 입력 ON에 의한 정지 시	2	ESAL
CSTP입력 ON에 의한 정지 시	3	ESSP
CEMG입력 ON에 의한 정지 시	4	ESEM
SD 입력 ON에 의한 감속 정지 시	5	ESSD
PA/PB입력 용 BUFFER COUNTER의 OVER프로 발생에 의한 정지 시	6	ESP0
EA/EB 입력 error 발생 시 (정지 하지 않습니다.)	7	ESEE
PA/PB 입력 error 발생 시 (정지 하지 않습니다.)	8	ESPE
(+)SOFT LIMIT 검출에 의한 정지 시 (RENV3.SLM1=“1”의 때만 유효)	9	ESPS
(-)SOFT LIMIT 검출에 의한 정지 시 (RENV3.SLM1=“1”의 때만 유효)	10	ESMS

[Event interrupt 발생 요인] <대응 bit가 “1”에서 interrupt 용인의 설정 및 요인의 발생>

Event interrupt 요인	요인의 설정(RIRQ)		요인의 발생(RIST)	
	Bit	Bit 명	Bit	Bit명
정상 정지 시	0	IREN	0	ISEN
Pre register 쓰기 가능 시	1	IRNM	1	ISNM
가속 개시 시	2	IRUS	2	ISUS
가속 개시 시	3	IRUE	3	ISUE
감속 개시 시	4	IRDS	4	ISDS
감속 종료 시	5	IRDE	5	ISDE
Comparator 1조건 성립 시	6	IRC1	6	ISC1
Comparator 2조건 성립 시	7	IRC2	7	ISD2
LTC 입력에 의한 COUNTER 값의 latch 시	8	IRLT	8	ISLT
ORG입력 ON 시	9	IR0L	9	IS0L
SD 입력 ON시	10	IRSD	10	ISSD
+DR 입력 변화 시	11	IRDR	11	ISPD
-DR 입력 변화 시			12	ISMD

CSTA-입력 ON시	12	IRSA	13	ISSA
(+)SOFT LIMIT 검출 시(RENV3.SLM="01"b 때만 유효)	-	-	14	ISPS
(-)SOFT LIMIT 검출 시(RENV3.SLM="01"b 때만 유효)	-	-	15	ISMS

12. 특성

12-1. 절대최대정격

Item	Symbol	Rating	Unit	Remark
Power supply voltage	V_{DD}	-0.3 to + 4.0	V	
Input voltage	V_{IN}	-0.3 to + 7.0	V	
Output current	I_{OUT}	± 30	mA	
Storage temperature	T_{stg}	-65 to +150	$^{\circ}\text{C}$	

12-2. 추천동작조건

Item	Symbol	Rating	Unit	Remark
Power supply voltage	V_{DD}	3.0 to 3.6	V	
Ambient temperature	T_J	-40 to +85	$^{\circ}\text{C}$	No dewing

12-3. DC특성

(1) PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Consumption current	I_{dd1}	CLK = 30 MHz, 1 axis at 15 Mpps, no load	-	28	mA
Input capacity	-	-	-	10	pF
L level input current ($V_{IL} = GND$)	I_{IL}	$\overline{CS}$, $\overline{RD}$, $\overline{WR}$, A0~A4, D0~D15, CLK	-1	-	uA
		Input terminals other than the above (Note 1)	-125	-	
H level input current	I_{IH}	$V_{IH} = V_{DD}$	-	1	uA
		$V_{IH} = 5.5 V$	-	30	
L level input voltage	V_{IL}	-	-0.3	0.8	V
H level input voltage	V_{IH}	-	2.0	5.8	V
L level output voltage	V_{OL}	$I_{OL} = 6 mA$	-	0.4	V
H level output voltage	V_{OH}	$I_{OH} = -6 mA$	$V_{DD} - 0.4$	-	V
L level output current	I_{OL}	$V_{OL} = 0.4 V$	-	6	mA
H level output current	I_{OH}	$V_{OH} = V_{DD} - 0.4 V$	-6	-	mA
Internal pull up resistance	R_{PU}	Other than $\overline{CS}$, $\overline{RD}$, $\overline{WR}$, A0~A4, D0~D15, CLK	40	240	k-ohm

주의1. 오픈 시의 안전대책으로써 풀업저항이 내장되어 있습니다.

주의2. 전류값의 부호는 정수는 흘러 들어오는 전류값, 부(負)수는 흘러 나가는 전류값을 나타냅니다.

(2) PCL6124

項目	略号	条件	Min	Max	単位
消費電流	I_{dd4}	CLK=30MHz, 2軸15Mpps, 無負荷	-	65	mA
入力容量	-	-	-	10	pF
低レベル入力電流 ($V_{IL}=GND$)	I_{IL}	$\overline{CS}$, $\overline{RD}$, $\overline{WR}$, A0~A3, D0~D15, CLK	-1	-	uA
		上記以外の入力端子(注1)	-125	-	
高レベル入力電流	I_{IH}	$V_{IH}=V_{DD}$	-	1	uA
		$V_{IH}=5.5V$	-	30	
低レベル入力電圧	V_{IL}	-	-0.3	0.8	V
高レベル入力電圧	V_{IH}	-	2.0	5.8	V
低レベル出力電圧	V_{OL}	$I_{OL}=6mA$	-	0.4	V
高レベル出力電圧	V_{OH}	$I_{OH}=-6mA$	$V_{DD}-0.4$	-	V
低レベル出力電流	I_{OL}	$V_{OL}=0.4V$	-	6	mA
高レベル出力電流	I_{OH}	$V_{OH}=V_{DD}-0.4V$	-6	-	mA
内部プルアップ 抵抗値	R_{PU}	($\overline{CS}$, $\overline{RD}$, $\overline{WR}$, A0~A3, D0~D15, CLK) 以外	40	240	kΩ

주의1. 오픈 시의 안전대책으로써 풀업저항이 내장되어 있습니다.

주의2. 전류값의 부호는 정수는 흘러 들어오는 전류값, 부(負)수는 흘러 나가는 전류값을 나타냅니다.

(3) PCL6144

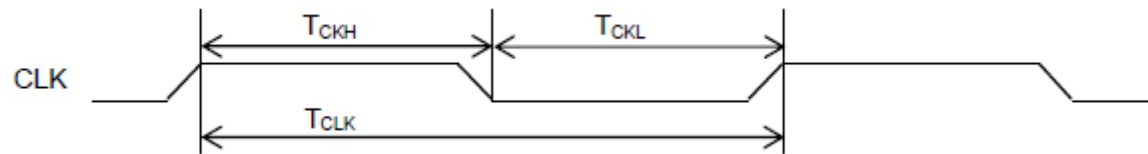
Item	Symbol	Condition	Min.	Max.	Unit
Consumption current	I_{dd4}	CLK = 30 MHz, 4 axes at 15 Mpps, no load	-	129	mA
Input capacity	-	-	-	10	pF
L level input current ($V_{IL} = GND$)	I_{IL}	$\overline{CS}$, $\overline{RD}$, $\overline{WR}$, A0~A4, D0~D15, CLK	-1	-	uA
		Input terminals other than the above (Note 1)	-125	-	
H level input current	I_{IH}	$V_{IH} = V_{DD}$	-	1	uA
		$V_{IH} = 5.5 V$	-	30	
L level input voltage	V_{IL}	-	-0.3	0.8	V
H level input voltage	V_{IH}	-	2.0	5.8	V
L level output voltage	V_{OL}	$I_{OL} = 6 mA$	-	0.4	V
H level output voltage	V_{OH}	$I_{OH} = -6 mA$	$V_{DD} - 0.4$	-	V
L level output current	I_{OL}	$V_{OL} = 0.4 V$	-	6	mA
H level output current	I_{OH}	$V_{OH} = V_{DD} - 0.4 V$	-6	-	mA
Internal pull up resistance	R_{PU}	Other than $\overline{CS}$, $\overline{RD}$, $\overline{WR}$, A0~A4, D0~D15, CLK	40	240	k-ohm

주의1. 오픈 시의 안전대책으로써 풀업저항이 내장되어 있습니다.

주의2. 전류값의 부호는 정수는 흘러 들어오는 전류값, 부(負)수는 흘러 나가는 전류값을 나타냅니다.

12-4. AC특성

12-4-1 기준Clock



(1)PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Reference clock frequency	f_{CLK}	-	-	30	MHz
Reference clock cycle	T_{CLK}	-	33	-	ns
Reference clock H level width	T_{CKH}	-	13	-	ns
Reference clock L level width	T_{CKL}	-	13	-	ns

(2)PCL6124

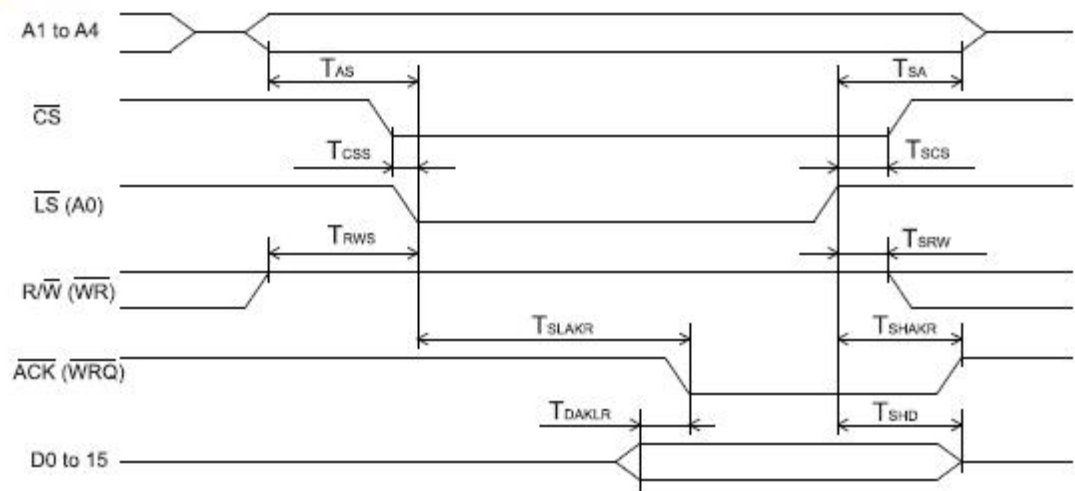
項目	略号	条件	Min	Max	単位
基準クロック周波数	f_{CLK}	-	-	30	MHz
基準クロック周期	T_{CLK}	-	33	-	ns
基準クロックHレベル幅	T_{CKH}	-	13	-	ns
基準クロックLレベル幅	T_{CKL}	-	13	-	ns

(3)PCL6144

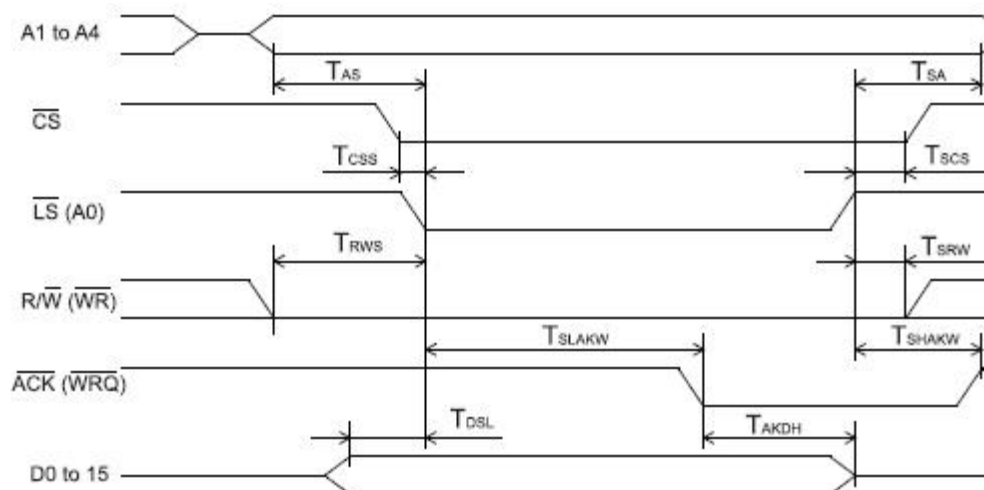
Item	Symbol	Condition	Min.	Max.	Unit
Reference clock frequency	f_{CLK}	-	-	30	MHz
Reference clock cycle	T_{CLK}	-	33	-	ns
Reference clock H level width	T_{CKH}	-	13	-	ns
Reference clock L level width	T_{CKL}	-	13	-	ns

12-4-2. 16비트I/F-1(IF1=L, IF0=L) 68000등
 설정 : IF1단자 = L level, IF0단자 = L level

<Read cycle>



<Write cycle>



(1) PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{LS} \downarrow$	T_{AS}	-	7	-	ns
Address hold time for $\overline{LS} \uparrow$	T_{SA}	-	0	-	ns
CS setup time for $\overline{LS} \downarrow$	T_{CSS}	-	0	-	ns
CS hold time for $\overline{LS} \uparrow$	T_{SCS}	-	1	-	ns
R/W setup time for $\overline{LS} \downarrow$	T_{RWS}	-	0	-	ns
R/W hold time for $\overline{LS} \uparrow$	T_{SRW}	-	0	-	ns
$\overline{ACK}$ ON delay time for $\overline{LS} \downarrow$	T_{SLAKR}	$C_L = 40\text{pF}$	T_{CLK}	$4 \cdot T_{CLK} + 16$	ns
	T_{SLAKW}	$C_L = 40\text{pF}$	T_{CLK}	$4 \cdot T_{CLK} + 16$	ns
$\overline{ACK}$ OFF delay time for $\overline{LS} \uparrow$	T_{SHAKR}	$C_L = 40\text{pF}$	-	15	ns
	T_{SHAKW}	$C_L = 40\text{pF}$	-	15	ns
Data output prior time for $\overline{ACK} \downarrow$	T_{DAKLR}	$C_L = 40\text{pF}$	T_{CLK}	-	ns
Data float delay time for $\overline{LS} \uparrow$	T_{SHD}	$C_L = 40\text{pF}$	-	18	ns
Data setup time for $\overline{LS} \uparrow$	T_{DSL}	-	19	-	ns
Data hold time for $\overline{ACK} \downarrow$	T_{AKDH}	-	0	-	ns

(2) PCL6124

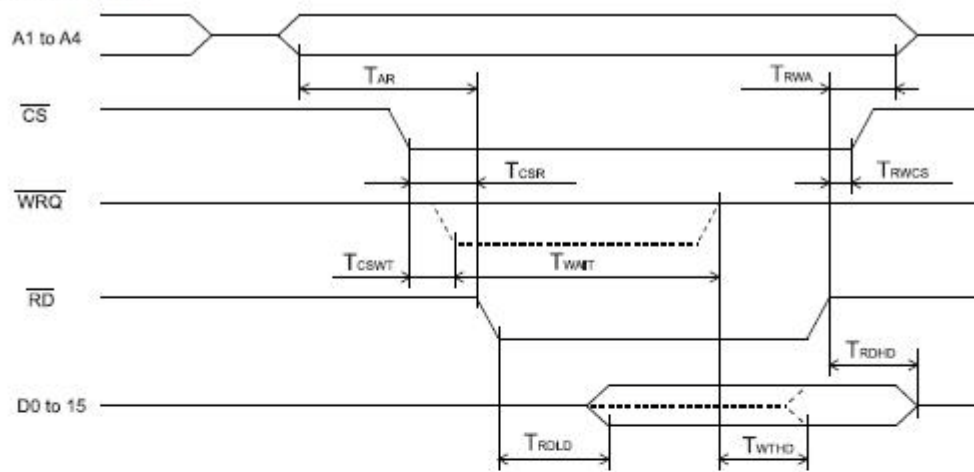
項目		略号	条件	Min	Max	単位
アドレスセットアップ時間	対 $\overline{LS} \downarrow$	T_{AS}	-	10	-	ns
アドレスホールド時間	対 $\overline{LS} \uparrow$	T_{SA}	-	0	-	ns
CSセットアップ時間	対 $\overline{LS} \downarrow$	T_{CSS}	-	1	-	ns
CSホールド時間	対 $\overline{LS} \uparrow$	T_{SCS}	-	0	-	ns
R/ $\overline{W}$ セットアップ時間	対 $\overline{LS} \downarrow$	T_{RWS}	-	0	-	ns
R/ $\overline{W}$ ホールド時間	対 $\overline{LS} \uparrow$	T_{SRW}	-	0	-	ns
$\overline{ACK}$ ON遅延時間	対 $\overline{LS} \downarrow$	T_{SLAKR}	$C_L=40\text{pF}$	T_{CLK}	$4 \cdot T_{CLK}+16$	ns
		T_{SLAKW}	$C_L=40\text{pF}$	T_{CLK}	$4 \cdot T_{CLK}+16$	ns
$\overline{ACK}$ OFF遅延時間	対 $\overline{LS} \uparrow$	T_{SHAKR}	$C_L=40\text{pF}$	-	16	ns
		T_{SHAKW}	$C_L=40\text{pF}$	-	16	ns
データ出力先行時間	対 $\overline{ACK} \downarrow$	T_{DAKLR}	$C_L=40\text{pF}$	T_{CLK}	-	ns
データフロート遅延時間	対 $\overline{LS} \uparrow$	T_{SHD}	$C_L=40\text{pF}$	-	19	ns
データセットアップ時間	対 $\overline{LS} \uparrow$	T_{DSL}	-	20	-	ns
データホールド時間	対 $\overline{ACK} \downarrow$	T_{AKDH}	-	0	-	ns

(3) PCL6144

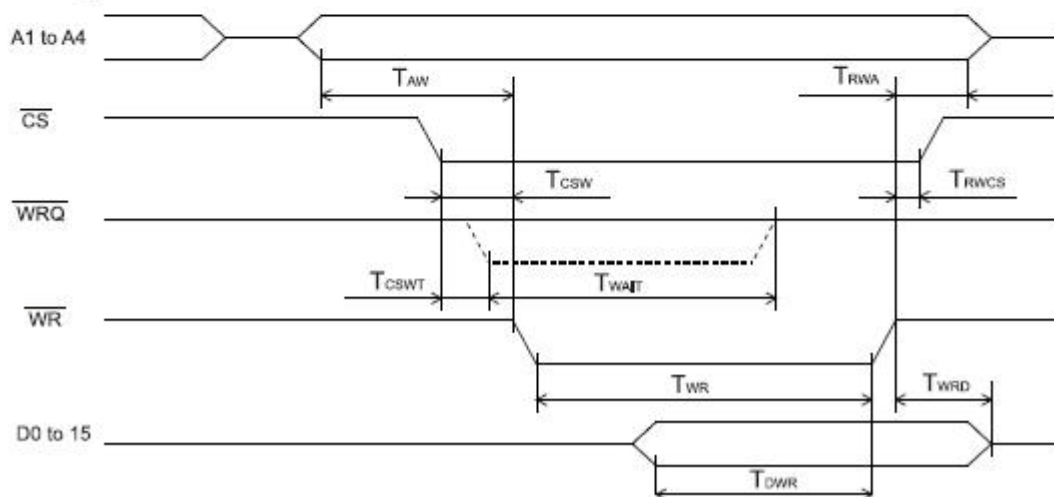
Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{LS} \downarrow$	T_{AS}	-	10	-	ns
Address hold time for $\overline{LS} \uparrow$	T_{SA}	-	0	-	ns
CS setup time for $\overline{LS} \downarrow$	T_{CSS}	-	1	-	ns
CS hold time for $\overline{LS} \uparrow$	T_{SCS}	-	0	-	ns
R/W setup time for $\overline{LS} \downarrow$	T_{RWS}	-	0	-	ns
R/W hold time for $\overline{LS} \uparrow$	T_{SRW}	-	1	-	ns
$\overline{ACK}$ ON delay time for $\overline{LS} \downarrow$	T_{SLAKR}	$C_L = 40\text{pF}$	T_{CLK}	$4 \cdot T_{CLK} + 18$	ns
	T_{SLAKW}	$C_L = 40\text{pF}$	T_{CLK}	$4 \cdot T_{CLK} + 18$	ns
$\overline{ACK}$ OFF delay time for $\overline{LS} \uparrow$	T_{SHAKR}	$C_L = 40\text{pF}$	-	17	ns
	T_{SHAKW}	$C_L = 40\text{pF}$	-	17	ns
Data output prior time for $\overline{ACK} \downarrow$	T_{DAKLR}	$C_L = 40\text{pF}$	T_{CLK}	-	ns
Data float delay time for $\overline{LS} \uparrow$	T_{SHD}	$C_L = 40\text{pF}$	-	20	ns
Data setup time for $\overline{LS} \uparrow$	T_{DSL}	-	20	-	ns
Data hold time for $\overline{ACK} \downarrow$	T_{AKDH}	-	0	-	ns

12-4-3. 16비트I/F-2(IF1=L, IF0=H) H8등
 설정 : IF1 단자=L level, IF0단자=H 레벨

<Read cycle>



<Write cycle>



(1) PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{RD} \downarrow$	T_{AR}	-	7	-	ns
Address setup time for $\overline{WR} \downarrow$	T_{AW}	-	7	-	ns
Address hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{RD} \downarrow$	T_{CSR}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{WR} \downarrow$	T_{CSW}	-	0	-	ns
$\overline{CS}$ hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
$\overline{WRQ}$ ON delay time for $\overline{CS} \downarrow$	T_{CSWT}	$C_L = 40pF$	-	12	ns
$\overline{WRQ}$ signal L level time	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
Data output delay time for $\overline{RD} \downarrow$	T_{RDLD}	$C_L = 40pF$	-	22	ns
Data output delay time for $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L = 40pF$	-	8	ns
Data float delay time for $\overline{RD} \uparrow$	T_{RDHD}	$C_L = 40pF$	-	17	ns
$\overline{WR}$ signal width	T_{WR}	Note 1	11	-	ns
Data setup time for $\overline{WR} \uparrow$	T_{DWR}	-	14	-	ns
Data hold time for $\overline{WR} \uparrow$	T_{WRD}	-	0	-	ns

(2) PCL6144

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{RD} \downarrow$	T_{AR}	-	11	-	ns
Address setup time for $\overline{WR} \downarrow$	T_{AW}	-	11	-	ns
Address hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{RD} \downarrow$	T_{CSR}	-	1	-	ns
$\overline{CS}$ setup time for $\overline{WR} \downarrow$	T_{CSW}	-	1	-	ns
$\overline{CS}$ hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
$\overline{WRQ}$ ON delay time for $\overline{CS} \downarrow$	T_{CSWT}	$C_L = 40pF$	-	14	ns
$\overline{WRQ}$ signal L level time	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
Data output delay time for $\overline{RD} \downarrow$	T_{RDLD}	$C_L = 40pF$	-	23	ns
Data output delay time for $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L = 40pF$	-	8	ns
Data float delay time for $\overline{RD} \uparrow$	T_{RDHD}	$C_L = 40pF$	-	19	ns
$\overline{WR}$ signal width	T_{WR}	Note 1	12	-	ns
Data setup time for $\overline{WR} \uparrow$	T_{DWR}	-	14	-	ns
Data hold time for $\overline{WR} \uparrow$	T_{WRD}	-	0	-	ns

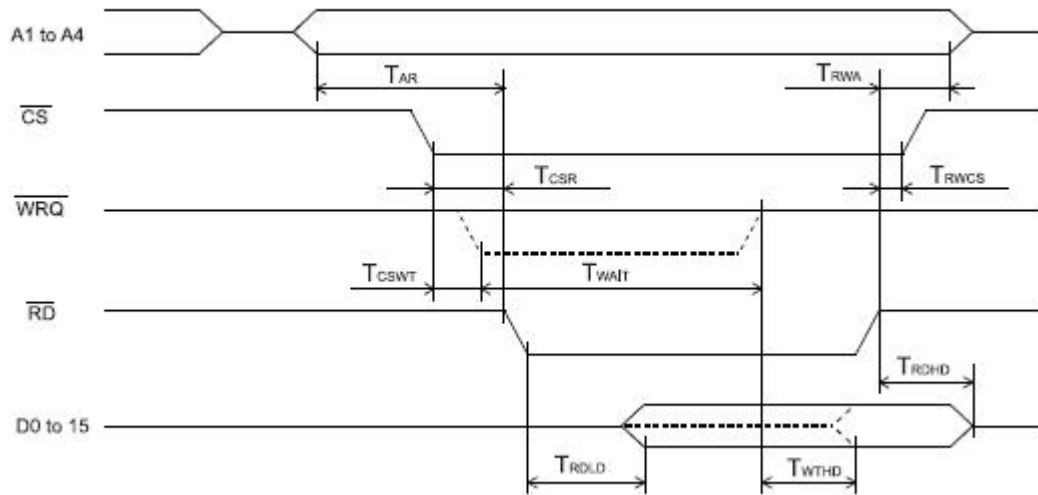
주1. $\overline{WRQ}$ 신호가 출력 되었을 때는, $\overline{WRQ} = H$ level이 되고 나서 $\overline{WR} = H$ level로 하기까지의 시간

(4) PCL6124

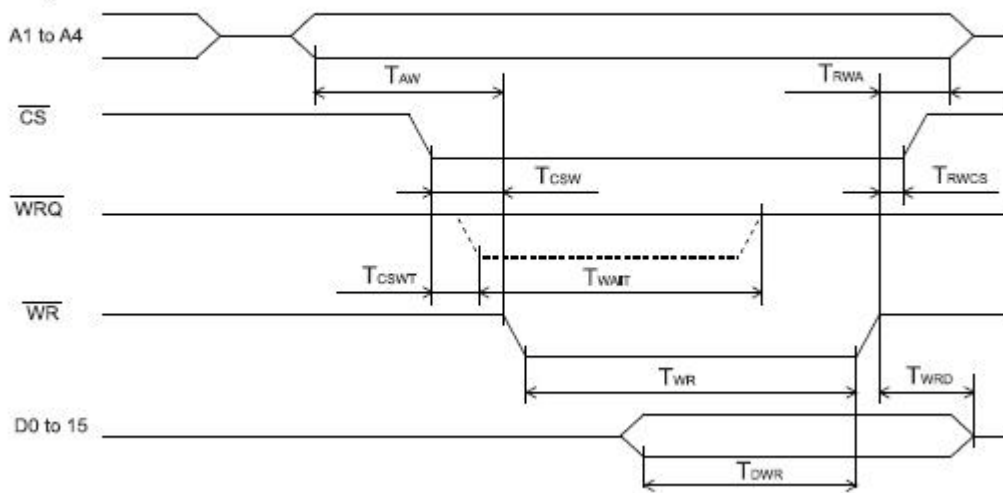
項目		略号	条件	Min	Max	単位
アドレスセットアップ時間	対 $\overline{RD}$ ↓	T_{AR}	—	10	—	ns
アドレスセットアップ時間	対 $\overline{WR}$ ↓	T_{AW}	—	10	—	ns
アドレスホールド時間	対 $\overline{RD}$, $\overline{WR}$ ↑	T_{RMA}	—	0	—	ns
CSセットアップ時間	対 $\overline{RD}$ ↓	T_{CSR}	—	1	—	ns
CSセットアップ時間	対 $\overline{WR}$ ↓	T_{CSW}	—	1	—	ns
CSホールド時間	対 $\overline{RD}$, $\overline{WR}$ ↑	T_{RWCS}	—	0	—	ns
$\overline{WRQ}$ ON遅延時間	対 $\overline{CS}$ ↓	T_{CSWT}	$C_L=40\text{pF}$	—	14	ns
$\overline{WRQ}$ 信号Lレベル時間		T_{WALT}	—	—	$4 \cdot T_{CLK}$	ns
データ出力遅延時間	対 $\overline{RD}$ ↓	T_{RDLD}	$C_L=40\text{pF}$	—	24	ns
データ出力遅延時間	対 $\overline{WRQ}$ ↑	T_{WTHD}	$C_L=40\text{pF}$	—	9	ns
データフロート遅延時間	対 $\overline{RD}$ ↑	T_{RDHD}	$C_L=40\text{pF}$	—	19	ns
WR信号幅		T_{WR}	注1	13	—	ns
データセットアップ時間	対 $\overline{WR}$ ↑	T_{DWR}	—	14	—	ns
データホールド時間	対 $\overline{WR}$ ↑	T_{WRD}	—	0	—	ns

12-4-4. 16비트I/F-3(IF1=H IF0=L) 8086등
 설정: IF1 단자=H 레벨, IF0단자=L 레벨

<Read cycle>



<Write cycle>



(1) PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{RD} \downarrow$	T_{AR}	-	7	-	ns
Address setup time for $\overline{WR} \downarrow$	T_{AW}	-	7	-	ns
Address hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{RD} \downarrow$	T_{CSR}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{WR} \downarrow$	T_{CSW}	-	0	-	ns
$\overline{CS}$ hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
$\overline{WRQ}$ ON delay time for $\overline{CS} \downarrow$	T_{CSWT}	$C_L = 40\text{pF}$	-	12	ns
$\overline{WRQ}$ signal L level time	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
Data output delay time for $\overline{RD} \downarrow$	T_{RDLD}	$C_L = 40\text{pF}$	-	22	ns
Data output delay time for $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L = 40\text{pF}$	-	8	ns
Data float delay time for $\overline{RD} \uparrow$	T_{RDHD}	$C_L = 40\text{pF}$	-	17	ns
$\overline{WR}$ signal width	T_{WR}	Note 1	11	-	ns
Data setup time for $\overline{WR} \downarrow$	T_{DWR}	-	14	-	ns
Data hold time for $\overline{WR} \uparrow$	T_{WRD}	-	0	-	ns

(2) PCL6144

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{RD} \downarrow$	T_{AR}	-	11	-	ns
Address setup time for $\overline{WR} \downarrow$	T_{AW}	-	11	-	ns
Address hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{RD} \downarrow$	T_{CSR}	-	1	-	ns
$\overline{CS}$ setup time for $\overline{WR} \downarrow$	T_{CSW}	-	1	-	ns
$\overline{CS}$ hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
$\overline{WRQ}$ ON delay time for $\overline{CS} \downarrow$	T_{CSWT}	$C_L = 40\text{pF}$	-	14	ns
$\overline{WRQ}$ signal L level time	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
Data output delay time for $\overline{RD} \downarrow$	T_{RDLD}	$C_L = 40\text{pF}$	-	23	ns
Data output delay time for $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L = 40\text{pF}$	-	8	ns
Data float delay time for $\overline{RD} \uparrow$	T_{RDHD}	$C_L = 40\text{pF}$	-	19	ns
$\overline{WR}$ signal width	T_{WR}	Note 1	12	-	ns
Data setup time for $\overline{WR} \downarrow$	T_{DWR}	-	14	-	ns
Data hold time for $\overline{WR} \uparrow$	T_{WRD}	-	0	-	ns

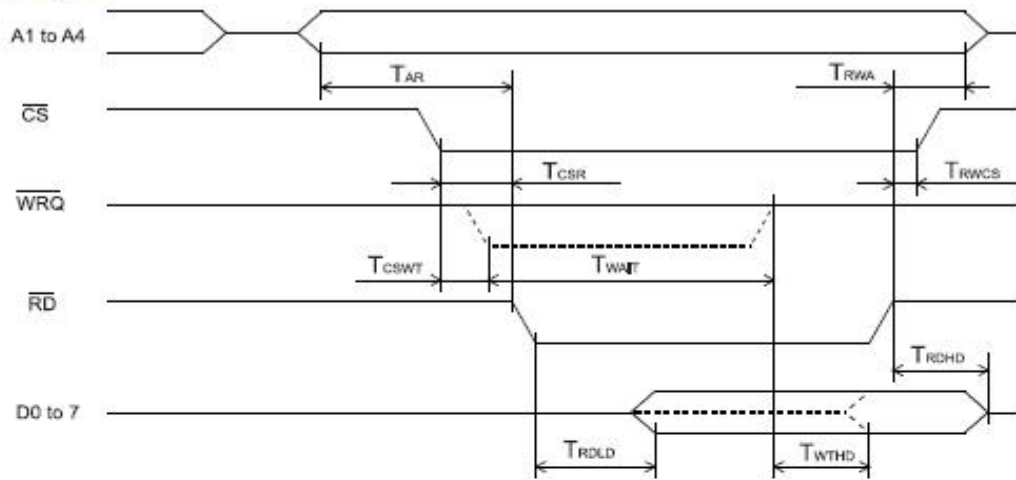
주1. $\overline{WRQ}$ 신호가 출력 되었을 때는, $\overline{WRQ} = \text{H level}$ 이 되고 나서 $\overline{WR} = \text{H level}$ 로 하기까지의 시간

(4) PCL6124

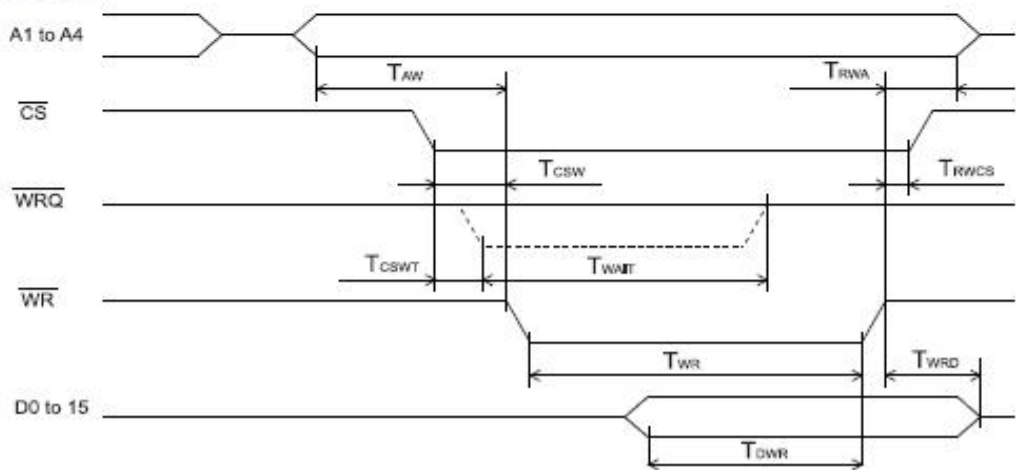
項目		略号	条件	Min	Max	単位
アドレスセットアップ時間	対 $\overline{\text{RD}} \downarrow$	T_{AR}	–	10	–	ns
アドレスセットアップ時間	対 $\overline{\text{WR}} \downarrow$	T_{AW}	–	10	–	ns
アドレスホールド時間	対 $\overline{\text{RD}}, \overline{\text{WR}} \uparrow$	T_{RMA}	–	0	–	ns
$\overline{\text{CS}}$ セットアップ時間	対 $\overline{\text{RD}} \downarrow$	T_{CSR}	–	1	–	ns
$\overline{\text{CS}}$ セットアップ時間	対 $\overline{\text{WR}} \downarrow$	T_{CSW}	–	1	–	ns
$\overline{\text{CS}}$ ホールド時間	対 $\overline{\text{RD}}, \overline{\text{WR}} \uparrow$	T_{RWCS}	–	0	–	ns
$\overline{\text{WRQ}}$ ON遅延時間	対 $\overline{\text{CS}} \downarrow$	T_{CSWT}	$C_L=40\text{pF}$	–	14	ns
$\overline{\text{WRQ}}$ 信号Lレベル時間		T_{HALT}	–	–	$4 \cdot T_{CLK}$	ns
データ出力遅延時間	対 $\overline{\text{RD}} \downarrow$	T_{RDLD}	$C_L=40\text{pF}$	–	24	ns
データ出力遅延時間	対 $\overline{\text{WRQ}} \uparrow$	T_{WTHD}	$C_L=40\text{pF}$	–	9	ns
データフロート遅延時間	対 $\overline{\text{RD}} \uparrow$	T_{RDHD}	$C_L=40\text{pF}$	–	19	ns
$\overline{\text{WR}}$ 信号幅		T_{WR}	注1	13	–	ns
データセットアップ時間	対 $\overline{\text{WR}} \downarrow$	T_{DWR}	–	14	–	ns
データホールド時間	対 $\overline{\text{WR}} \uparrow$	T_{WRD}	–	0	–	ns

12-4-5. 8비트I/F(IF1=H, IF0=H) Z80등
 설정 : IF1단자 = H 레벨, IF0=H 레벨

<Read cycle>



<Write cycle>



(1) PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{RD} \downarrow$	T_{AR}	-	7	-	ns
Address setup time for $\overline{WR} \downarrow$	T_{AW}	-	7	-	ns
Address hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{RD} \downarrow$	T_{CSR}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{WR} \downarrow$	T_{CSW}	-	0	-	ns
$\overline{CS}$ hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
WRQ ON delay time for $\overline{CS} \downarrow$	T_{CSWT}	$C_L = 40\text{pF}$	-	12	ns
WRQ signal L level time	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
Data output delay time for $\overline{RD} \downarrow$	T_{RDLD}	$C_L = 40\text{pF}$	-	16	ns
Data output delay time for $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L = 40\text{pF}$	-	4	ns
Data float delay time for $\overline{RD} \uparrow$	T_{RDHD}	$C_L = 40\text{pF}$	-	12	ns
WR signal width	T_{WR}	Note 1	11	-	ns
Data setup time for $\overline{WR} \uparrow$	T_{DWR}	-	14	-	ns
Data hold time for $\overline{WR} \uparrow$	T_{WRD}	-	0	-	ns

(2) PCL6144

Item	Symbol	Condition	Min.	Max.	Unit
Address setup time for $\overline{RD} \downarrow$	T_{AR}	-	11	-	ns
Address setup time for $\overline{WR} \downarrow$	T_{AW}	-	11	-	ns
Address hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ setup time for $\overline{RD} \downarrow$	T_{CSR}	-	1	-	ns
$\overline{CS}$ setup time for $\overline{WR} \downarrow$	T_{CSW}	-	1	-	ns
$\overline{CS}$ hold time for $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
WRQ ON delay time for $\overline{CS} \downarrow$	T_{CSWT}	$C_L = 40\text{pF}$	-	14	ns
WRQ signal L level time	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
Data output delay time for $\overline{RD} \downarrow$	T_{RDLD}	$C_L = 40\text{pF}$	-	18	ns
Data output delay time for $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L = 40\text{pF}$	-	3	ns
Data float delay time for $\overline{RD} \uparrow$	T_{RDHD}	$C_L = 40\text{pF}$	-	14	ns
WR signal width	T_{WR}	Note 1	12	-	ns
Data setup time for $\overline{WR} \uparrow$	T_{DWR}	-	14	-	ns
Data hold time for $\overline{WR} \uparrow$	T_{WRD}	-	0	-	Ns

주1. WRQ신호가 출력 되었을 때는, WRQ=H level이 되고 나서 $\overline{WR}$ =H level로 하기까지의 시간

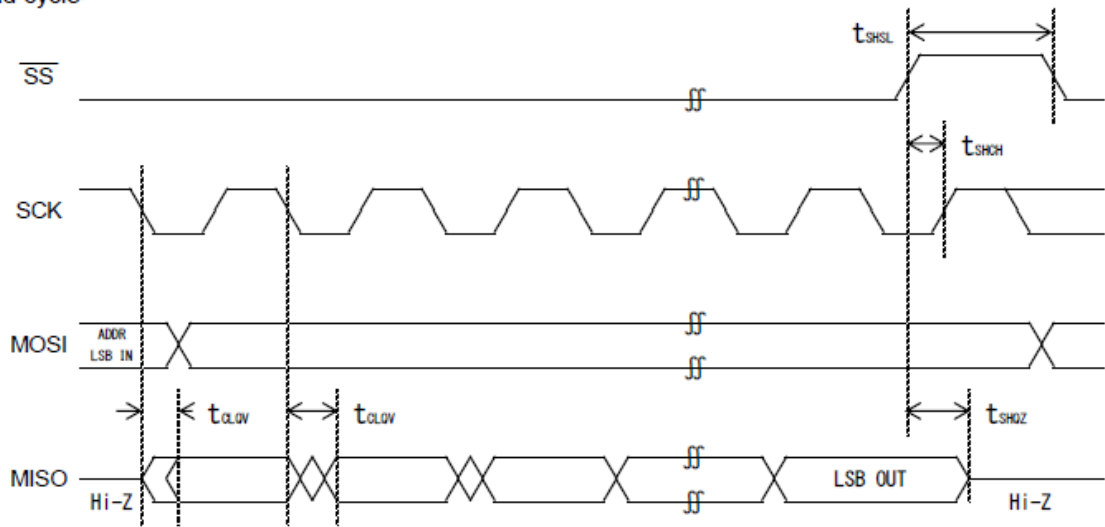
(3) PCL6124

項目	略号	条件	Min	Max	単位
アドレスセットアップ時間 対 $\overline{RD} \downarrow$	T_{AR}	-	10	-	ns
アドレスセットアップ時間 対 $\overline{WR} \downarrow$	T_{AW}	-	10	-	ns
アドレスホールド時間 対 $\overline{RD}, \overline{WR} \uparrow$	T_{RWA}	-	0	-	ns
$\overline{CS}$ セットアップ時間 対 $\overline{RD} \downarrow$	T_{CSR}	-	1	-	ns
$\overline{CS}$ セットアップ時間 対 $\overline{WR} \downarrow$	T_{CSW}	-	1	-	ns
$\overline{CS}$ ホールド時間 対 $\overline{RD}, \overline{WR} \uparrow$	T_{RWCS}	-	0	-	ns
WRQ ON遅延時間 対 $\overline{CS} \downarrow$	T_{CSWT}	$C_L=40\text{pF}$	-	14	ns
WRQ信号Lレベル時間	T_{WAIT}	-	-	$4 \cdot T_{CLK}$	ns
データ出力遅延時間 対 $\overline{RD} \downarrow$	T_{RDLD}	$C_L=40\text{pF}$	-	18	ns
データ出力遅延時間 対 $\overline{WRQ} \uparrow$	T_{WTHD}	$C_L=40\text{pF}$	-	6	ns
データフロート遅延時間 対 $\overline{RD} \uparrow$	T_{RDHD}	$C_L=40\text{pF}$	-	13	ns
WR信号幅	T_{WR}	注1	13	-	ns
データセットアップ時間 対 $\overline{WR} \uparrow$	T_{DWR}	-	14	-	ns
データホールド時間 対 $\overline{WR} \uparrow$	T_{WRD}	-	0	-	ns

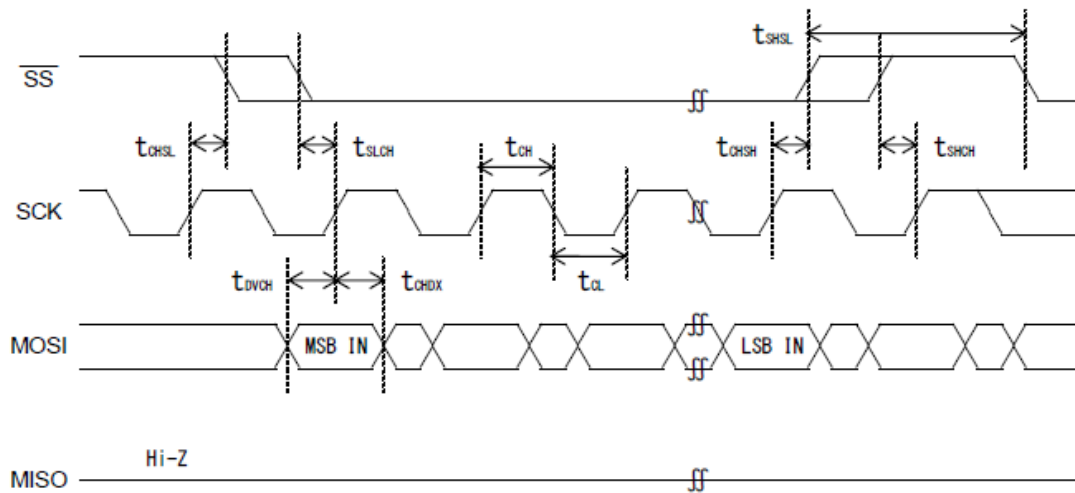
12-4-6. Serial I/F (RD=L, WR=L)

설정 : ~~RD~~단자=L 레벨, ~~WR~~단자=L레벨

<Read cycle>



<Write cycle>



(1) PCL6114

Item	Symbol	Condition	Min.	Max.	Unit
Serial clock	f_C	-	-	$F_{CLK} / 1.5$	MHz
Serial clock H time	t_{CH}	-	20	-	ns
Serial clock L time	t_{CL}	-	20	-	ns
$\overline{SS}$ active set up	t_{SLCH}	-	2	-	ns
$\overline{SS}$ non-active set up	t_{SHCH}	-	1	-	ns
$\overline{SS}$ deselect time	t_{SHSL}	-	$3 \cdot T_{CLK}$	-	ns
$\overline{SS}$ active hold time	t_{CHSH}	-	3	-	ns
$\overline{SS}$ non-active hold time	t_{CHSL}	-	3	-	ns
Data set up time	t_{DVCH}	-	2	-	ns
Data hold time	t_{CHDX}	-	4	-	ns
Output disable time	t_{SHQZ}	$C_L=40\text{pF}$	-	16	ns
Output delay time	t_{CLQV}	$C_L=40\text{pF}$	-	15	ns

(2) PCL6144

Item	Symbol	Condition	Min.	Max.	Unit
Serial clock	f_C	-	-	$F_{CLK} / 1.5$	MHz
Serial clock H time	t_{CH}	-	20	-	ns
Serial clock L time	t_{CL}	-	20	-	ns
$\overline{SS}$ active set up	t_{SLCH}	-	4	-	ns
$\overline{SS}$ non-active set up	t_{SHCH}	-	1	-	ns
$\overline{SS}$ deselect time	t_{SHSL}	-	$3 \cdot T_{CLK}$	-	ns
$\overline{SS}$ active hold time	t_{CHSH}	-	4	-	ns
$\overline{SS}$ non-active hold time	t_{CHSL}	-	5	-	ns
Data set up time	t_{DVCH}	-	3	-	ns
Data hold time	t_{CHDX}	-	6	-	ns
Output disable time	t_{SHQZ}	$C_L = \text{pF}$	-	16	ns
Output delay time	t_{CLQV}	$C_L = \text{pF}$	-	21	ns

(3)PCL6124

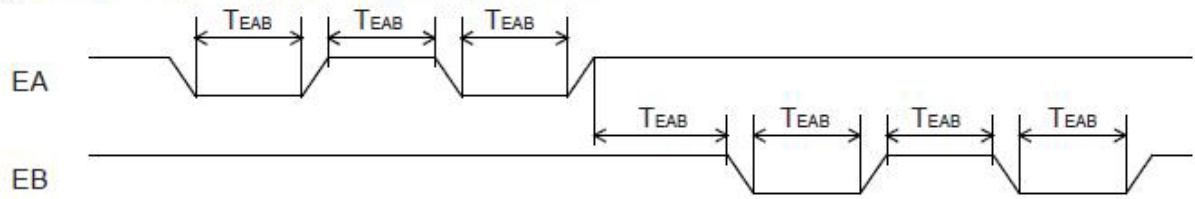
項目	略号	条件	Min	Max	単位
シリアルクロック周波数	f_C	-	-	$f_{clk}/1.5$	MHz
シリアルクロックH時間	t_{CH}	-	20	-	ns
シリアルクロックL時間	t_{CL}	-	20	-	ns
SSアクティブセットアップ	t_{SLCH}	-	2	-	ns
SS非アクティブセットアップ	t_{SHCH}	-	2	-	ns
SSディセレクト時間	t_{SHSL}	-	$3 \cdot T_{CLK}$	-	ns
SSアクティブホールド時間	t_{CHSH}	-	3	-	ns
SS非アクティブホールド時間	t_{CHSL}	-	3	-	ns
データセットアップ時間	t_{DVCH}	-	2	-	ns
データホールド時間	t_{CHDX}	-	5	-	ns
出力ディセーブル時間	t_{SHQZ}	$C_L=40\text{pF}$	-	16	ns
出力遅延時間	t_{CLQV}	$C_L=40\text{pF}$	-	21	ns

12-5. 동작타이밍(모든 축 공용)

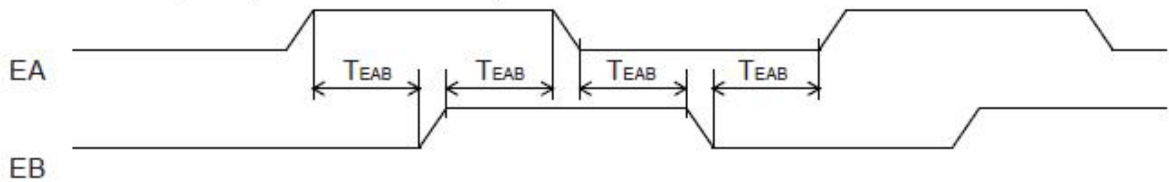
Item	Symbol	Condition	Min.	Max.	Unit
RST input signal length		Note 1	10 T_{CLK}		ns
EA, EB, EZ input signal length	T_{EAB}	RENV2: EINF="0" RENV2: EINF="1"	T_{CLK} 3 T_{CLK}		ns
PA, PB input signal length	T_{PAB}	RENV2: PINF="0" RENV2: PINF="1"	T_{CLK} 3 T_{CLK}		ns
ERC output signal length		RENV1: EPW = "000" RENV1: EPW = "001" RENV1: EPW = "010" RENV1: EPW = "011" RENV1: EPW = "100" RENV1: EPW = "101" RENV1: EPW = "110" RENV1: EPW = "111" (Level output)	225 T_{CLK} 1793 T_{CLK} 7169 T_{CLK} 28673 T_{CLK} 229377 T_{CLK} 917505 T_{CLK} 1835009 T_{CLK} (Level output)	240 T_{CLK} 1920 T_{CLK} 7680 T_{CLK} 30720 T_{CLK} 245760 T_{CLK} 983040 T_{CLK} 1966080 T_{CLK}	ns
ERC signal OFF timer time		RENV1: ETW = "01" RENV1: ETW = "10" RENV1: ETW = "11"	225 T_{CLK} 28673 T_{CLK} 1835009 T_{CLK}	240 T_{CLK} 30720 T_{CLK} 1966080 T_{CLK}	ns
+EL, -EL, SD, ORG, ALM, INP input signal length		RENV1: FLTR = "0" FLTR="1" & FTM="00" FLTR="1" & FTM="01" FLTR="1" & FTM="10" FLTR="1" & FTM="11"	T_{CLK} 64 T_{CLK} 512 T_{CLK} 4096 T_{CLK} 32768 T_{CLK}		ns
+DR(PA), -DR(PB), $\overline{PE}$ input signal length		RENV1: DRF = "0" RENV1: DRF = "1"	T_{CLK} 1048576 T_{CLK}		ns
Direction change timer time		RENV1: DTMF = "0" (ON)	3585 T_{CLK}	3840 T_{CLK}	ns
PCS input signal width			T_{CLK}		ns
LTC input signal width			T_{CLK}		ns
CSTA Output signal length			8 T_{CLK}		ns
CSTA Input signal length			4 T_{CLK}		ns
CSTP Output signal length			8 T_{CLK}		ns
CSTP Input signal length			4 T_{CLK}		ns
BSY signal ON delay time	T_{CMBSSY} $T_{STABSSY}$		4 T_{CLK} 4 T_{CLK}	5 T_{CLK} 5 T_{CLK}	ns
Start delay time	T_{CNDPLS} T_{STAPLS}		15 T_{CLK} 15 T_{CLK}	16 T_{CLK} 16 T_{CLK}	ns
Deceleration delay time	T_{CNDPDW} T_{SDPDW}		5 T_{CLK} 5 T_{CLK}	6 T_{CLK} 34 T_{CLK}	ns

Note 1: The actual CLK input signal is 10 cycles longer while the RST terminal is LOW.

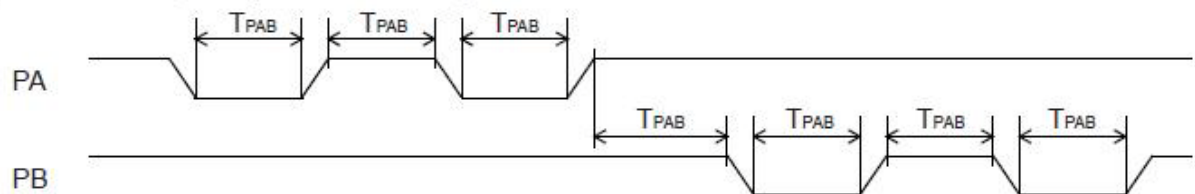
1) When the EA, EB inputs are in the 2-pulse mode



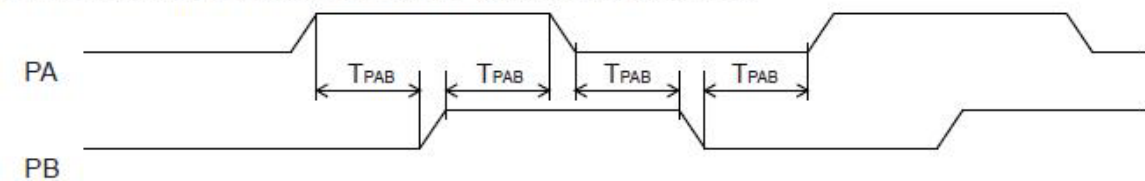
2) When the EA, EB inputs are in the 90° phase-difference mode



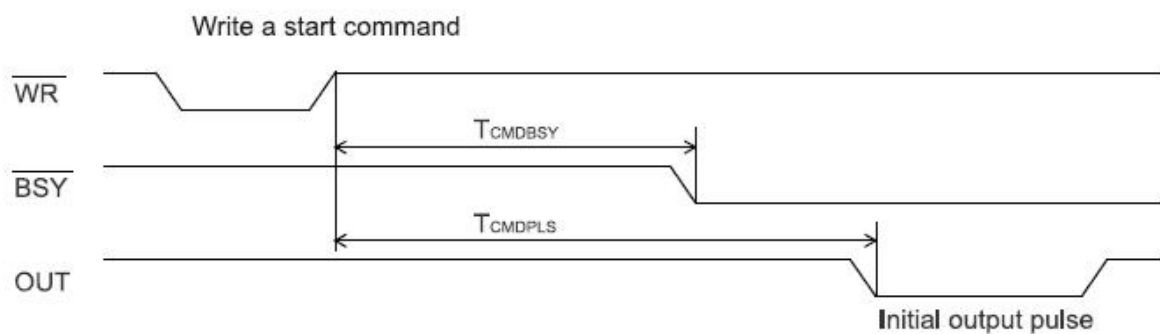
3) When the PA, PB inputs are in the 2-pulse mode



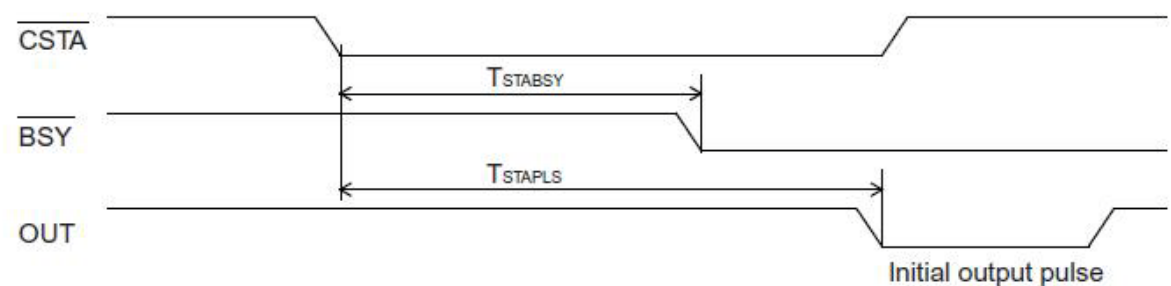
4) When the PA, PB inputs are in the 90° phase-difference mode



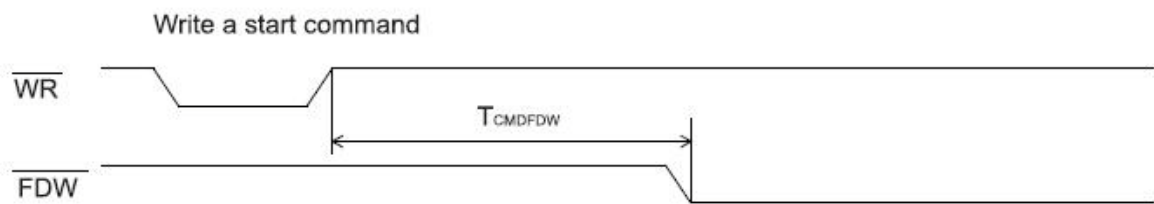
5) Timing for the command mode (when $I/M = H$, and $B/\overline{W} = H$)



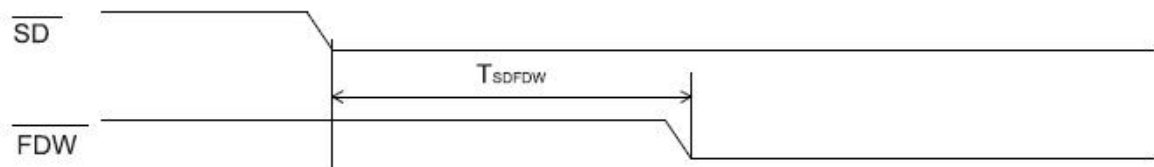
6) Simultaneous start timing



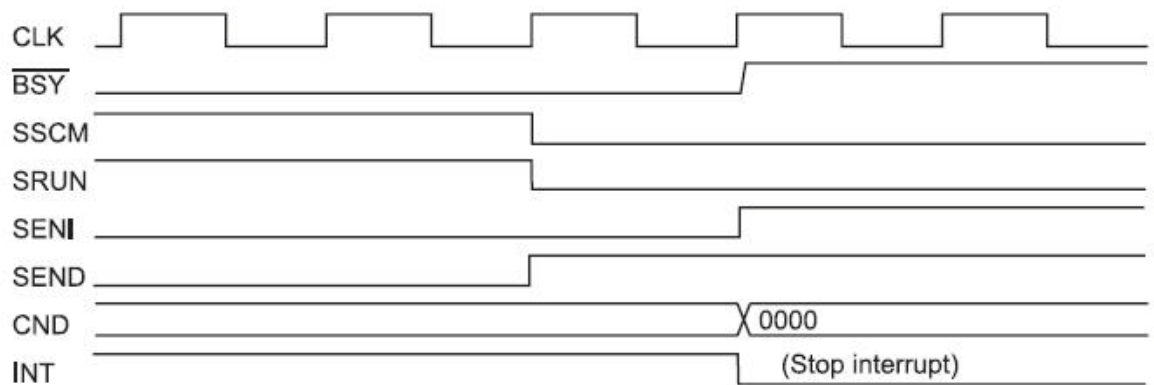
7) Deceleration start timing triggered by a command



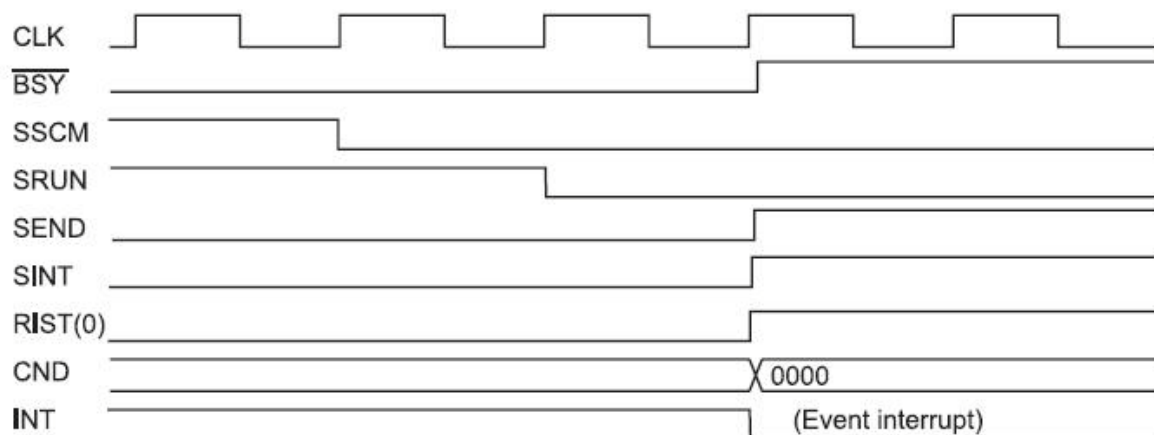
8) Deceleration start timing triggered by the SD input



9) Stop timing by a command



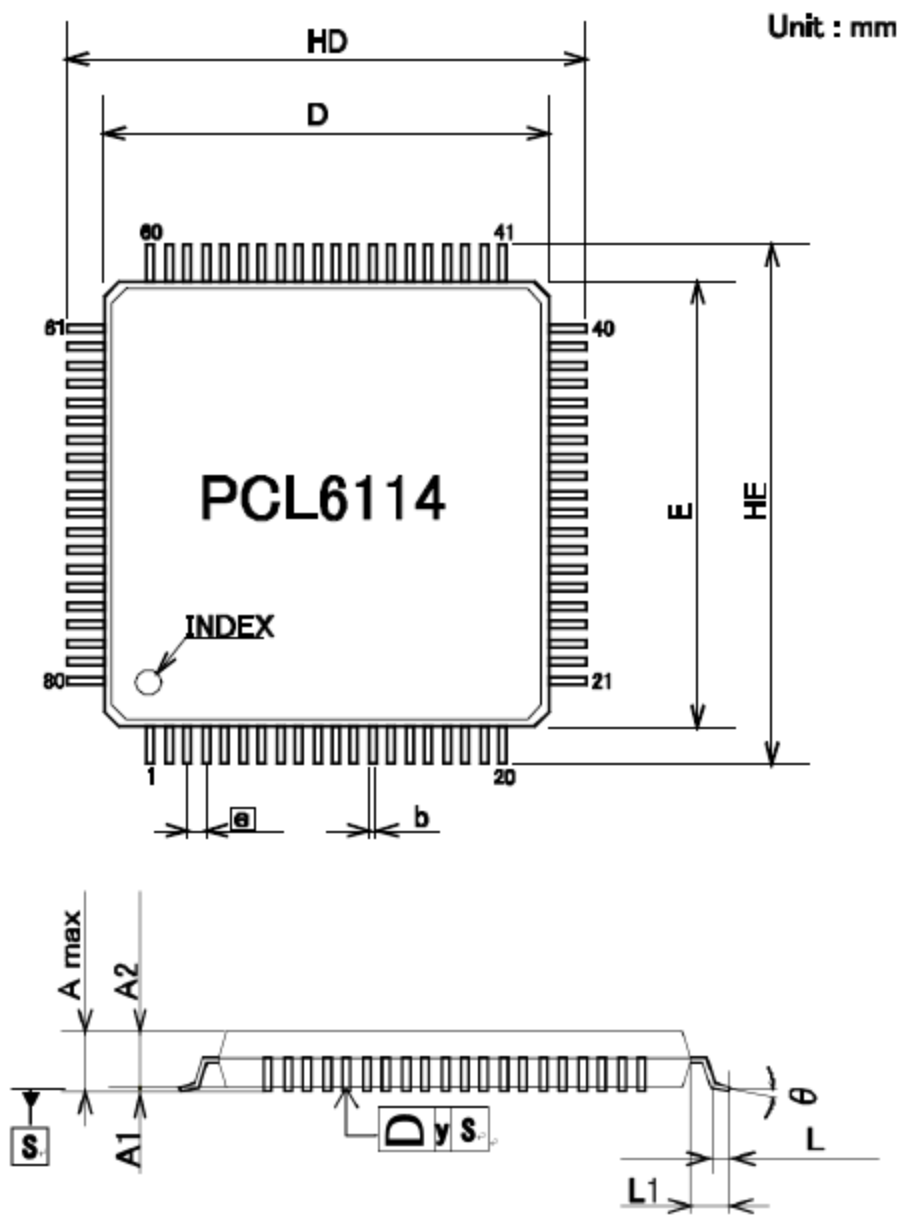
10) Stop timing by normal automatic stop



11. 이상 정지 시 타이밍

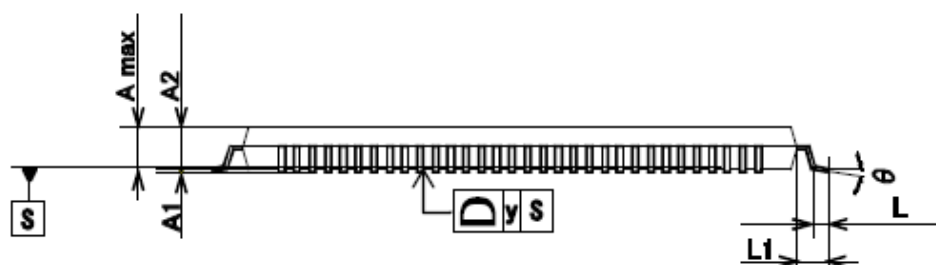
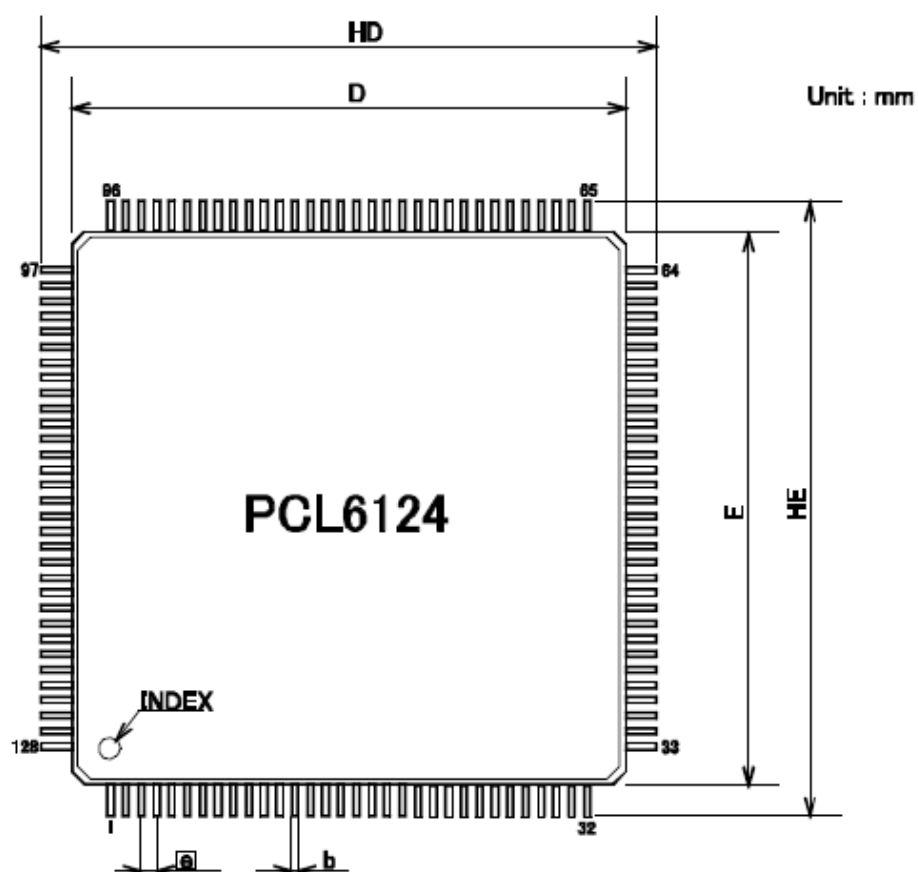


13. 외형수치
13-1. PCL6114



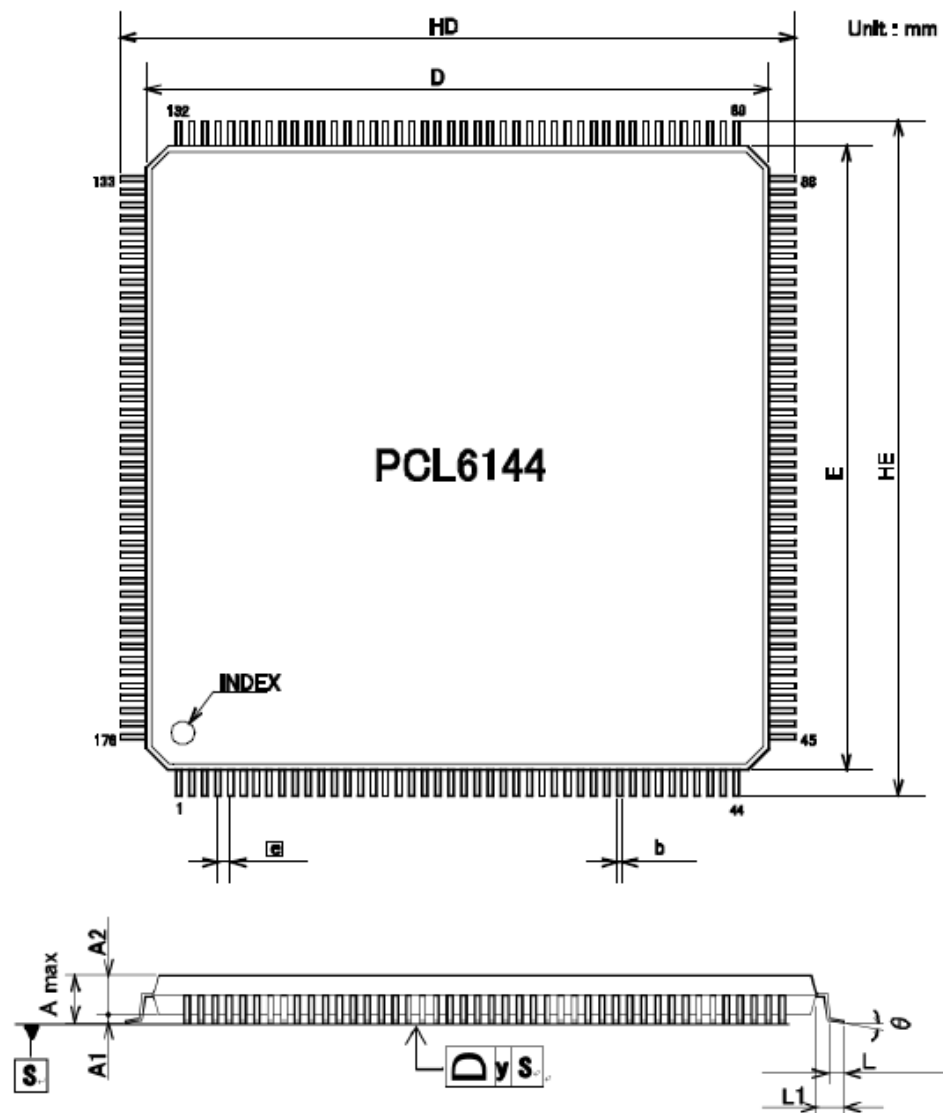
Symbol	Dimension in Millimeters		
	Min.	Nom.	Max.
E	-	12	-
D	-	12	-
HE	-	14	-
HD	-	14	-
ϕ	0.5		
b	0.13	-	0.27
A max	-	-	1.7
A1	-	0.1	-
A2	-	1.4	-
L	0.3	-	0.75
L1	-	1	-
θ	0°	-	10°
y	-	-	0.08

(2) PCL6124



Symbol	Dimension in Millimeters		
	Min.	Nom.	Max.
E	—	14	—
D	—	14	—
HE	—	16	—
HD	—	16	—
θ	0.4		
b	0.13	—	0.23
A max	—	—	1.7
A1	—	0.1	—
A2	—	1.4	—
L	0.3	—	0.75
L1	—	1	—
θ	0°	—	10°
y	—	—	0.08

(3)PCL6144



Symbol	Dimension in Millimeters		
	Min.	Nom.	Max.
E	-	24	-
D	-	24	-
HE	-	26	-
HD	-	26	-
θ	-	0.5	-
b	0.17	-	0.27
A max	-	-	1.7
A1	-	0.1	-
A2	-	1.4	-
L	0.3	-	0.75
L1	-	1	-
θ	0°	-	10°
y	-	-	0.08

14. Command일람

14-1 <동작 Command>

COMBO	기호	내용	COMBO	기호	내용
05h	CMEMG	비상정지	50h	STAFL	FL 정속 start
06h	CMSTA	CSTA출력(동시 start)	51h	STAFH	FH 정속 start
07h	CMSTP	CSTO출력(동시 정지)	52h	STAD	고속 start 1(FH정속 ->감속정지)
40h	FCHGL	FL 정속 순간 속도 변경	53h	STAUD	고속 start 2 (가속->FH정속 ->감속)
41h	FCHGH	FL 정속 순간 속도 변경	54h	CNTFL	잔량 FL 정속 start
42h	FSCHL	FL 속도까지 감속	55h	CNTFH	잔량 FH 정속 start
43h	FSCHH	FH 속도까지 가속	56h	CNTD	잔량 고속 start 1
49h	STOP	즉 정지	57h	CNTUD	잔량 고속 start 2
4Ah	SDSTP	감속 정지			

14-2<범용 board 제어 Command>

COMBO	기호	내용	COMBO	기호	내용
10h	P0RST	P0단자를 L level에 set	18h	P0SET	P0단자를 H level에 set
11h	P1RST	P1단자를 L level에 set	19h	P1SET	P1단자를 H level에 set
12h	P2RST	P2단자를 L level에 set	1Ah	P2SET	P2단자를 H level에 set
13h	P3RST	P3단자를 L level에 set	1Bh	P3SET	P3단자를 H level에 set
14h	P4RST	P4단자를 L level에 set	1Ch	P4SET	P4단자를 H level에 set
15h	P5RST	P5단자를 L level에 set	1Dh	P5SET	P5단자를 H level에 set
16h	P6RST	P6단자를 L level에 set	1Eh	P6SET	P6단자를 H level에 set
17h	P7RST	P7단자를 L level에 set	1Fh	P7SET	P7단자를 H level에 set

14-3 <Controll Command>

COMBO	기호	내용	COMBO	기호	내용
00h	NOP	(무효 command)	26h	PRECAN	PRE REGISTER의 CANCEL
04h	SRST	Software reset	28h	STAON	PCS 입력 대행
20h	CUN1R	COUNTER1의 Reset	29h	LTCH	LTC 입력 대행
21h	CUN2R	COUNTER2의 Reset	2Ah	SPSTA	자속만, CSTA입력과 동시처리
24h	ERCOUT	ERC 신호의 출력	2Dh	SENIR	MSTSW, SENI bit의 reset
25h	ERCRST	ERC 신호의 reset	2Eh	SEORR	MSTSW, SEOR bit의 reset

14-4< Resister 제어 command>

하기의 축별 register 입니다.

No.	Detail	Bit	Register					Pre-register				
			Name	Read command		Write command		Name	Read command		Write command	
				COMB0	Symbol	COMB0	Symbol		COMB0	Symbol	COMB0	Symbol
1	Feed amount	32	RMV	D0h	RRMV	90h	WRMV	PRMV	C0h	RPRMV	80h	WPRMV
2	Initial speed	14	RFL	D1h	RRFL	91h	WRFL	PRFL	C1h	RPRFL	81h	WPRFL
3	Operation speed	14	RFH	D2h	RRFH	92h	WRFH	PRFH	C2h	RPRFH	82h	WPRFH
4	Acceleration rate	16	RUR	D3h	RRUR	93h	WRUR	PRUR	C3h	RPRUR	83h	WPRUR
5	Deceleration rate	16	RDR	D4h	RRDR	94h	WRDR	PRDR	C4h	RPRDR	84h	WPRDR
6	Speed magnification rate	12	RMG	D5h	RRMG	95h	WRMG	PRMG	C5h	RPRMG	85h	WPRMG
7	Ramping-down point	24	RDP	D6h	RRDP	96h	WRDP	PRDP	C6h	RPRDP	86h	WPRDP
8	Operation mode	30	RMD	D7h	RRMD	97h	WRMD	PRMD	C7h	RPRMD	87h	WPRMD
9	Linear interpolation main axis feed data	32	RIP	D8h	RRIP	98h	WRIP	PRIP	C8h	RPRIP	88h	WPRIP
10	Acceleration S-curve range	13	RUS	D9h	RRUS	99h	WRUS	PRUS	C9h	RPRUS	89h	WPRUS
11	Deceleration S-curve range	13	RDS	DAh	RRDS	9Ah	WRDS	PRDS	CAh	RPRDS	8Ah	WPRDS
12	Environment setting 1	32	RENV1	DCh	RRENV1	9Ch	WRENV1	-	-	-	-	-
13	Environment setting 2	32	RENV2	DDh	RRENV2	9Dh	WRENV2	-	-	-	-	-
14	Environment setting 3	26	RENV3	DEh	RRENV3	9Eh	WRENV3	-	-	-	-	-
15	COUNTER 1 (command)	32	RCUN1	E3h	RRCUN1	A3h	WRCUN1	-	-	-	-	-
16	COUNTER 2 (mechanical)	32	RCUN2	E4h	RRCUN2	A4h	WRCUN2	-	-	-	-	-
17	Comparison data for comparator 1	32	RCMP1	E7h	RRCMP1	A7h	WRCMP1	-	-	-	-	-
18	Comparison data for comparator 2	32	RCMP2	E8h	RRCMP2	A8h	WRCMP2	-	-	-	-	-
19	Comparison data for comparator 3 (+) software limit	32	RCMP3	E9h	RRCMP3	A9h	WRCMP3	-	-	-	-	-
20	Comparison data for comparator 3 (-) software limit	32	RCMP4	EAh	RRCMP4	AAh	WRCMP4	-	-	-	-	-
21	Event interrupt factor setting	13	RIRQ	ECh	RRIRQ	ACH	WRIRQ	-	-	-	-	-
22	COUNTER 1 latched data	32	RLTC1	EDh	RRLTC1	-	-	-	-	-	-	-
23	COUNTER 2 latched data	32	RLTC2	EEh	RRLTC2	-	-	-	-	-	-	-
24	Extension status	17	RSTS	F1h	RRSTS	-	-	-	-	-	-	-
25	Get error interrupt factor	11	REST	F2h	RREST	B2h	WREST	-	-	-	-	-
26	Get event interrupt factor status	16	RIST	F3h	RRIST	B3h	WRIST	-	-	-	-	-
27	Positioning counter	32	RPLS	F4h	RRPLS	-	-	-	-	-	-	-
28	EZ counter, current speed monitor	20	RSPD	F5h	RRSPD	-	-	-	-	-	-	-
29	Ramping-down point setting value	24	PSDC	F6h	RPSDC	-	-	-	-	-	-	-

아래는 공통 register 입니다. (Serial bus I/F의 경우에 적용 할 수 있습니다.)

부-2 Label 일람표

No.	내용	BIT	Resister						Resister			
			명칭	읽어내기 Command		Interrupt Command		명칭	읽어내기 Command		Interrupt Command	
				COMB0	기호	COMB0	기호		COMB0	기호	COMB0	기호
1	범용board (GP0~15) 사양설정	16	RGPM	FAh	RRGPM	Bah	WRGPM					
2	범용board (GP0~15) data	16	RGPD	FBh	RRGPD	BBh	WRGPD					

공통 register로는 어떤 축부터라도 access를 행할 수 있습니다.

15. 취급상의 주의사항

15-1 설계상의 주의

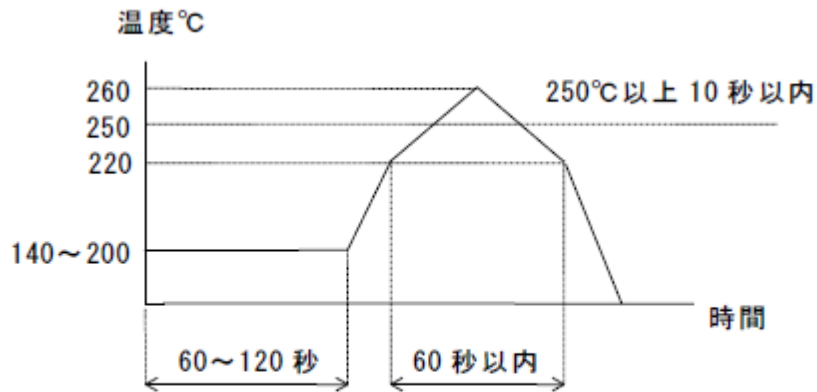
- 1) 한 순간이라도 절대 최대 정격을 넘지 않아 주세요.
- 2) 주변의 발열의 영향을 피해, LSI의 주변온도를 되도록 낮은 온도로 맞춰 주세요.
- 3) Latch업 현상이 발생되면 발열, 발연의 위험이 있으니 이하의 점을 주의 바랍니다.
 - @ 입출력단자의 전압레벨은 절대 최대 정격 범위 안에 맞춰 주세요.
 - 그리고 전원투입/차단에 의해 전류전압저하일 때의 타이밍도 참고 바랍니다.
 - @ 이상 노이즈가 LSI에 들어가지 않도록 주의 바랍니다.
 - @ 미사용 입력 단자의 단위를 $\pm 3 \cdot 3V$ 또는 GND에 고정 바랍니다.
 - @ 출력 단락는 하지 않습니다.
 - @ 고전압 발생회로부터 유도, 정전기로부터 보호 바랍니다.
- 4) 노이즈, Surge, 정전기등에 의한 과전압이 LSI에 미치지 않도록 주의 바랍니다.

15-2 운송, 보관상의 주의

- 1) LSI와 포장은 조심히 취급 바랍니다. 던지거나, 떨어트리면 LSI를 파손시키는 원인이 됩니다.
- 2) 물이 새는 장소나 직사광선은 피하십시오
- 3) 유독가스(부식성 가스등)이 발생하는 장소나 먼지가 많은 장소는 피하십시오
- 4) 보관에는 대전 방지 처리된 수납용기를 사용하고, LSI에는 무거운 물건을 올려 놓지 마십시오

15-3 실제 장비상의 주의

- 1) 정전기에 따른 파손을 막기 위해 다음의 점을 주의 바랍니다.
 - @ 작업 영역 내에 설치되는 장치, 치구 등은 Earth 바랍니다.
 - @ 작업대 표면은 전도 매트 등(저항성분을 가짐)에서 Earth 바랍니다.
 - 작업대 표면이 저저항의 금속인 경우, 대전된 LSI가 직접 접촉되면 급격하게 방전되어, LSI를 파손할 우려가 있습니다.
 - @ LSI표면을 진공으로 픽업할 경우는, 픽업의 앞부분의 대전성 고무등을 사용하여 대전 방지 바랍니다. 도는 LSI의 리드단자와의 접촉부는 되도록 저항성분이 높은 것을 사용 바랍니다.
 - @ LSI 실제 장치의 기반은 틸새를 두어 대전 방지된 판자를 넣어 두어, 직접 겹치지 않도록 주의 바랍니다. 마찰대전과 방전이 발생하는 원인이 됩니다.
- 2) 작업자는 Wrist Strap를 착용하여, 1 M Ω 정도의 저항을 통하게 Earth 바랍니다.
- 3) 납땜 인두는 인두 앞부분을 Earth하고, 저 전압용을 사용 바랍니다.
- 4) LSI 또는 그 수납용기는 고전계 발생부(CRT등) 가까운 곳은 피해 주십시오
- 5) 플라스틱용기는 흡습성이 강해, 실내에 방치하여도 시간이 흐름과 동시에 흡습이 진행 됩니다.
전체 가열 납땜을 부착하는 방법을 사용하는 경우에도 흡습의 우려가 있는 경우에는 리프로 작업전에 용기를 건조시키기 바랍니다.
건조는 125 $\pm$ 5 $^{\circ}$ C에서 20시간이상 36시간이내입니다. 건조는 2번까지 입니다.
- 6) 적외선 리프로, 에어 리프로 등 전체가 가열하는 방법으로 납땜을 할 경우, 하기의 조건 범위 내에서 작업하고 리프로는 2번까지만 가능합니다.
 - @ 습도 프로파일 - 적외선 리프로 로(炉)의 온도 프로파일(온도는 수지표면습도)은 아래의 그림에서 나타내는 범위로 사용 바랍니다.
 - @ 최고온도 - 수지표면의 최고온도는 용기 표면의 최대 온도로, 260 $^{\circ}$ C[A프로파일]로 하여, 250 $^{\circ}$ C[A프로파일]을 넘는 시간을 10초이내로 하기 바랍니다.
 - 그리고 용기에 열 스트레스로 인한 부화를 줄이기 위해서도 가능한 저온에서, 또한 단시간에서 납땜 작업 바랍니다.



〔許容温度プロファイル（鉛フリーはんだ実装対応）〕

- 7) 납땜 침지법에 따른 납땜 부착은, 용기에 급격한 온도 변화를 가져와 장치에 타격을 주는 우려가 크기 때문에 이 방법은 피해 주십시오.

15-4 기타 주의

- 1) 해로운 환경아래(습도, 부식성 가스, 쓰레기등)에서 사용되는 경우에는 방습 코팅 등의 사용에 대해서도 검토 바랍니다.
- 2) 용기의 수지재료는 난연성 재료를 사용하지만, 불연성이 아니라도 굽거나 타거나 하는 발연, 발화하는 경우가 있습니다. 발화 또는 가연물 근처에서의 사용은 피해 주십시오
- 3) 본 LSI는 민생기기(사무기, 통신기기, 계측기기, 가전 등)에 사용되는 것을 전제로 설계되어 있습니다. 높은 품질, 신뢰성이 요구되며, 그 고장이나 오작동이 직접 생명을 위협하거나 인체에 해를 가하는 우려가 있는 장치(원자력제어, 항공우주가, 통신신호, 연소제어, 각종 안전장치) 사용할 때에는 주의 바랍니다.